

XCL104/XCL105 シリーズ

JTR28031-001a

1.4A コイル一体型 昇圧 DC/DC コンバータ

☆Green Operation 対応

■概要

XCL104/XCL105シリーズは、 0.17Ω NchドライバFETおよび 0.23Ω Pch同期整流スイッチFETを内蔵したコイル一体型昇圧同期整流DC/DCコンバータです。

入力電圧0.9Vから起動可能で、アルカリまたはニッケル水素電池1本の機器にて使用出来ます。出力電圧は1.8V~5.5Vの範囲で、0.1Vステップで設定可能です。

スタンバイモード時、A/D/G/Jタイプは C_L ディスチャージ機能により高速に出力電圧を低下させ、出力機器の誤動作を防止します。B/E/H/Kタイプはバイパス機能により入力と出力を導通し、後段デバイスの駆動を可能にします。C/F/M/Lタイプは負荷切断機能により入力と出力の導通を切断し、他電源との出力電圧 OR 回路を可能にします。

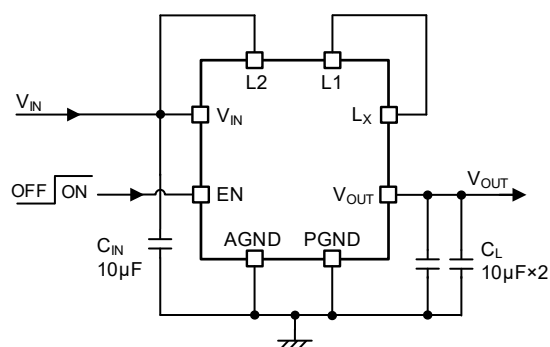
■用途

- ポータブル機器
- 美容・健康機器
- ウェアラブル機器
- ゲーム・ホビー
- PC 周辺機器
- 1~3 セルアルカリ電池、ニッケル水素電池または1セルのリチウム電池を使用する各種汎用電源

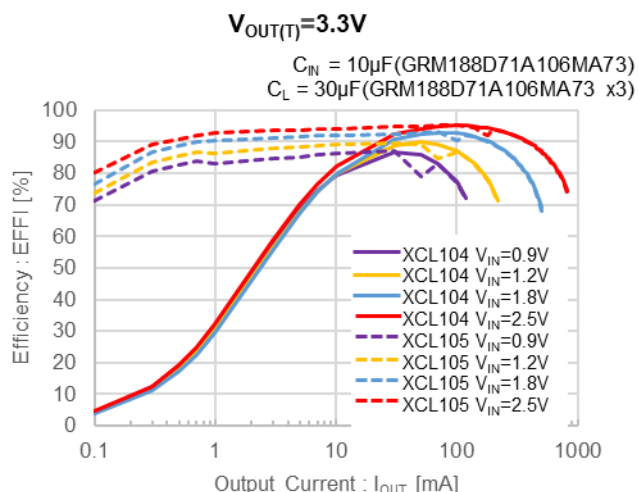
■特長

入力電圧範囲	: 0.65V ~ 6.0V (動作開始電圧: 0.9V)
出力電圧設定範囲	: 1.8V ~ 5.5V (A/B/C タイプ) : 2.2V ~ 5.5V (A/B/C タイプ以外)
発振周波数	: 1.2MHz
出力電流	: 710mA @ $V_{OUT}=5.0V$, $V_{IN}=3.3V$: 420mA @ $V_{OUT}=3.3V$, $V_{IN}=1.8V$
制御方式	: PWM 固定制御 (XCL104) : PWM/PFM 自動切替制御 (XCL105)
高速過渡応答	: 120mV@ $V_{OUT}=3.3V$, $V_{IN}=1.8V$: $I_{OUT}=1mA \rightarrow 200mA$ ($tr=5\mu s$)
保護機能	: サーマルシャットダウン : 電流制限 : 積分ラッチ (D/E/F/J/K/L タイプ) : 短絡保護 (D/E/F/J/K/L タイプ) : UVLO(G/H/M/J/K/L タイプ)
機能	: ソフトスタート : 負荷切断 (A/C/D/F/G/M/J/L タイプ) : C_L ディスチャージ (A/D/G/J タイプ) : バイパスモード (XCL105 B/E/H/K タイプ)
出力容量	: セラミックコンデンサ対応
動作周囲温度	: $-40^\circ C \sim 105^\circ C$
パッケージ	: DFN3030-10B (3.0x3.0x1.7mm)
環境への配慮	: EU RoHS 指令対応、鉛フリー

■代表標準回路



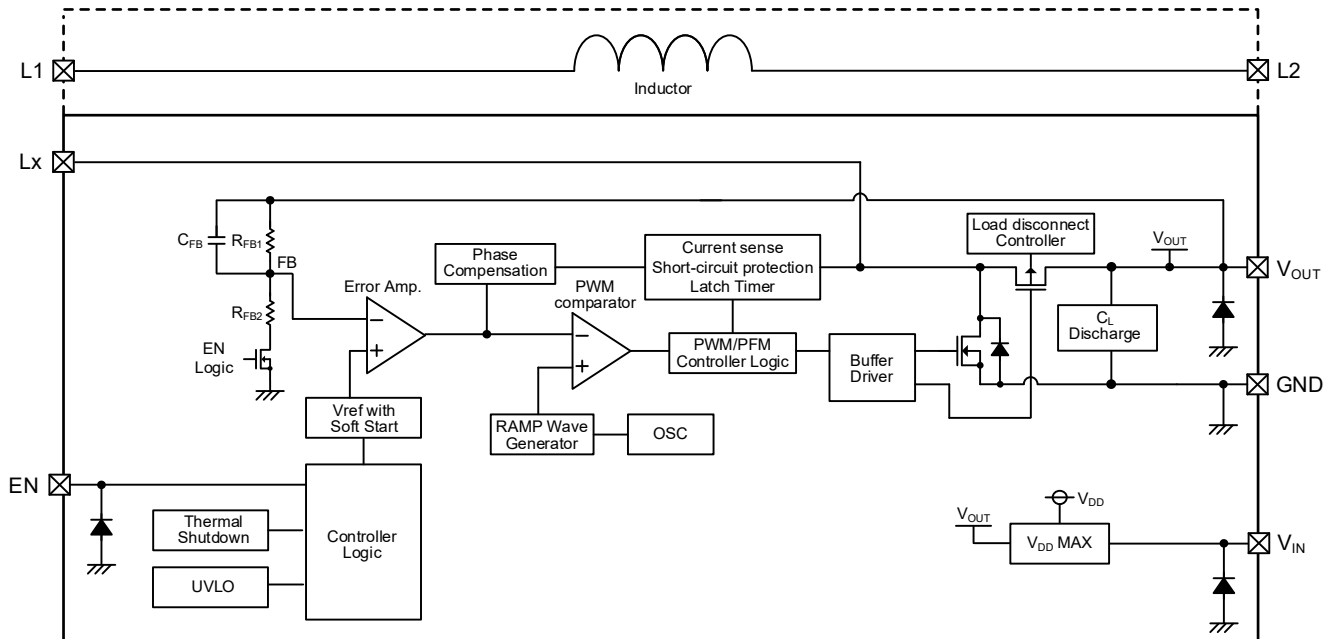
■代表特性例



XCL104/XCL105 シリーズ

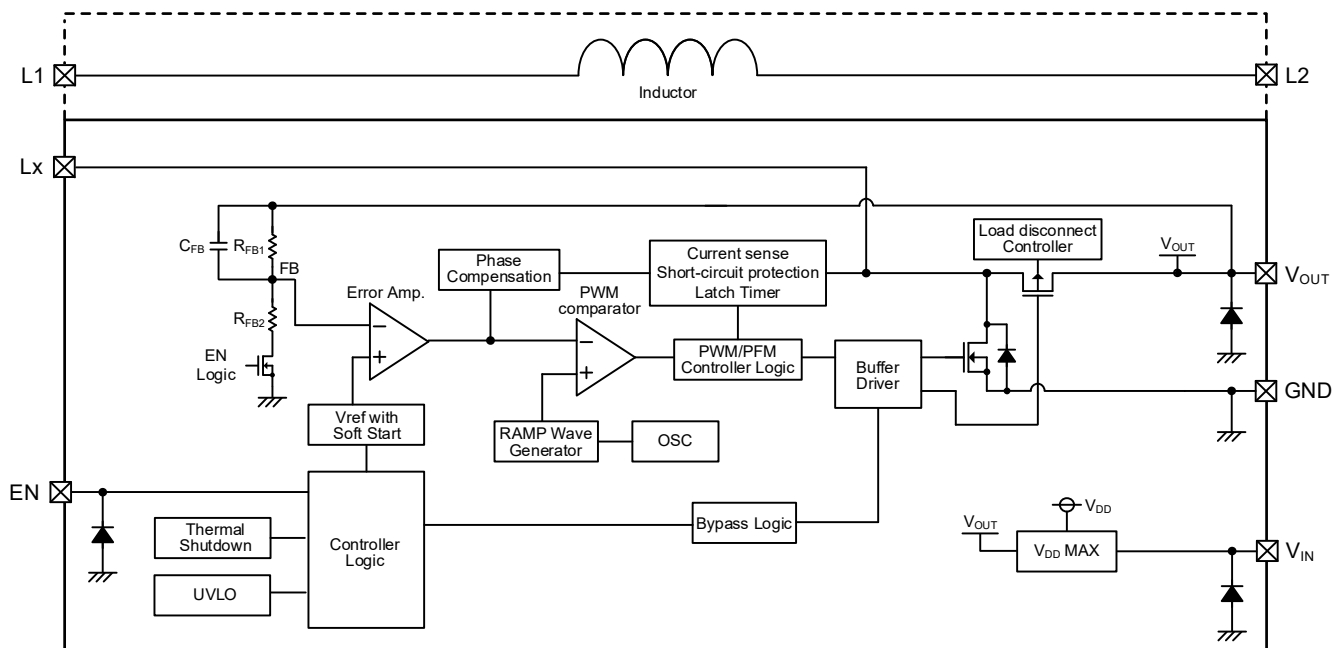
■ブロック図

●XCL104/XCL105 シリーズ A/D/G/J タイプ



* 上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。
 XCL104 シリーズは内部で PWM 制御に固定されます。
 UVLO/短絡保護・積分ラッチは、タイプにより選択可能です。

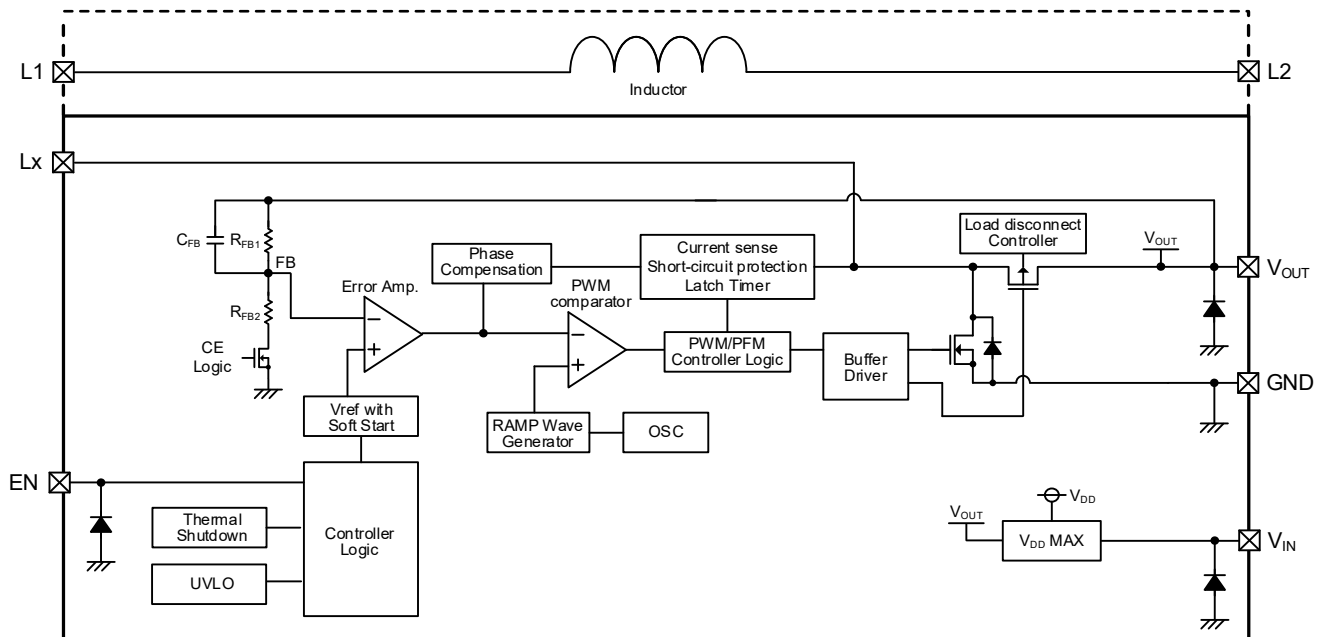
●XCL105 シリーズ B/E/H/K タイプ



* 上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。
 UVLO/短絡保護・積分ラッチは、タイプにより選択可能です。

■ブロック図

●XCL105 シリーズ C/F/M/L タイプ



*上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。
UVLO/短絡保護・積分ラッチは、タイプにより選択可能です。

XCL104/XCL105 シリーズ

■製品分類

1. 標準品

●品番ルール

XCL104①②③④⑤⑥-⑦ : PWM 制御

DESIGNATOR	ITEM	SYMBOL	DESCRIPTION
①	Type	A	Refer to Selection Guide
		D	
②③	Output Voltage (A Type)	18 ~ 55	Output Voltage : e.g. $V_{OUT}=1.8V \Rightarrow \textcircled{2}=1, \textcircled{3}=8$ Output Voltage Range: 1.8V ~ 5.5V (0.1V increments)
	Output Voltage (D Type)	22 ~ 55	Output Voltage : e.g. $V_{OUT}=2.5V \Rightarrow \textcircled{2}=2, \textcircled{3}=5$ Output Voltage Range: 2.2V ~ 5.5V (0.1V increments)
④	Oscillation Frequency	1	1.2MHz
⑤⑥-⑦ ^(*)	Package (Order Unit)	H2-G	DFN3030-10B (3,000pcs/Reel)

(*)“-G”は、ハロゲン&アンチモンフリーかつ EU RoHS 対応製品です。

セレクションガイド

TYPE	Purpose	UVLO	C _L Discharge	Current Limit	Short Protection	Stand-by Options at EN="L"
A	Load Disconnection	-	Yes	Yes (Without latch)	-	Complete Output Disconnect
D				Yes (With integral latch)	Yes	

●品番ルール

XCL105①②③④⑤⑥-⑦ : PWM/PFM 制御

DESIGNATOR	ITEM	SYMBOL	DESCRIPTION
①	Type	A	Refer to Selection Guide
		B	
		C	
		D	
②③	Output Voltage (A/B/C Type)	18 ~ 55	Output Voltage : e.g. $V_{OUT}=1.8V \Rightarrow \textcircled{2}=1, \textcircled{3}=8$ Output Voltage Range: 1.8V ~ 5.5V (0.1V increments)
	Output Voltage (D Type)	22 ~ 55	Output Voltage : e.g. $V_{OUT}=2.5V \Rightarrow \textcircled{2}=2, \textcircled{3}=5$ Output Voltage Range: 2.2V ~ 5.5V (0.1V increments)
④	Oscillation Frequency	1	1.2MHz
⑤⑥-⑦ ^(*)	Package (Order Unit)	H2-G	DFN3030-10B (3,000pcs/Reel)

(*)“-G”は、ハロゲン&アンチモンフリーかつ EU RoHS 対応製品です。

セレクションガイド

TYPE	Purpose	UVLO	C _L Discharge	Current Limit	Short Protection	Stand-by Options at EN="L"
A	Load Disconnection	-	Yes	Yes (Without latch)	-	Complete Output Disconnect
D				Yes (With integral latch)	Yes	
B	Bypass Mode at EN="L"	-	-	Yes (Without latch)	-	Input-to-Output Bypass
C	V _{OUT} OR Connection	-	-	Yes (Without latch)	-	Complete Output Disconnect

■製品分類

2. カスタム品^(*)

^(*) カスタム品を選択する場合は弊社営業担当までお問い合わせください。

●品番ルール

XCL104①②③④⑤⑥-⑦ : PWM 制御

DESIGNATOR	ITEM	SYMBOL	DESCRIPTION
①	Type	G	Refer to Selection Guide
		J	
②③	Output Voltage (G/J Type)	22 ~ 55	Output Voltage : e.g. $V_{OUT}=2.5V \Rightarrow$ ②=2, ③=5 Output Voltage Range: 2.2V ~ 5.5V (0.1V increments)
④	Oscillation Frequency	1	1.2MHz
⑤⑥-⑦ ^(*)	Package (Order Unit)	H2-G	DFN3030-10B (3,000pcs/Reel)

^(*) “-G”は、ハロゲン&アンチモンフリーかつ EU RoHS 対応製品です。

セレクションガイド

TYPE	Purpose	UVLO	C _L Discharge	Current Limit	Short Protection	Stand-by Options at EN="L"
G	Load Disconnection	Yes	Yes	Yes (Without latch)	-	Complete Output Disconnect
J				Yes (With integral latch)	Yes	

XCL104/XCL105 シリーズ

■製品分類

2. カスタム品 (続き) (*1)

(*1) カスタム品を選択する場合は弊社営業担当までお問い合わせください。

●品番ルール

XCL105①②③④⑤⑥-⑦ : PWM/PFM 制御

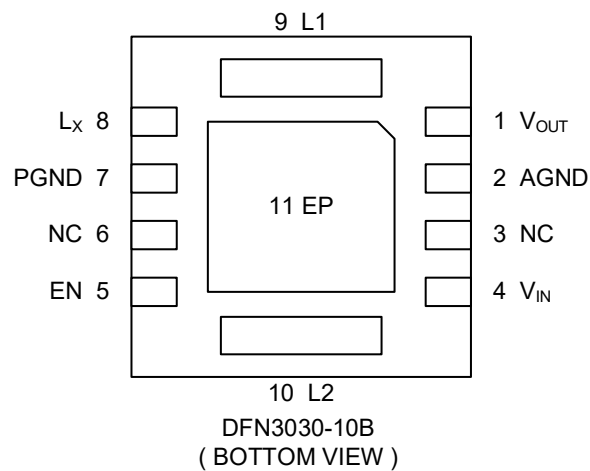
DESIGNATOR	ITEM	SYMBOL	DESCRIPTION
①	Type	E	Refer to Selection Guide
		F	
		G	
		H	
		J	
		K	
		L	
②③	Output Voltage (E/F/G/H/M/J/K/L Type)	22 ~ 55	Output Voltage : e.g. $V_{OUT}=2.5V \Rightarrow$ ②=2, ③=5 Output Voltage Range: 2.2V ~ 5.5V (0.1V increments)
④	Oscillation Frequency	1	1.2MHz
⑤⑥-⑦(*2)	Package (Order Unit)	H2-G	DFN3030-10B (3,000pcs/Reel)

(*2) "-G"は、ハロゲン&アンチモンフリーかつ EU RoHS 対応製品です。

セレクションガイド

TYPE	Purpose	UVLO	C _L Discharge	Current Limit	Short Protection	Stand-by Options at EN="L"
G	Load Disconnection	Yes	Yes	Yes (Without latch)	-	Complete Output Disconnect
J				Yes (With integral latch)	Yes	
E	Bypass Mode at EN="L"	-	-	Yes (With integral latch)	Yes	Input-to-Output Bypass
H		Yes		Yes (Without latch)	-	
K				Yes (With integral latch)	Yes	
F	V _{OUT} OR Connection	-	-	Yes (With integral latch)	Yes	Complete Output Disconnect
M		Yes		Yes (Without latch)	-	
L				Yes (With integral latch)	Yes	

■端子配列



■端子説明

PIN NUMBER	PIN NAME	FUNCTIONS
1	V _{OUT}	Output Voltage
2	AGND	Analog Ground
3	NC	No Connection
4	V _{IN}	Power Input
5	EN	Enable
6	NC	No Connection
7	PGND	Power Ground
8	L _x	Switching
9	L1	Inductor Electrodes
10	L2	Inductor Electrodes
11	EP	Exposed thermal pad. The Exposed pad must be connected to GND(Pin2,7).

■機能表

PIN NAME	SIGNAL	STATUS
EN	L	Stand-by
	H	Active
	OPEN	Undefined State ^(*)

^(*) EN 端子をオープンで使用しないで下さい。

■絶対最大定格

Ta=25°C

PARAMETER	SYMBOL	RATINGS	UNITS
V _{IN} Pin Voltage	V _{IN}	-0.3 ~ 7.0	V
Lx Pin Voltage	V _{Lx}	-0.3 ~ 7.0	V
V _{OUT} Pin Voltage	V _{OUT}	-0.3 ~ 7.0	V
EN Pin Voltage	V _{EN}	-0.3 ~ 7.0	V
Power Dissipation (Ta=25°C)	Pd	1950 (JESD51-7 基板) ^(*)	mW
Junction Temperature	T _j	-40 ~ 125	°C
Storage Temperature	T _{stg}	-55 ~ 125	°C

各電圧定格は GND(AGND,PGND)端子を基準とする。

(*) 基板実装時の許容損失の参考データとなります。実装条件はパッケージインフォメーションをご参照下さい。

■推奨動作条件

PARAMETER	SYMBOL	MIN.	TYP.	MAX.	UNITS
Input Voltage	V _{IN}	-	-	6.0	V
Applied voltage to V _{OUT} ^(*)	V _{OUT}	V _{OUT(T)}	-	6.0	V
Lx Pin Current ^(*)	I _{Lx}	-	-	3.5	A
EN Pin Voltage	V _{EN}	0.0	-	6.0	V
Operating Ambient Temperature	T _{opr}	-40	-	105	°C
Input Capacitor (Effective Value)	C _{IN}	3.3 ^(*)	-	1000 ^(*)	μF

各電圧動作条件は GND(AGND,PGND)端子を基準とする。

V_{OUT(T)} : 設定出力電圧

(*) 製品タイプおよび動作モードにより、外部電圧を出力側に印加できないものが存在します。

OR 接続の対応可否については、動作説明および使用上の注意を参照ください。

(*) Lx 端子電流により、ジャンクション温度が最大ジャンクション温度を超える場合があります。

最大ジャンクション温度を超えない範囲でご使用願います。

(*) セラミックコンデンサは印加される DC バイアスおよび周囲温度等により、実効容量が公称値より大幅に低下する製品があります。

本 IC の入出力容量は、推奨部品と同等以上の実効容量値になるよう、DC バイアス使用条件(周囲温度、入出力電圧)に応じた適切なセラミックコンデンサを使用してください。

(*) 電解コンデンサや tantalum コンデンサ等の大容量コンデンサを入力容量として使用する場合でも、低 ESR のセラミックコンデンサを

並列に配置して下さい。セラミックコンデンサを配置しない場合、高周波の電圧変動が大きくなり IC が誤動作する可能性があります。

■電気的特性

Ta=25°C

PARAMETER	SYMBOL	CONDITIONS		MIN.	TYP.	MAX.	UNITS	CIRCUIT
Input Voltage	V _{IN}			-	-	6.0	V	-
Output Voltage	V _{OUT}	Voltage to start oscillation while V _{OUT} =V _{OUT(T)} ×1.03→V _{OUT(T)} ×0.97		<E-1>	<E-2>	<E-3>	V	⑤
Operation Start Voltage	V _{ST1}	R _L =OPEN	A/B/C/D/E/F Type	-	-	0.90	V	①
Operation Hold Voltage	V _{HLD}	R _L =OPEN	A/B/C/D/E/F Type	-	0.65	-	V	①
Quiescent Current (XCL105)	I _q	V _{IN} =V _{OUT(T)} +0.2V V _{OUT} =V _{OUT(T)} +0.5V		-	19.0	38.0	μA	③
Input Pin Quiescent Current	I _{q_in}	V _{IN} =V _{OUT(T)} -0.2V, V _{OUT} =V _{OUT(T)} +0.5V	XCL105 C/F	-	0.12	0.36	μA	③
			XCL105 M/L	-	1.20	2.06		
Oscillation Frequency	f _{OSC}	V _{IN} =1.7V, V _{OUT} =1.7V		1.02	1.20	1.38	MHz	⑤
Maximum Duty Cycle	D _{MAX}	V _{IN} =1.7V, V _{OUT} =1.7V		85	91	98	%	⑤
Minimum Duty Cycle	D _{MIN}	V _{OUT} =V _{IN} =V _{OUT(T)} +0.5V		-	-	0	%	⑤
PFM Switching Current (XCL105)	I _{PFM}	V _{IN} =1.7V, R _L : OPEN		-	280	500	mA	①
Stand-by Current	I _{STB}	V _{IN} =V _{Lx} =6.0V, V _{EN} =0.0V ^(*)	A/D/G/J Type	-	0.0	1.0	μA	⑧
			B/E/H/K Type	-	0.0	1.0	μA	⑦
			C/F/M/L Type	-	0.16	1.0	μA	⑧
Lx SW "Nch" ON Resistance	R _{LXN}	V _{IN} =3.3V, V _{OUT} =1.7V		-	0.17 ^{(*)3}	-	Ω	-
Lx SW "Pch" ON Resistance	R _{LXP}	V _{IN} =V _{Lx} =3.3V, I _{OUT} =200mA		-	0.23 ^{(*)2}	-	Ω	④
Lx SW "H" Leakage Current	I _{LXLH}	V _{IN} =6.0V, V _{EN} =0V, V _{Lx} =6.0V ^{(*)1}	A/C/D/F/G/M/J/L Type	-	0.0	1.0	μA	⑧
			B/E/H/K Type	-	-	-		⑦
Lx SW "L" Leakage Current (XCL105 C/F/M/L)	I _{LXLL}	V _{IN} =0.0V, V _{EN} =0.0V, V _{Lx} =0.0V, V _{OUT} =6.0V		-	0.0	1.0	μA	②
Current Limit	I _{LIM}	V _{IN} =V _{OUT(T)} -0.2V, R _{Lx} =0.5Ω		<E-4>	<E-5>	<E-6>	A	⑥
Integral Latch Time (D/E/F/J/K/L Type)	t _{LAT}	V _{IN} =V _{OUT(T)} -0.3V, R _{Lx} =0.5Ω, Time from current limit start to stop Lx oscillation		45	200	450	μs	⑥
Latch Release Voltage (D/E/F Type)	V _{LAT_R}	After the integral latch was operated, R _L :OPEN, V _{IN} =V _{OUT(T)} -0.2V→0.9V		0.9	1.2	1.5	V	①
Short-circuit Protection Threshold Voltage (D/E/F/J/K/L Type)	V _{SHORT}	V _{IN} =V _{OUT(T)} -0.2V, R _L =0Ω		-	V _{IN} ^{(*)3}	-	V	①

XCL104/XCL105 シリーズ

■電気的特性

Ta=25°C

PARAMETER	SYMBOL	CONDITIONS	MIN.	TYP.	MAX.	UNITS	CIRCUIT
Soft-Start Time	t_{SS}	$V_{IN} = V_{OUT(T)} \times 0.85$, $V_{OUT} = V_{OUT(T)} \times 0.9$, After "H" is fed to EN, the time by when clocks are generated at Lx pin.	0.58	1.20	2.50	ms	⑤
C_L Discharge Resistance (A/D/G/J Type)	R_{DCHG}	$V_{IN} = 3.3V$, $V_{OUT} = 3.3V$, $V_{EN} = 0V$	100	180	400	Ω	②
EN "H" Voltage	V_{ENH}	$V_{OUT} = V_{OUT(T)} - 0.15V$, Applied voltage to V_{EN} , Voltage changes Lx to be generated.	$T_a = 25^\circ C$ 0.80	-	6.00	V	⑤
			$T_a = -40$ $\sim 105^\circ C^{(*)3}$ 0.80	-	6.00		
EN "L" Voltage	V_{ENL}	$V_{OUT} = V_{OUT(T)} - 0.15V$, Applied voltage to V_{EN} , Voltage changes Lx to "H" level	$T_a = 25^\circ C$ GND	-	0.20	V	⑤
			$T_a = -40$ $\sim 105^\circ C^{(*)3}$ GND	-	0.20		
EN "H" Current	I_{ENH}	$V_{IN} = 6.0V$, $V_{OUT} = 6.0V$, $V_{Lx} = 6.0V$, $V_{EN} = 6.0V$	-0.1	0.0	0.1	μA	②
EN "L" Current	I_{ENL}	$V_{IN} = 6.0V$, $V_{OUT} = 6.0V$, $V_{Lx} = 6.0V$, $V_{EN} = 0.0V$	-0.1	0.0	0.1	μA	②
Thermal Shutdown Temperature	T_{TSD}		-	150	-	$^\circ C$	-
Hysteresis Width	T_{HYS}		-	25	-	$^\circ C$	-
UVLO Release Voltage (G/H/M/J/K/L Type)	V_{UVLO_R}	$R_L = 1k\Omega$, While $V_{IN} = 0.2V \rightarrow 1.8V$, Voltage to start oscillation	1.40	1.60	1.73	V	①
UVLO Hysteresis Width (G/H/M/J/K/L Type)	V_{UVLO_HYS}		0.070	0.150	0.215	V	①
UVLO Detect Delay (G/H/M/J/K/L Type)	t_{DF}	After $V_{IN} = (V_{OUT(T)} + V_{UVLO_R}) / 2 \rightarrow 0.65V$, time to stop oscillation	52	200	425	μs	①
Inductance Value	L	Test Frequency=1MHz	-	4.7	-	μH	-

測定条件 : 特に指定の無い場合、 $V_{IN} = 1.5V$, $V_{EN} = 3.3V$, $Lx = OPEN$, $R_{Lx} = 56\Omega$

$V_{OUT(T)}$: 設定出力電圧

(*) A/C/D/F/G/M/J/L タイプ : $V_{OUT} = 0.0V$
B/E/H/K タイプ : $V_{OUT} = OPEN$

(*) A/C/D/F/G/M/J/L タイプは設計値

(*) 設計値

表 1. R_L 条件表

$V_{OUT(T)}$	R_L
$1.8V \leq V_{OUT(T)} < 2.1V$	150 Ω
$2.1V \leq V_{OUT(T)} < 3.1V$	220 Ω
$3.1V \leq V_{OUT(T)} < 4.3V$	330 Ω
$4.3V \leq V_{OUT(T)} \leq 5.5V$	470 Ω

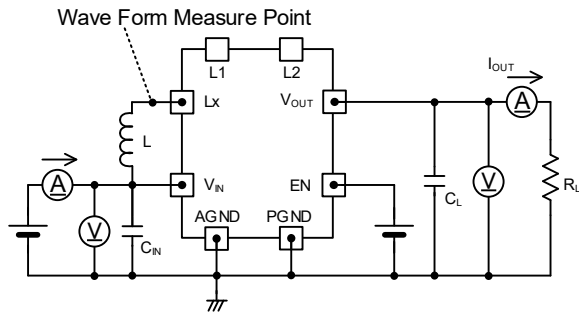
■電気的特性

表 2. SPEC Table

NOMINAL OUTPUT VOLTAGE	V _{OUT}			I _{LIM}		
	<E-1>	<E-2>	<E-3>	<E-4>	<E-5>	<E-6>
UNITS	V	V	V	A	A	A
V _{OUT(T)}	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
1.8	1.764	1.800	1.836	-	1.28	3.10
1.9	1.862	1.900	1.938	-	1.47	3.10
2.0	1.960	2.000	2.040	-	1.65	3.10
2.1	2.058	2.100	2.142	-	1.81	3.10
2.2	2.156	2.200	2.244	-	1.95	3.10
2.3	2.254	2.300	2.346	-	2.07	3.10
2.4	2.352	2.400	2.448	-	2.17	3.10
2.5	2.450	2.500	2.550	-	2.26	3.10
2.6	2.548	2.600	2.652	-	2.32	3.10
2.7	2.646	2.700	2.754	-	2.37	3.10
2.8	2.744	2.800	2.856	-	2.40	3.10
2.9	2.842	2.900	2.958	-	2.41	3.10
3.0	2.940	3.000	3.060	1.52	2.42	3.10
3.1	3.038	3.100	3.162	1.52	2.42	3.10
3.2	3.136	3.200	3.264	1.52	2.42	3.10
3.3	3.234	3.300	3.366	1.53	2.42	3.10
3.4	3.332	3.400	3.468	1.53	2.42	3.10
3.5	3.430	3.500	3.570	1.54	2.42	3.10
3.6	3.528	3.600	3.672	1.54	2.42	3.10
3.7	3.626	3.700	3.774	1.54	2.42	3.10
3.8	3.724	3.800	3.876	1.55	2.42	3.10
3.9	3.822	3.900	3.978	1.55	2.42	3.10
4.0	3.920	4.000	4.080	1.55	2.42	3.10
4.1	4.018	4.100	4.182	1.56	2.42	3.10
4.2	4.116	4.200	4.284	1.56	2.42	3.10
4.3	4.214	4.300	4.386	1.57	2.42	3.10
4.4	4.312	4.400	4.488	1.57	2.42	3.10
4.5	4.410	4.500	4.590	1.57	2.42	3.10
4.6	4.508	4.600	4.692	1.58	2.42	3.10
4.7	4.606	4.700	4.794	1.58	2.42	3.10
4.8	4.704	4.800	4.896	1.58	2.42	3.10
4.9	4.802	4.900	4.998	1.59	2.42	3.10
5.0	4.900	5.000	5.100	1.59	2.42	3.10
5.1	4.998	5.100	5.202	1.59	2.42	3.10
5.2	5.096	5.200	5.304	1.60	2.42	3.10
5.3	5.194	5.300	5.406	1.60	2.42	3.10
5.4	5.292	5.400	5.508	1.61	2.42	3.10
5.5	5.390	5.500	5.610	1.61	2.42	3.10

■ 測定回路図

< Circuit No.1 >



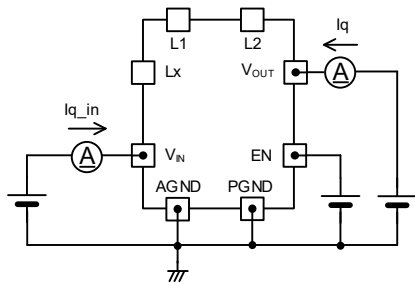
※External Components

C_{IN} : 10 μ F (ceramic)

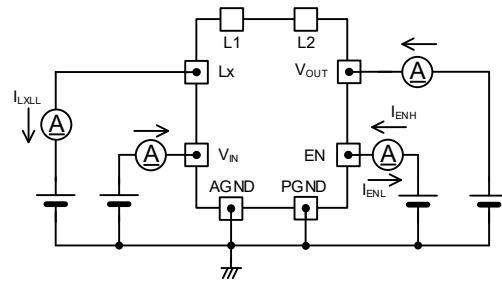
L : 4.7 μ H

C_L : 30 μ F (ceramic)

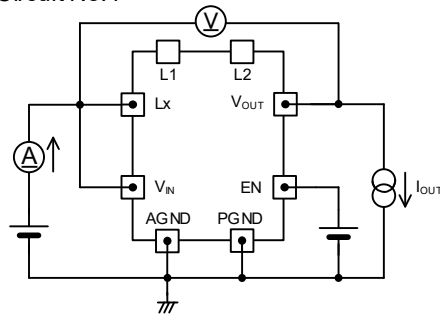
< Circuit No.3 >



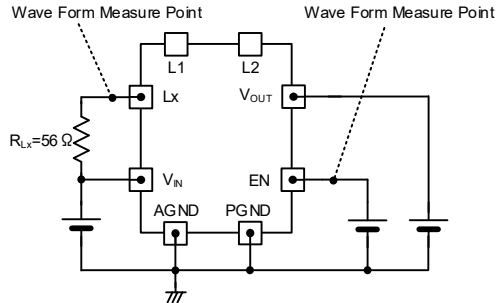
< Circuit No.2 >



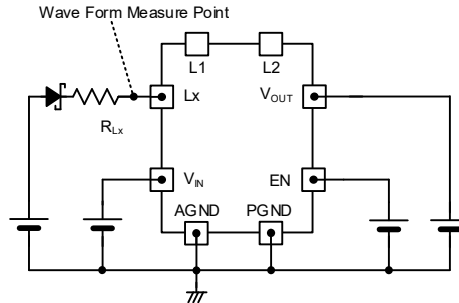
< Circuit No.4 >



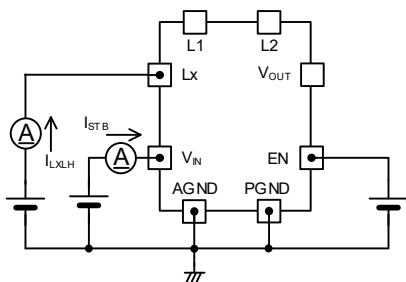
< Circuit No.5 >



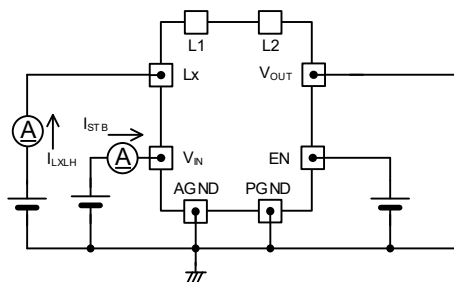
< Circuit No.6 >



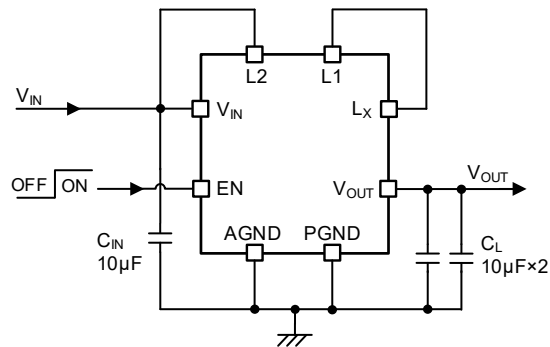
< Circuit No.7 >



< Circuit No.8 >



■標準回路例/部品選定方法



【Typical Examples】

	CONDITIONS	MANUFACTURER	PRODUCT NUMBER	VALUE	SIZE(L×W×T)
$C_{IN}^{(*)1}$	-	Murata	GRM188D71A106MA73	10µF/10V	1.6x0.8x0.8mm
$C_L^{(*)2}$	Input Current $\leq 1.0A$	Murata	GRM188D71A106MA73	10µF/10V x 2	1.6x0.8x0.8mm
	1.0A < Input Current	Murata	GRM188D71A106MA73	10µF/10V x 3	1.6x0.8x0.8mm

(*)1 推奨部品と同等以上の実効容量値になるよう、DC バイアス使用条件(周囲温度、入出力電圧)に応じた適切なセラミックコンデンサを使用してください。

(*)2 出力容量 C_L にタンタル、低 ESR の電解コンデンサ等を使用した場合リップル電圧が大きくなります。
出力容量 C_L に電解コンデンサを使用する場合、セラミックコンデンサを並列に接続し、ご使用下さい。

また、出力容量 C_L に大容量のセラミックコンデンサおよびタンタル、低 ESR の電解コンデンサ等を使用した場合、下記の動作が発生する可能性があります。

(a) 重負荷時に出力電圧が不安定になる場合があります。

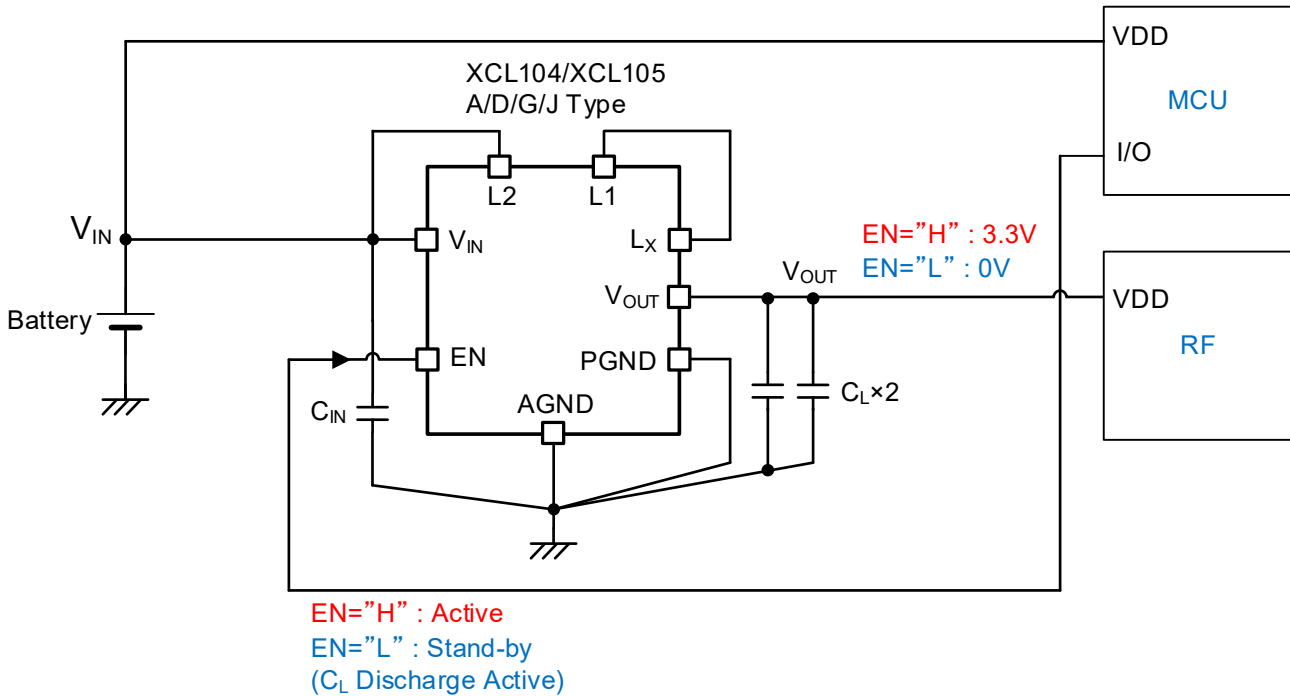
(b) 積分ラッチ有り品では、起動モード完了後、電流制限機能が継続することで積分ラッチ機能が動作し出力電圧が設定出力電圧まで上昇しない場合があります。

■ 応用回路例

<負荷切断回路：A/D/G/J タイプ>

スタンバイ時(EN="L")に、入力側から出力側への導通を遮断する構成です。

A/D/G/J タイプでは、スタンバイ時に C_L ディスチャージ機能が動作することで、出力容量の電荷を高速ディスチャージし、出力容量に電荷が残っていることによるアプリケーションの誤動作を防止します。

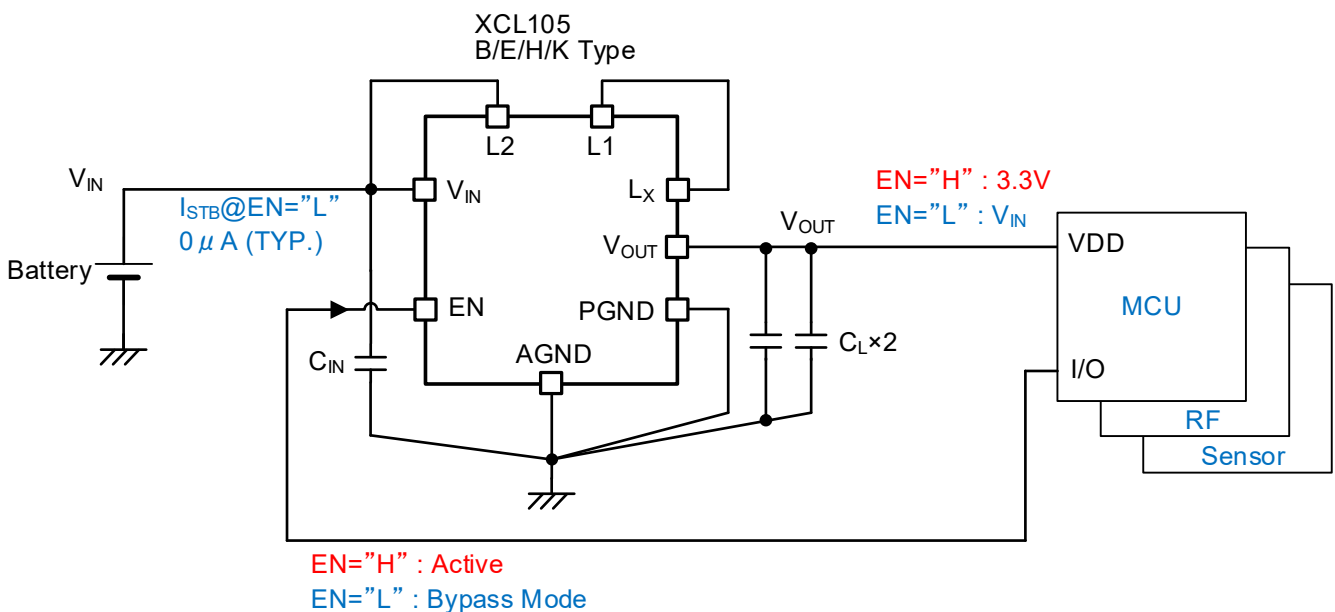


<バイパスモード：XCL105 B/E/H/K タイプ>

スタンバイ時(EN="L")に、Pch 同期整流スイッチ FET がオンすることで入力側と出力側を導通する構成です。

このバイパスモードの動作により、スタンバイ時でも出力側に電流供給が行うことができ、後段のデバイスを駆動することが可能です。

本構成では、低電圧駆動可能なシステム待機状態やスリープ状態では、バイパスモードにして出力側に入力電圧を出力します。高い駆動電圧が必要な通信や演算等を行うアクティブ状態では、IC をアクティブ状態にして昇圧動作を行うことで、システムを駆動します。この動作により、スタンバイ状態での消費電力を劇的に低減することができ、電池持ちの改善が可能です。



■応用回路例

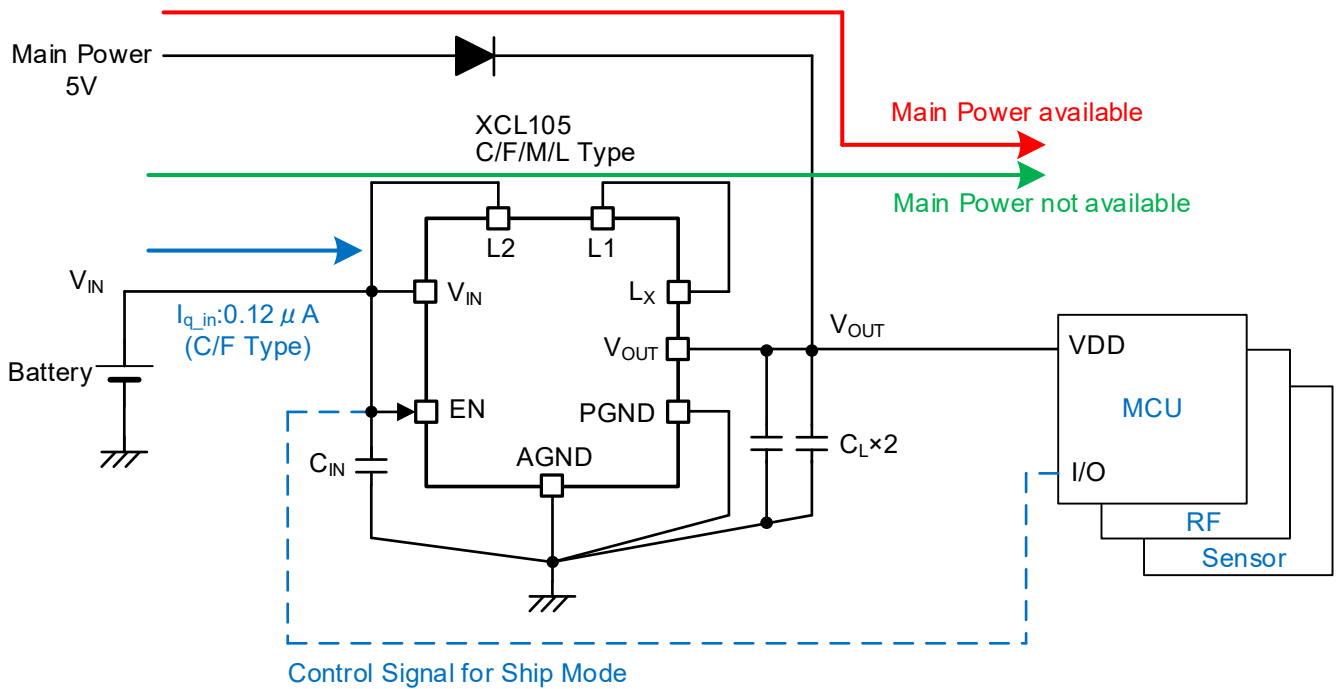
<OR 接続 : XCL105 C/F/M/L タイプ>

XCL105 C/F/M/L タイプは、スタンバイ時でも V_{IN} 端子電圧と V_{OUT} 端子電圧を比較し、Pch 同期整流スイッチ FET の寄生ダイオードを介して入力側と出力側が導通しないように、Pch 同期整流スイッチ FET の寄生ダイオードの極性を制御します

この寄生ダイオードの制御により、 V_{IN} 端子電圧より高い外部電圧が出力側に印加されても入力側と出力側が導通することなく、出力 OR 接続が可能です。

バックアップ用途や、外部電源の入力を想定した出力 OR 接続が可能です。

また OR 接続時に電池からの放電電流を抑制する設計を採用しています。これにより、OR 接続時の電池放電を抑制できます。



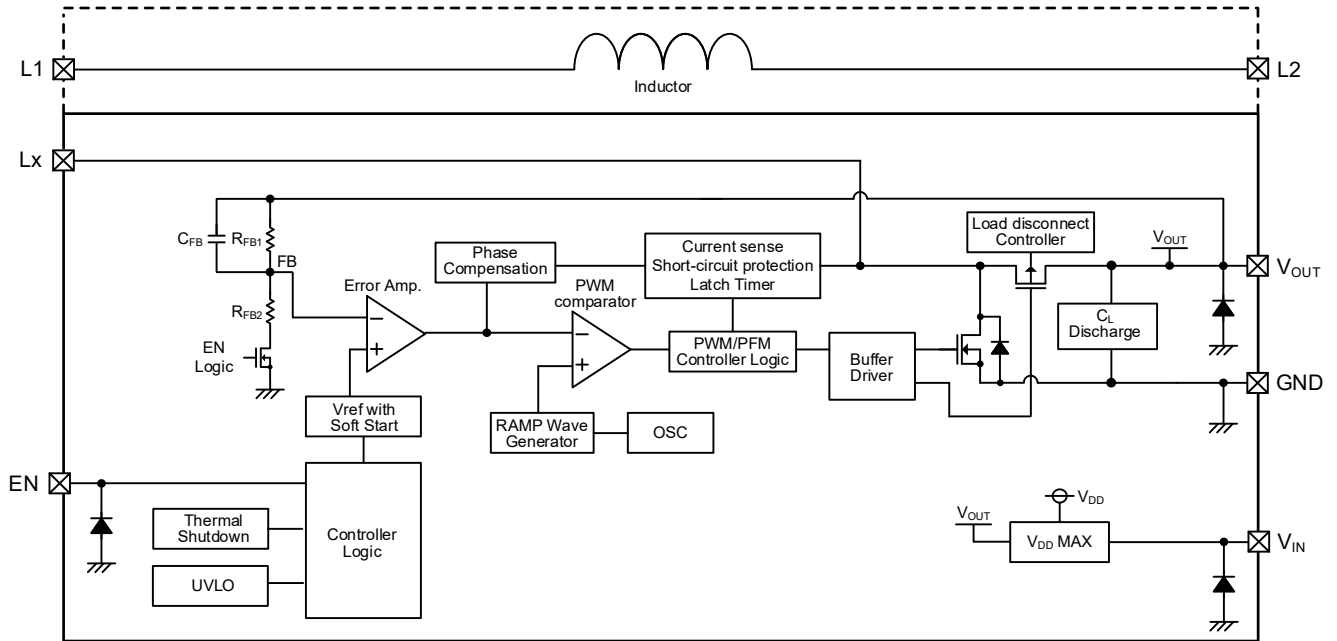
<UVLO: G/J/H/K/M/L タイプ>

G/H/M/J/K/L タイプは UVLO 解除電圧 1.6V の UVLO 機能を搭載しています。

この UVLO 機能により、電池電圧が低下すると IC を停止させます。

■動作説明

本 IC は、基準電圧源、ランプ波回路、エラーアンプ、PWM コンパレータ、位相補償回路、Nch ドライバ FET、Pch 同期整流スイッチ FET、電流制限回路等で構成されています



XCL104/XCL105 A/D タイプ

本 IC の主機能は低 ESR セラミックコンデンサ対応の電流モード制御方式昇圧 DC/DC コンバータです。電流モード制御を採用すること、発振周波数を高周波にすることで周辺部品の小型化を実現しました。

電流センス回路により、スイッチング毎の Nch ドライバ FET の電流がモニタリングされており、エラーアンプの出力信号に多重帰還信号として変調をかけています(カレントフィードバック回路)。これにより、セラミックコンデンサ等の低 ESR コンデンサを使用しても安定した帰還制御が得られ、出力電圧の安定化が図られています。

動作に必要な部品に関しては部品選定の項を参考に定数を選定してください。この定数と大きく異なる部品を用いた場合、適切な位相補償が得られず、DC/DC が不安定動作することがあります。また、セラミックコンデンサ以外の容量を用いる場合は低 ESR の容量を用いてください。ESR が高いコンデンサを用いた場合、コンデンサの発熱や DC/DC の不安定動作が生じることがあります。

<ドライバ構成 / 負荷切断制御(寄生ダイオード制御)>

内蔵されているドライバ FET は High Side 側は Pch FET、Low Side 側は Nch FET となります。

一般的な Pch FET では、ソースをカソード、ドレインをアノードとする寄生ダイオードが存在しますが、XCL104/XCL105 シリーズの High Side 側の Pch FET は寄生ダイオードの極性を制御します。

この寄生ダイオードの制御により、スタンバイ時に入力側と出力側の負荷切断を行い、出力側から外部電圧が印加された場合に出力側から入力側への逆流を防ぐことが可能です。

寄生ダイオードの極性の制御については、タイプ等により異なります。

<V_{DD} MAX>

V_{DD} MAX 回路は V_{IN} 端子電圧と V_{OUT} 端子電圧を比較し、どちらか高い電圧を IC の内部電源となるように動作します。

■動作説明

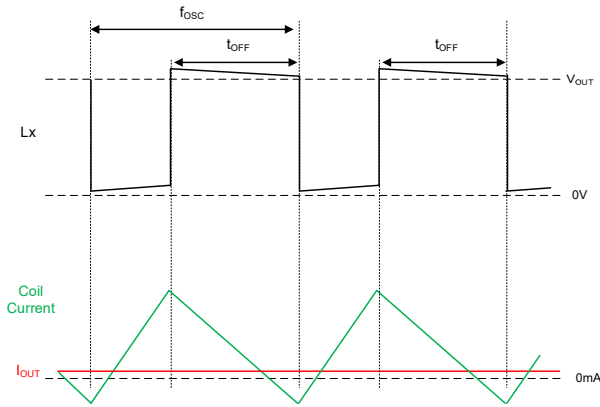
<通常動作>

基準電圧と出力電圧を R_{FB1} と R_{FB2} で分圧した FB 電圧をエラーアンプで比較し、エラーアンプの出力に位相補償を加えた制御信号を PWM コンパレータに入力します。PWM コンパレータは、上記制御信号とランプ波を比較することで、PWM 制御時のデューティを制御します。これらの制御を連続的に行うことで出力電圧を安定させています。

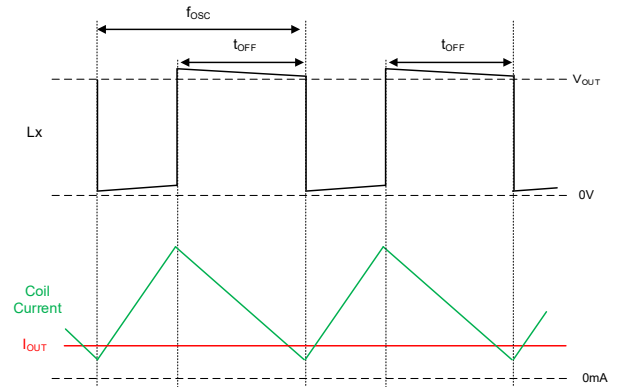
XCL104 シリーズ

XCL104 シリーズ(PWM 制御)は、出力電流によらず一定のスイッチング周波数 f_{OSC} でスイッチングを行います。

また V_{OUT} 端子電圧が $V_{OUT(T)}$ より高くなった場合、出力電圧が $V_{OUT(T)}$ になるまで V_{OUT} 端子電圧を低下させます。



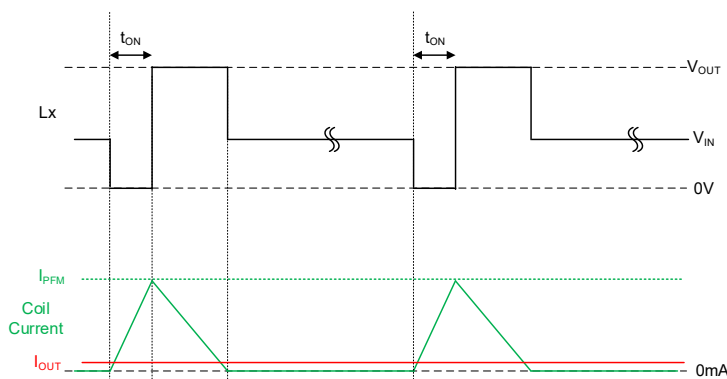
XCL104 シリーズ：軽負荷動作例



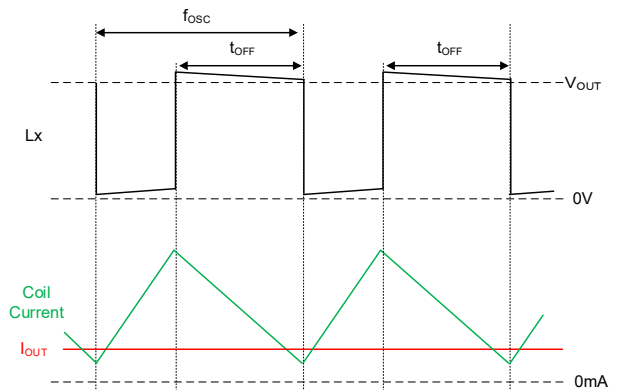
XCL104 シリーズ：重負荷動作例

XCL105 シリーズ

XCL105 シリーズ(PWM/PFM 自動切替制御)は、コイル電流が PFM 電流 (I_{PFM}) に達するまで Low side Nch ドライバ FET をオンすることで、軽負荷時のスイッチング周波数を低下させます。この動作により軽負荷での損失を低減し軽負荷から重負荷まで高効率を達成することが可能です。出力電流が大きくなると、出力電流に比例しスイッチング周波数を増加させます。スイッチング周波数が f_{OSC} まで増加すると PFM 制御から PWM 制御に切替りスイッチング周波数が固定になります。



XCL105 シリーズ：軽負荷動作例



XCL105 シリーズ：重負荷動作例

XCL104/XCL105 シリーズ

<V_{OUT(T)} < V_{IN}: 入力スルー>

本 IC は入力電圧に設定出力電圧以上が印加された場合の挙動がタイプにより異なります。
各タイプの詳細動作は下記の通りです。

XCL105 C/F/M/L タイプ: 負荷切断機能 + C_L ディスチャージ機能無し

XCL105 C/F/M/L タイプは、入力電圧に設定出力電圧以上の電圧が印加されると Pch 同期整流スイッチ FET をオフし寄生ダイオードの極性をカソード: V_{OUT}、アノード: Lx に固定します。

この条件では、Pch 同期整流スイッチ FET の寄生ダイオードを介して入力側から出力側に電流が流れ、出力電圧は下記のようにになります。Pch 同期整流スイッチ FET の寄生ダイオードを介して出力側に継続的な電流供給する場合、出力電流は 100mA 以下にして下さい。

$$\begin{aligned} V_{OUT(T)} \leq V_{IN} \leq V_{OUT(T)} + V_F & : V_{OUT} \doteq V_{OUT(T)} \\ V_{OUT(T)} + V_F < V_{IN} & : V_{OUT} \doteq V_{IN} - V_F \\ * V_F : \text{Pch 同期整流スイッチ FET の寄生ダイオードの } V_F \end{aligned}$$

XCL105 C/F/M/L タイプ以外

XCL105 C/F/M/L タイプ以外では、入力電圧が設定出力電圧以上になると Pch 同期整流スイッチ FET をオンします。

この動作により、出力電圧は下記のようにになります。

$$V_{OUT(T)} \leq V_{IN} \quad : V_{OUT} \doteq V_{IN} - I_{OUT} \times R_{LXP} \text{ (TYP. } 0.23\Omega \text{)}$$

■動作説明

<EN 機能 / 負荷切断機能 / バイパスモード>

EN 端子に"H"電圧(V_{ENH})を入力すると、起動モードにより出力電圧を立ち上げた後、通常動作となります。

EN 端子に"L"電圧(V_{ENL})を入力するとスタンバイ状態となり、消費電流をスタンバイ電流 I_{STB} に抑えます。

スタンバイ状態での Pch 同期整流スイッチ FET、Pch 同期整流スイッチ FET の寄生ダイオードの極性および C_L デイスチャージ機能の動作がタイプにより異なります。

各タイプの詳細動作は下記の通りです。

A/D/G/J タイプ : 負荷切断機能 + C_L デイスチャージ機能有り

Nch ドライバ FET と Pch 同期整流スイッチ FET がオフし、 C_L デイスチャージ機能が動作します。

C_L デイスチャージ機能の動作により、出力側の電荷が高速デイスチャージし出力電圧を低下させます。

Nch ドライバ FET と Pch 同期整流スイッチ FET がオフすることと、Pch 同期整流スイッチ FET の寄生ダイオードの極性をアノード： V_{OUT} 、カソード:Lx に固定することにより、入力側から出力側への導通を切断します。

また本動作時の消費電流は、スタンバイ電流 I_{STB} (TYP. 0.0 μ A)となります。

XCL105 C/F/M/L タイプ : 負荷切断機能 + C_L デイスチャージ機能無し

Nch ドライバ FET と Pch 同期整流スイッチ FET がオフします。

スタンバイ時でも、 V_{IN} 端子電圧と V_{OUT} 端子電圧を比較し、Pch 同期整流スイッチ FET の寄生ダイオードを介して入力側と出力側が導通しないように、Pch 同期整流スイッチ FET の寄生ダイオードの極性を制御します。

この寄生ダイオードの制御により、 V_{IN} 端子電圧より高い外部電圧が出力側に印加されても入力側と出力側が導通することはなく、出力 OR 接続が可能です。

また本動作中の消費電流は、スタンバイ電流 I_{STB} (TYP. 0.16 μ A)となります。

XCL105 B/E/H/K タイプ : バイパスモード

Nch ドライバ FET がオフし、Pch 同期整流スイッチ FET がオンすることで、Lx 端子と V_{OUT} 端子間の抵抗値が R_{LXP} (TYP. 0.23 Ω) になり導通します。

この動作により、スタンバイ状態でも出力側に電流供給することができ、後段のデバイスを駆動することが可能となります。

またバイパスモード動作時の消費電流は、スタンバイ電流 I_{STB} (TYP. 0.0 μ A)となります。

スタンバイ時(EN="L") 動作一覧

TYPE	Nch Driver FET / Pch Driver FET	V_{OUT} pin Voltage	C_L Discharge	I_{STB} (TYP.)	Applied Voltage to the V_{OUT} pin (EN="L")
A/D/G/J	OFF /OFF	GND	Active	0.0 μ A	No (C_L Discharge Operation)
C/F/M/L (Only XCL105)	OFF /OFF	OPEN	-	0.16 μ A	Yes
B/E/H/K (Only XCL105)	OFF /ON	V_{IN}	-	0.0 μ A	No (Reverse Flow toward the input)

■動作説明

<起動モード / ソフトスタート>

V_{OUT} 端子電圧を設定出力電圧まで緩やかに昇圧させ、入力突入電流を抑制するための機能です。EN 端子に“H”電圧を入力し、IC をスタンバイ状態からアクティブ状態にすると起動モードを開始します。

また起動モード中は、XCL104D/J タイプ、XCL105D/E/F/J/K/L タイプの短絡保護/積分ラッチ機能は動作しません。

各タイプの起動モードの詳細動作は下記の通りです。

XCL104/XCL105 A/D/G/J タイプ, XCL105 C/F/M/L タイプ : 負荷切断機能

① $V_{OUT} \leq V_{IN}$

P_{ch} 同期整流スイッチ FET を介して出力側に電流供給を行います。

P_{ch} 同期整流スイッチ FET は電流制限を行いながら出力側に電流供給するため、 V_{OUT} 端子電圧を緩やかに V_{IN} まで上昇していきます。

② $V_{OUT} < V_{OUT(T)} \times 0.9$

V_{OUT} 端子電圧が V_{IN} まで達した後、IC 内部の基準電圧を緩やかに立ち上げていきます。

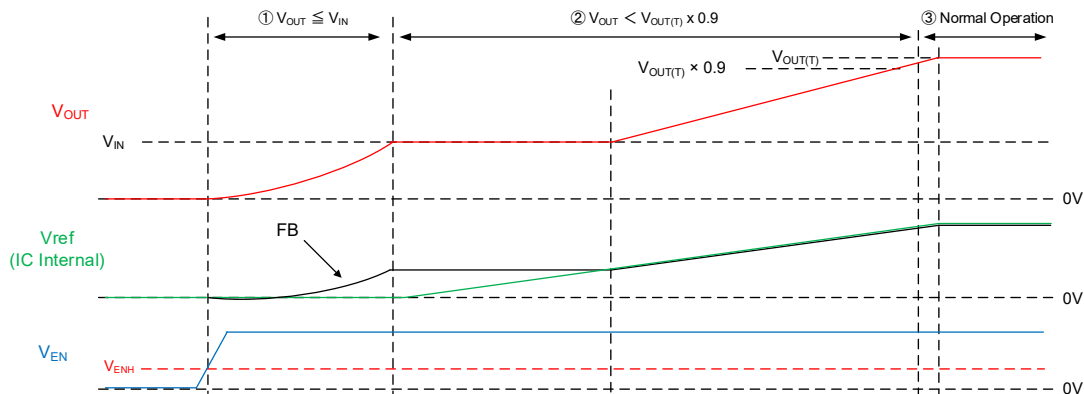
V_{OUT} 端子電圧を R_{FB1} と R_{FB2} で分圧した FB 電圧が、IC 内部の基準電圧より低くなるとスイッチング動作を開始します。

V_{OUT} 端子電圧の上昇傾きは、IC 内部の基準電圧の傾きと比例します。

③ 通常動作

V_{OUT} 端子電圧が $V_{OUT(T)} \times 0.9$ に達すると起動モードを終了し、通常動作に移行します。

ただし、重負荷および出力容量が大きい条件では、基準電圧の立ち上げ期間内に設定出力電圧まで上昇できない場合があります。この場合は、設定出力電圧に達しない状態でも基準電圧の立ち上げ完了後に、起動モードから通常動作に移行します。



XCL105 B/E/H/K タイプ : バイパスモード

① $V_{OUT} < V_{OUT(T)} \times 0.9$

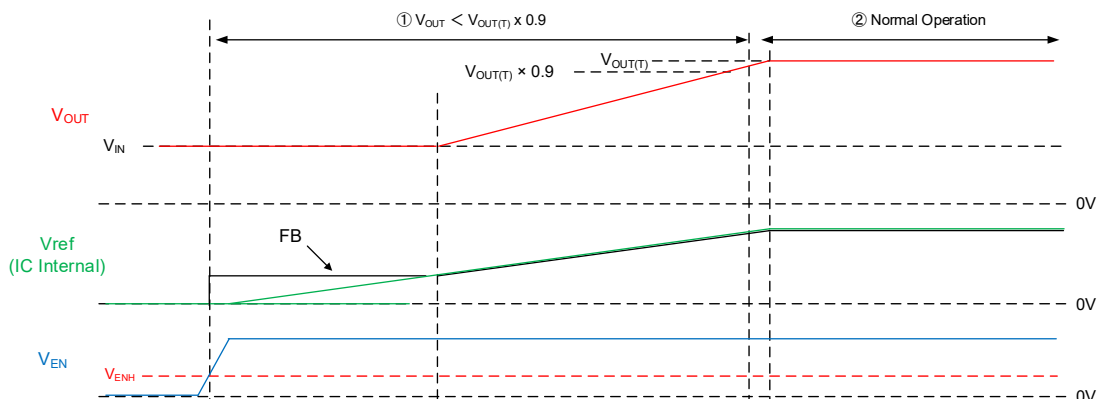
アクティブ状態になった後、IC 内部の基準電圧を緩やかに立ち上げていきます。

V_{OUT} 端子電圧を R_{FB1} と R_{FB2} で分圧した FB 電圧が、IC 内部の基準電圧より低くなるとスイッチング動作を開始し、出力電圧を V_{IN} から上昇させます。 V_{OUT} 端子電圧の上昇傾きは、IC 内部の基準電圧の傾きと比例します。

② 通常動作

V_{OUT} 端子電圧が $V_{OUT(T)} \times 0.9$ に達すると起動モードを終了し、通常動作に移行します。

ただし、重負荷および出力容量が大きい条件では、基準電圧の立ち上げ期間内に設定出力電圧まで上昇できない場合があります。この場合は、設定出力電圧に達しない状態でも基準電圧の立ち上げ完了後に、起動モードから通常動作に移行します。



■動作説明

<電流制限 / 短絡保護 / 積分ラッチ>

本 IC の電流制限機能は、スイッチングサイクル毎に Nch ドライバ FET に流れる電流(=コイル電流)を監視しており、Nch ドライバ FET に流れる電流が電流制限値 I_{LIM} (TYP. 2.42A@ $V_{OUT(T)}=5.0V$) に達すると過電流検出状態となります。

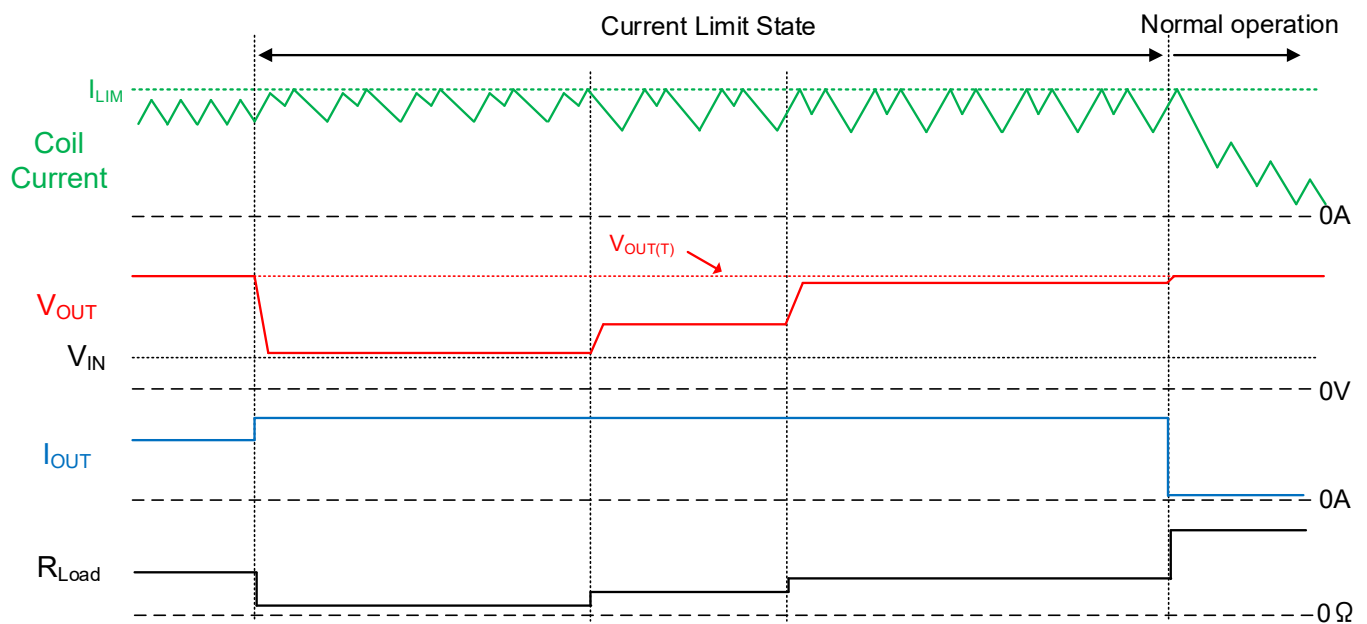
過電流検出状態になると、Nch ドライバ FET をオフして当該スイッチングサイクルの間は検出状態を保持します。次のスイッチングサイクルで Nch ドライバ FET に流れる電流が電流制限値 I_{LIM} 未満であれば、過電流検出状態は解除されます。

過電流検出状態が継続された場合および出力電圧の著しい低下があると、タイプにより短絡保護機能および積分ラッチ機能が動作します。

各タイプの詳細動作は下記の通りです。

短絡保護/積分ラッチ無し: XCL104 A/G タイプ, XCL105 A/B/C/G/H/M タイプ

- ① Nch ドライバ FET に流れる電流が電流制限値 I_{LIM} に達すると過電流検出状態となり、Nch ドライバ FET をオフして当該スイッチングサイクルの間はオフ状態を保持します。
- ② 次のスイッチングサイクルで、Nch ドライバ FET がオンします。
過電流状態が継続し、Nch ドライバ FET に流れる電流が電流制限値 I_{LIM} に達する場合は過電流検出状態を維持します。
- ③ 過電流状態が継続する期間、①~②を繰り返します。



XCL104/XCL105 シリーズ

<電流制限 / 短絡保護 / 積分ラッチ (続き)>

短絡保護/積分ラッチ有り: XCL104 D/Jタイプ, XCL105 D/E/F/J/K/Lタイプ

XCL104 D/Jタイプ、XCL105 D/E/F/J/K/Lタイプでは、過電流検出状態の継続および出力電圧の著しい低下があると、(a),(b)に示す動作により、ドライバ FET をオフ状態でラッチ停止します。

Case (a) : 過電流検出状態が維持された場合

- ① Nchドライバ FET に流れる電流が電流制限値 I_{LIM} に達すると過電流検出状態となり、Nchドライバ FET をオフして当該スイッチングサイクルの間はオフ状態を保持します。
XCL104 D/Jタイプ、XCL105 D/E/F/J/K/Lタイプでは過電流検出状態になると、積分ラッチタイマーカウントを開始します。
- ② 次のスイッチングサイクルで、Nchドライバ FET がオンします。
過電流状態が継続し、Nchドライバ FET に流れる電流が電流制限値 I_{LIM} に達する場合は過電流検出状態を維持します。
過電流検出状態を維持した場合は、積分ラッチタイマーのカウントも維持します。
- ③ 過電流検出状態が維持され積分ラッチタイマーのカウントが、 t_{LAT} (TYP. 200 μ s) 継続すると Nchドライバ FET と Pch 同期整流スイッチ FET をオフ状態でラッチさせる積分ラッチ機能が動作します。
ただし XCL104 Dタイプ、XCL105 D/E/Fタイプでは、入力電圧がラッチ解除電圧 V_{LAT_R} (TYP. 1.2V) 以下では積分ラッチ機能は動作しません。

Case (b) : 出力電圧が著しく低下した場合

- ① Nchドライバ FET に流れる電流が電流制限値 I_{LIM} に達すると過電流検出状態となり、Nchドライバ FET をオフして当該スイッチングサイクルの間はオフ状態を保持します。
- ② 次のスイッチングサイクルで、Nchドライバ FET がオンします。
過電流状態が継続し、Nchドライバ FET に流れる電流が電流制限値 I_{LIM} に達する場合は過電流検出状態を維持します。
- ③ 過電流検出状態中に、出力電圧が短絡保護閾値電圧 V_{SHORT} (TYP. V_{IN}) 以下になった場合、Nchドライバ FET と Pch 同期整流スイッチ FET をオフ状態でラッチさせる短絡保護機能が動作します。
ただし XCL104 Dタイプ、XCL105 D/E/Fタイプでは、入力電圧がラッチ解除電圧 V_{LAT_R} (TYP. 1.2V) 以下では短絡保護機能は動作しません。

■ラッチ停止からの復帰条件

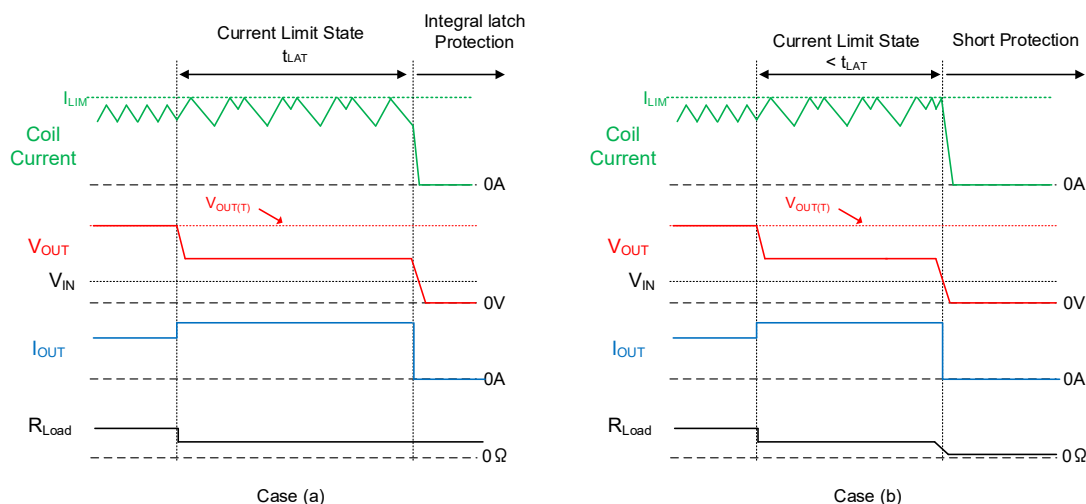
電流制限の積分ラッチタイマーおよび短絡保護によるラッチ停止からの復帰条件は 2 通りあります。
またラッチ停止からの復帰は、起動モードを介して出力電圧を上昇させ通常動作に移行します。

UVLO 機能無し: XCL104 Dタイプ, XCL105 D/E/Fタイプ

- ・ EN 端子に "L" 電圧を入力し、スタンバイ状態にした後 アクティブ状態にする。
- ・ 入力電圧 V_{IN} をラッチ解除電圧 V_{LAT_R} (TYP. 1.2V) 以下にする。

UVLO 機能有り: XCL104 Jタイプ, XCL105 J/K/Lタイプ

- ・ EN 端子に "L" 電圧を入力し、スタンバイ状態にした後 アクティブ状態にする。
- ・ 入力電圧を $V_{UVLO_R} - V_{UVLO_HYS}$ 以下にして UVLO 検出状態にした後、 V_{UVLO_R} 以上の電圧を印加し通常状態にする。



■動作説明

<サーマルシャットダウン>

熱破壊から IC を保護するためジャンクション温度の監視を行っています。

ジャンクション温度がサーマルシャットダウン検出温度 T_{TSD} (TYP. 150°C) に達するとサーマルシャットダウンが働き、Nch ドライバ FET と Pch 同期整流スイッチ FET をオフ状態とし出力電圧が下がります。電流供給を止めることによりチップ温度がサーマルシャットダウン解除温度 $T_{TSD}-T_{HYS}$ (TYP. 125°C) まで下がると、起動モードにより出力電圧を立ち上げ、その後 通常動作となります。

また XCL105 シリーズでは軽負荷時の消費電流を抑制するため、出力電流が小さく PFM 制御状態ではサーマルシャットダウン機能を動作停止します。

<UVLO>

XCL104 G/J タイプ、XCL105 G/H/M/J/K/L タイプは UVLO 機能を搭載しています。

V_{IN} 端子の電圧が V_{UVLO_R} (TYP. 1.60V) - V_{UVLO_HYS} (TYP. 0.15V) 以下になった状態が UVLO Detect Delay: t_{DF} (TYP. 200 μ s) 継続した後に UVLO 検出状態となります。

UVLO 検出状態になると、スイッチング動作を停止し、Nch ドライバ FET と Pch 同期整流スイッチ FET をオフします。

V_{IN} 端子の電圧が V_{UVLO_R} を上回れば、起動モードにより出力電圧を立ち上げ、その後 通常動作となります。

また UVLO 機能有り品は UVLO 機能が動作することにより、UVLO 機能無し品と比べ消費電流が若干増加します。

< C_L ディスチャージ>

A/D/G/J タイプは、 V_{OUT} -GND 端子間に接続された Nch FET により、スタンバイ時 (EN="L") に、出力容量の電荷を高速ディスチャージすることが可能です。

スタンバイ時に出力容量に電荷が残っていることによるアプリケーションの誤動作を防止します。

放電時間は、 C_L 放電抵抗 R_{DCHG} と出力容量値 C_L によって決定されます。

C_L 放電抵抗 R_{DCHG} は、 V_{IN} または V_{OUT} 電圧によって変化するため、実機にて十分ご確認下さい。

$$V = V_{OUT(T)} \times e^{-t/\tau}$$

$$t = \tau \times \ln(V_{OUT(T)} / V)$$

- V : Output voltage after discharge
- $V_{OUT(T)}$: Target voltage
- t : Discharge time
- τ : $C_L \times R_{DCHG}$
- C_L : Capacitance of Output capacitor (C_L)
- R_{DCHG} : C_L Discharge resistance, it depends on the V_{IN} or V_{OUT}

■使用上の注意

- 1) 一時的、過渡的な電圧降下および電圧上昇等の現象について、絶対最大定格を超える場合には、劣化または破壊する可能性があります。また推奨動作範囲外の条件で使用した場合は、IC が正常動作を行わない場合や、劣化を引き起こす可能性があります。
- 2) DC/DC コンバータのようなスイッチングレギュレータはスパイクノイズやリップル電圧が生じます。これらは周辺部品(コンデンサ、周辺部品の基板レイアウト)によって大きく影響されます。設計される際は十分に実機にてご確認下さい。
- 3) DC/DC コンバータの特性は本 IC の特性のみならず外付け部品に大きく依存しますので、各部品の仕様書及び標準回路例を参考の上、部品選定を行って下さい。特にコンデンサについては、実使用条件にて推奨部品と同等および同等以上の実効容量となるよう、DC バイアス特性や温度特性等に注意して選定して下さい。
- 4) EN 端子オープンでは不定動作となります。EN 端子は OPEN 状態を避け、任意の固定電位として下さい。
ピン間ショートでの IC および周辺デバイスの誤動作防止 または 外部ノイズ等による IC の破壊を抑制する場合は、EN 端子を V_{IN} 端子に直接接続するのではなく $1M\Omega$ 以下の抵抗を接続することを推奨します。
- 5) 昇圧比が小さい条件では、PWM 制御時に間欠発振します。
これによりスイッチング周波数が f_{OSC} 以下になったり出力電圧のリップルが増大する場合があります。
リップル電圧を抑制する場合は出力容量の容量値を増やして対策を行ってください。
- 6) 出力側に外部電源を接続する場合は、XCL105 C/F/M/L タイプをご使用下さい。
XCL105 C/F/M/L タイプ以外を使用した場合、バイアス条件によっては IC が破壊および入力側への逆流が発生する可能性があります。
- 7) 電流制限回路の伝搬遅延により、電流制限値 I_{LIM} 以上のコイル電流が流れる場合があります。
- 8) 下記の条件では、電流制限機能が動作しない場合があります。
この場合、積分ラッチ方式(XCL104 D/J タイプ、XCL105 D/E/F/J/K/L タイプ)では、電流制限機能の積分ラッチおよび短絡保護機能によるラッチ停止が動作しません。
昇圧比が小さい条件
昇圧比が小さい条件は所要のデューティが低く、Low Side 側の Nch ドライバ FET のオン時間が短くなります。
このオン時間が電流制限回路の伝搬遅延より短くなると、電流制限機能が動作しない場合があります。
昇圧比が高い条件
昇圧比が高い条件では、最大デューティ比およびオン抵抗やコイルの DCR により電流制限値以下でコイル電流が制限される場合があり、電流制限機能が動作しない場合があります。
- 9) 電流制限機能は Nch ドライバ FET に流れる電流を制限する機能であり、Pch 同期整流スイッチ FET に流れる電流は制限していません。
そのため、Pch 同期整流スイッチ FET および Pch 同期整流スイッチ FET の寄生ダイオードに過電流が流れ IC が破壊する可能性があります。
- 10) 短絡保護/積分ラッチ有り品(XCL104 D/J タイプ、XCL105 D/E/F/J/K/L タイプ)において、出力短絡等で出力電圧が急峻に低下した場合、 $V_{DD} MAX$ 回路の回路遅延により IC 内部電源が急峻に低下する場合があります。これにより、短絡保護機能によるラッチ状態がリセットされラッチ停止を維持できないことがあります。

■使用上の注意

11) 出力容量に大容量のコンデンサを使用した場合や起動モード中に重負荷を引いた場合、下記の動作が発生する可能性があります。

短絡保護/積分ラッチ有り: XCL104 D/J タイプ, XCL105 D/E/F/J/K/L タイプ

積分ラッチ有り品では、起動モード完了後、電流制限機能が継続することで積分ラッチ機能が動作し出力電圧が設定出力電圧まで上昇しない場合があります。

短絡保護/積分ラッチ無し: XCL104 A/G タイプ, XCL105 A/B/C/G/H/M タイプ

起動モード中に出力電圧が設定出力電圧まで上昇しない場合があります。

起動モード完了後、電流制限機能が動作しながら出力電圧を設定出力電圧まで上昇させるため、出力電圧にオーバーシュートが発生する場合があります。

12) XCL105 C/F/M/L タイプは入力電圧が設定出力電圧より高い場合、入力電圧に設定出力電圧以上の電圧が印加されると Pch 同期整流スイッチ FET をオフし寄生ダイオードの極性をカソード: V_{OUT} 、アノード: Lx に固定します。

この条件で、出力電流を流すと Pch 同期整流スイッチ FET の寄生ダイオードを介して電流が流れます。

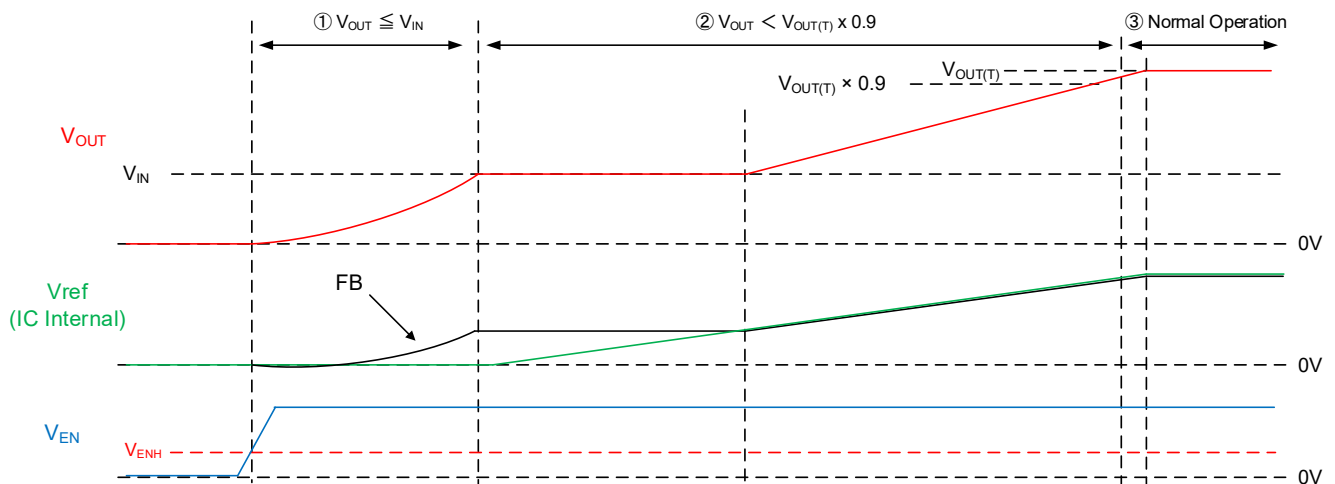
継続的に 100mA 以上の出力電流を流したり瞬間的に過度な出力電流を流すと IC の劣化を引き起こす可能性があります。

入力電圧が設定出力電圧より高い場合、出力電流を継続的に 100mA 以上流したい場合は、XCL105 C/F/M/L タイプ以外の使用を推奨致します。

13) XCL105 C/F/M/L タイプは、起動モード中 " $V_{OUT} < V_{OUT(T)} \times 0.9$ " の期間で、Pch 同期整流スイッチ FET の寄生ダイオードの極性をカソード: V_{OUT} 、アノード: Lx に固定します。

この期間中に Pch 同期整流スイッチ FET の寄生ダイオードに 100mA 以上の電流を流すと、出力電圧が設定出力電圧まで立ち上がらない可能性があります。

XCL105 C/F/M/L タイプの起動モードでは、出力電圧が入力電圧より高くなりスイッチング動作を開始するまでは、出力電流を流さないで下さい。



14) 本 IC はコイル一体型製品であるため、磁石の近傍などの強磁界の環境に配置しないで下さい。

強磁界の影響により、インダクタンス値の低下、効率の悪化および IC の異常動作を引き起こす可能性があります。

15) 当社では製品の改善、信頼性の向上に努めております。しかしながら、万が一のためにフェールセーフとなる設計およびエージング処理など、装置やシステム上で十分な安全設計をお願いします。

■使用上の注意

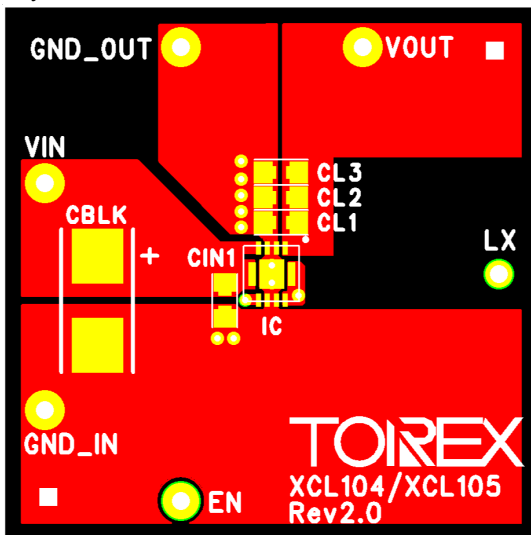
●基板レイアウト上の注意

基板レイアウトで特に注意すべき項目としては、下記の通りです。
具体的な基板レイアウトは、下記の参考レイアウトを参考にしてください。

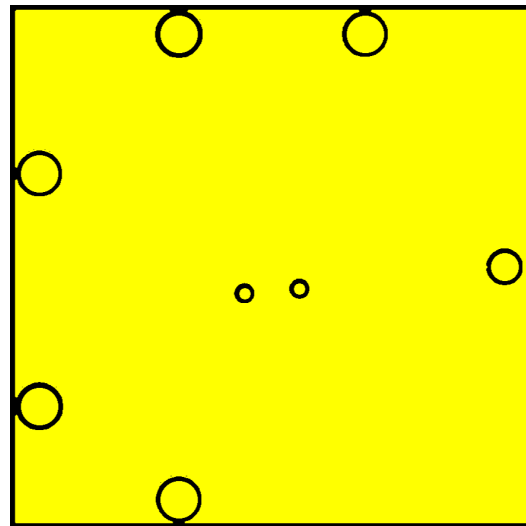
- (a) 大電流ラインの配線を太く短く配線して下さい。
これにより配線インピーダンスを小さくすることができ、ノイズ低減および放熱性の改善が見込めます
大電流ラインの配線インピーダンスが大きい場合は、ノイズ発生や IC が正常に動作しない原因となります。
特にノイズが大きい場合は、電流制限機能や積分ラッチ機能が動作しない場合があります。
- (b) 大電流が流れる主要部品である、入力容量 C_{IN} 、出力容量 C_L および IC は同一面上に配置を行って下さい。
両面に配置した場合、大電流がインピーダンスの高い Via を流れるため、ノイズ発生や IC が正常に動作しない原因となります。
- (c) 周辺部品は IC 近傍に配置して下さい。
特に出力容量 C_L は IC 直近に配置を行い、極力低インピーダンスで接続を行って下さい。
出力容量 C_L と IC の距離が遠い場合、ノイズ発生や IC が正常に動作しない原因となります。

<参考パターンレイアウト>

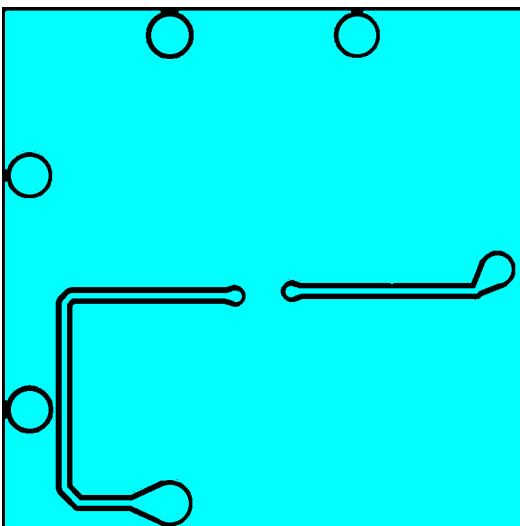
Layer 1



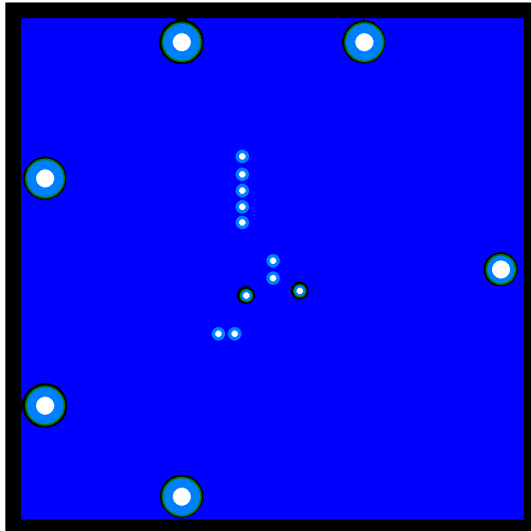
Layer 2



Layer 3



Layer 4



■本製品の取り扱いについて

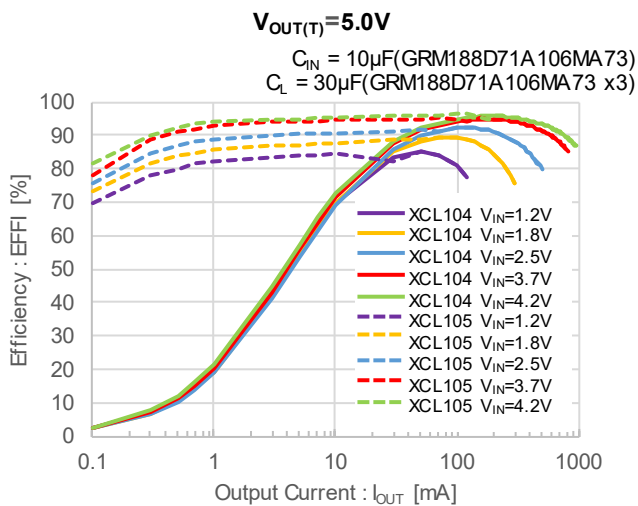
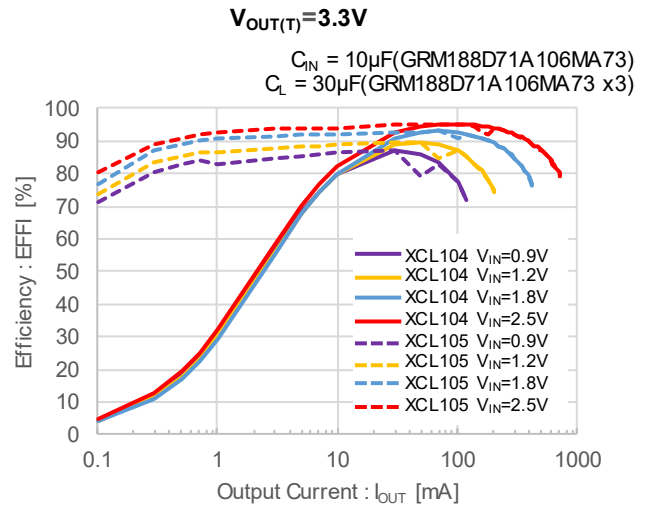
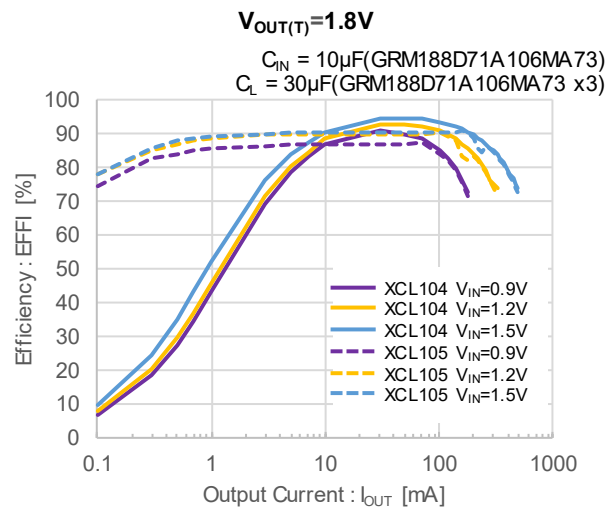
- 1) コイルは、一般的な面実装タイプのチップコイル(インダクタ)仕様に準拠しており、キズ、フラックスの汚れ等がある場合があります。
- 2) 本製品を以下の環境で使用しないでください。
水または塩水のかかる箇所、結露状態になる箇所、有毒ガス(硫化水素、亜鉛酸、塩素、アンモニア等)が存在する箇所。
- 3) 本製品の溶剤洗浄は行わないようお願い致します。

■本製品の取り扱いについて

- 1) 本製品のはんだ付けはリフロー方式でお願いします。フローはんだには対応しておりません。
- 2) 本製品は、パッケージ上面にはんだでコイルを実装しております。通常の基板実装リフローでは問題ありませんがリフロー中に過度な衝撃などがあつた場合、実装されているコイルの位置ずれ、もしくはコイルが脱落する可能性があります。
基板実装リフロー時は基板に衝撃を与えないようにご注意ください。

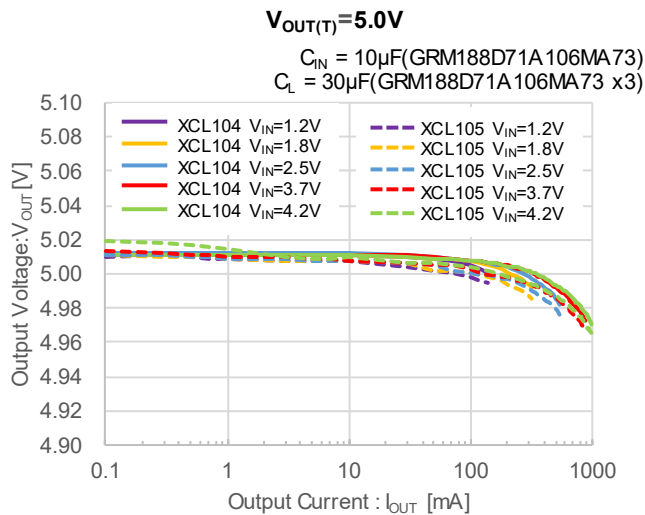
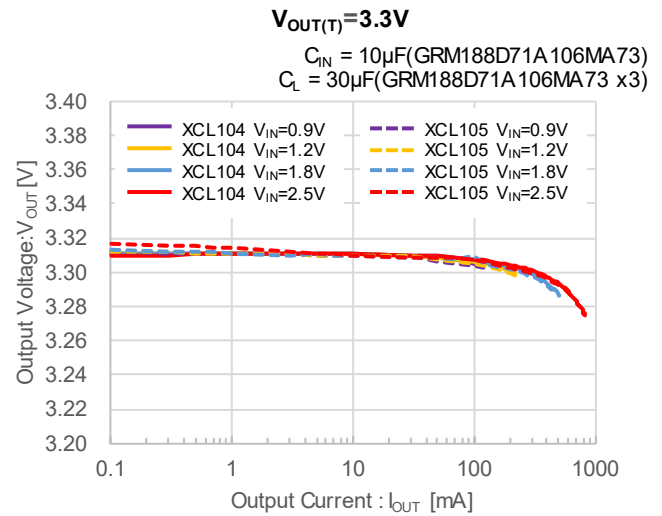
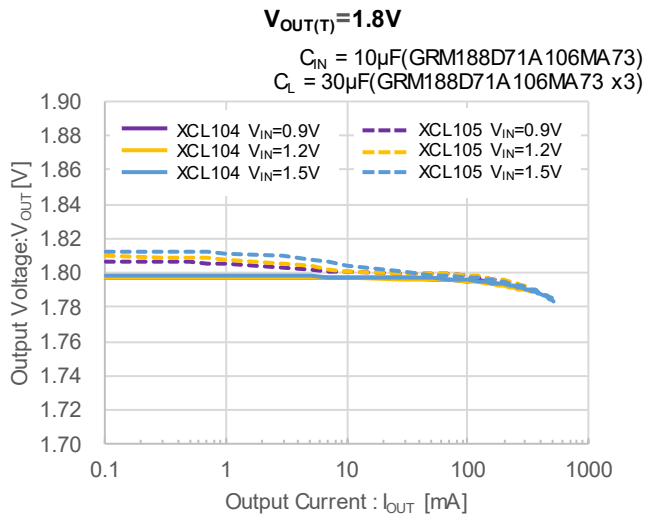
■ 特性例

(1) Efficiency vs. Output Current

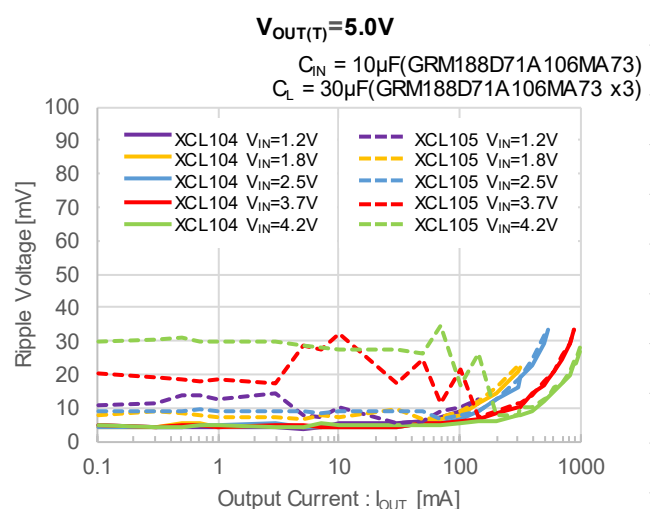
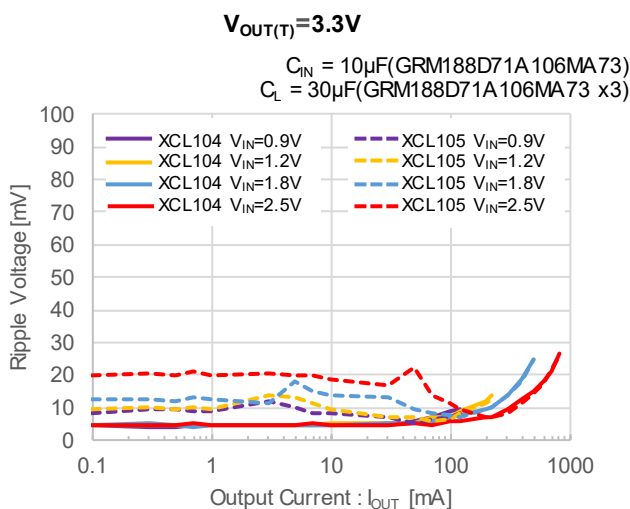


■ 特性例

(2) Output Voltage vs. Output Current

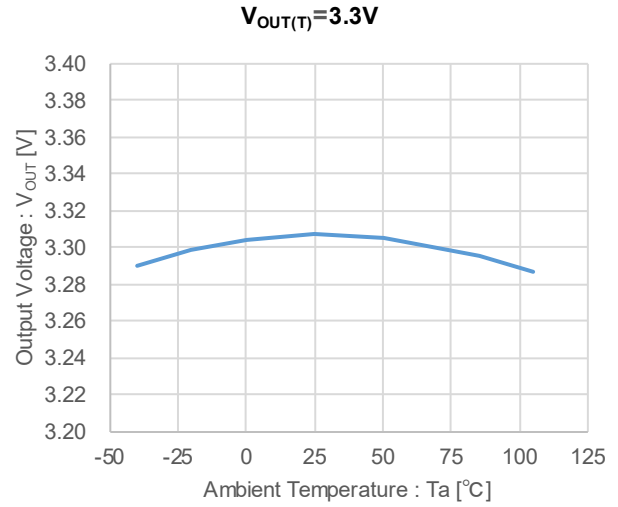
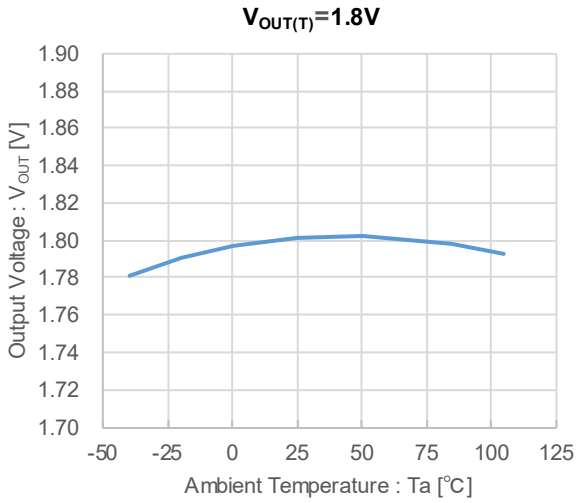


(3) Ripple Voltage vs. Output Current

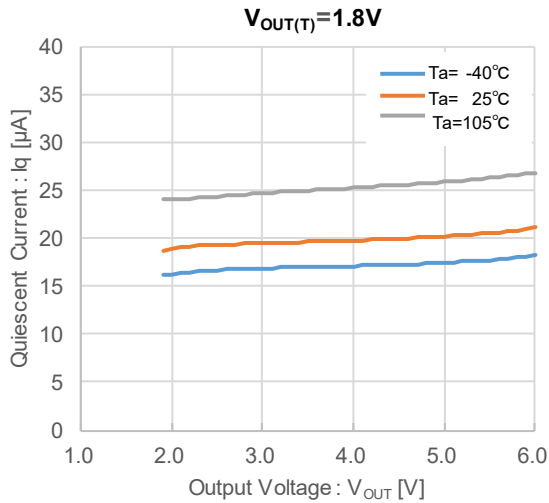


■ 特性例

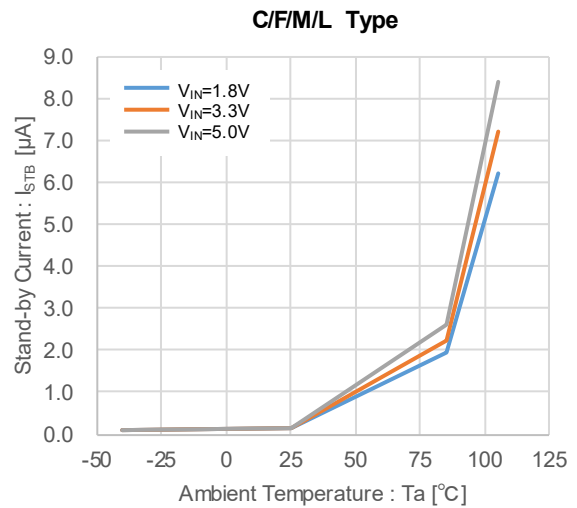
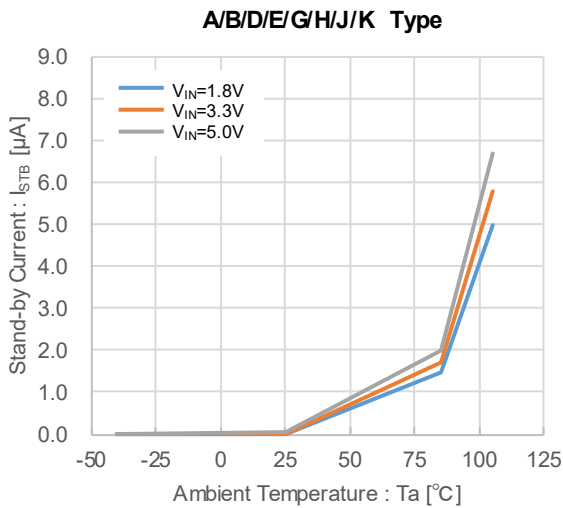
(4) Output Voltage vs. Ambient Temperature



(5) Quiescent Current vs. Output Voltage

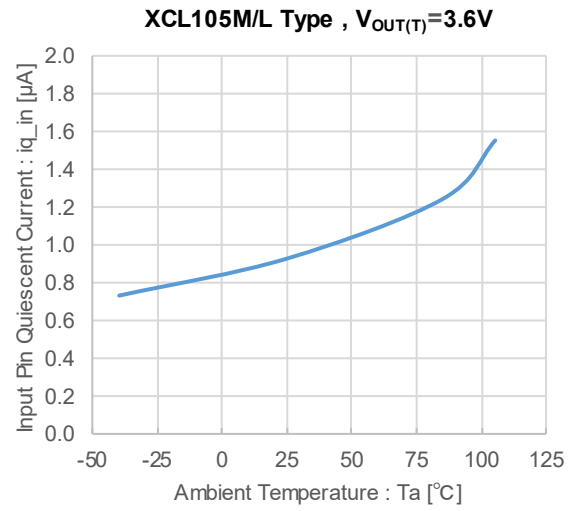
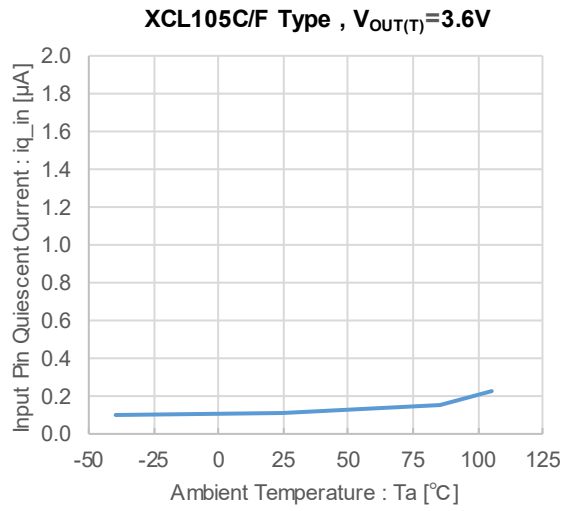


(6) Stand-by Current vs. Ambient Temperature

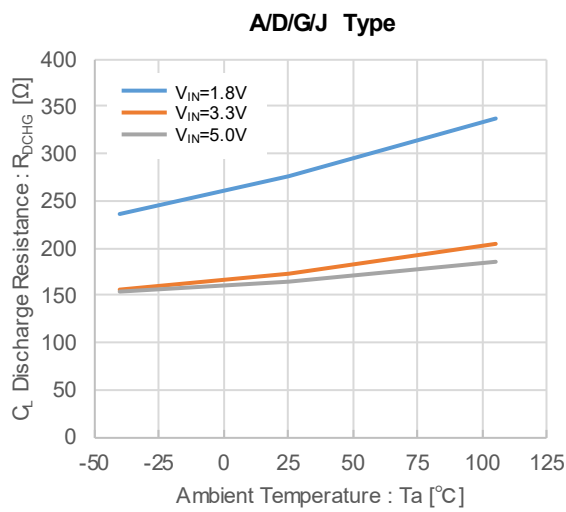


■ 特性例

(7) Input Pin Quiescent Current vs. Ambient Temperature

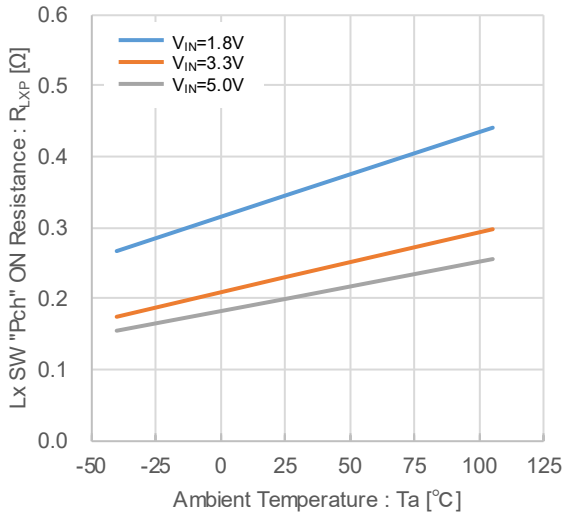


(8) C_L Discharge Resistance vs. Ambient Temperature

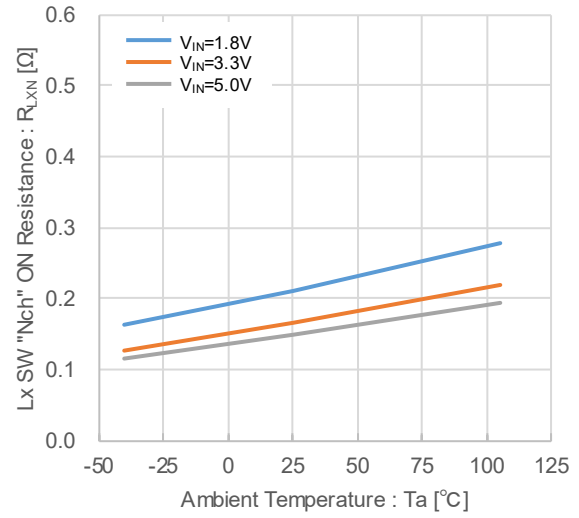


■ 特性例

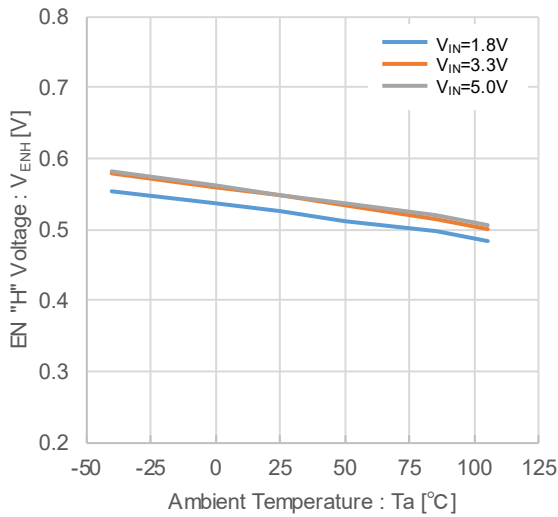
(9) Lx SW "Pch" ON Resistance vs. Ambient Temperature



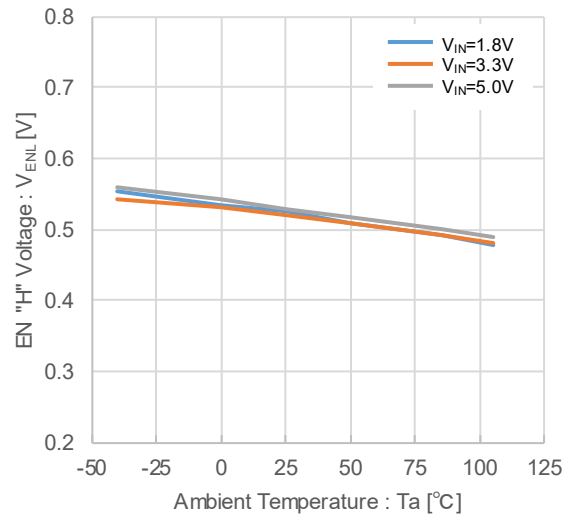
(10) Lx SW "Nch" ON Resistance vs. Ambient Temperature



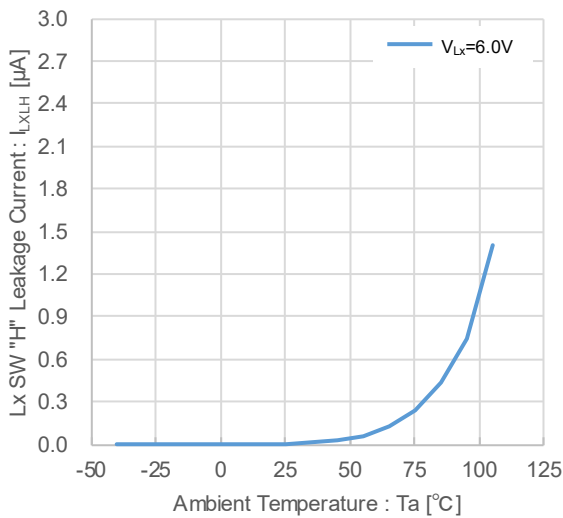
(11) EN "H" Voltage vs. Ambient Temperature



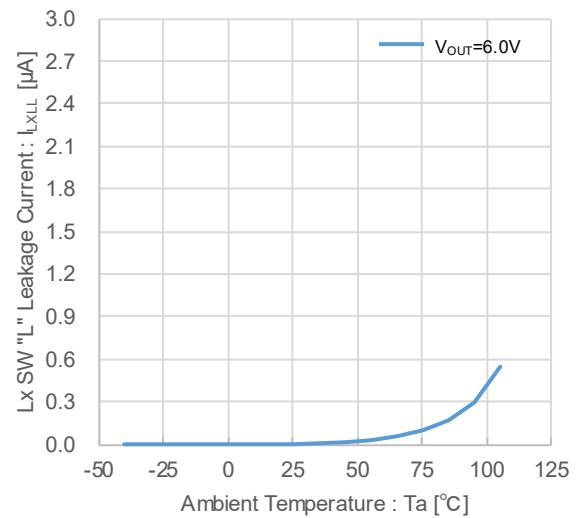
(12) EN "L" Voltage vs. Ambient Temperature



(13) Lx SW "H" Leakage Current vs. Ambient Temperature

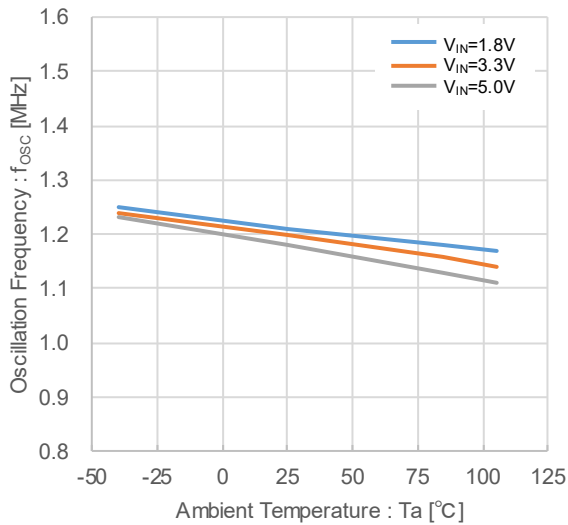


(14) Lx SW "L" Leakage Current vs. Ambient Temperature

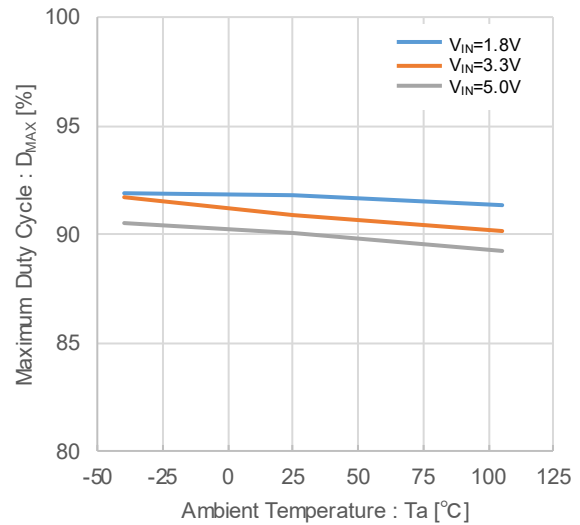


■ 特性例

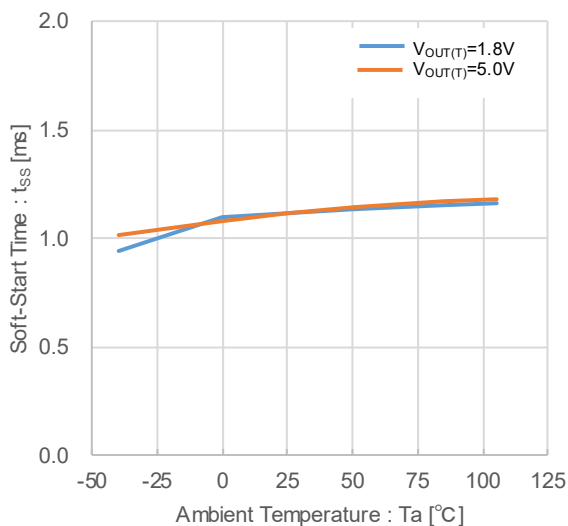
(15) Oscillation Frequency vs. Ambient Temperature



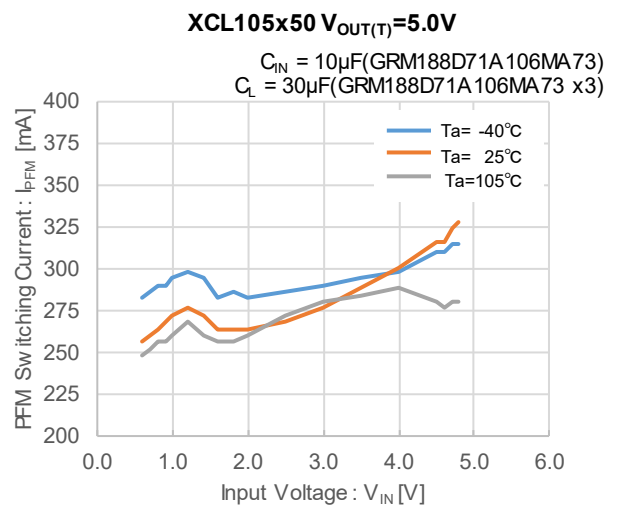
(16) Maximum Duty Cycle vs. Ambient Temperature



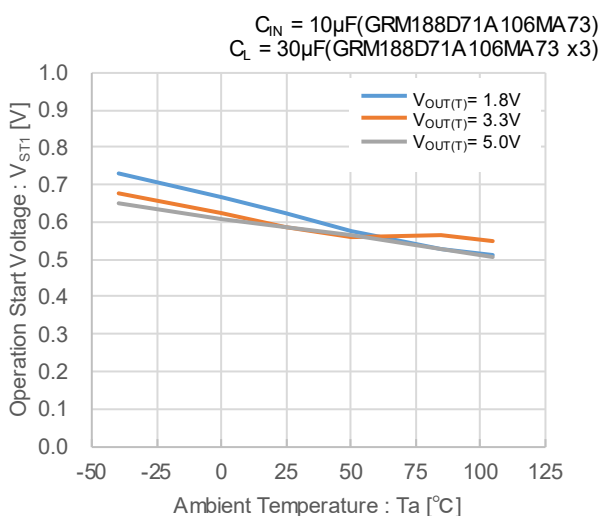
(17) Soft-Start Time vs. Ambient Temperature



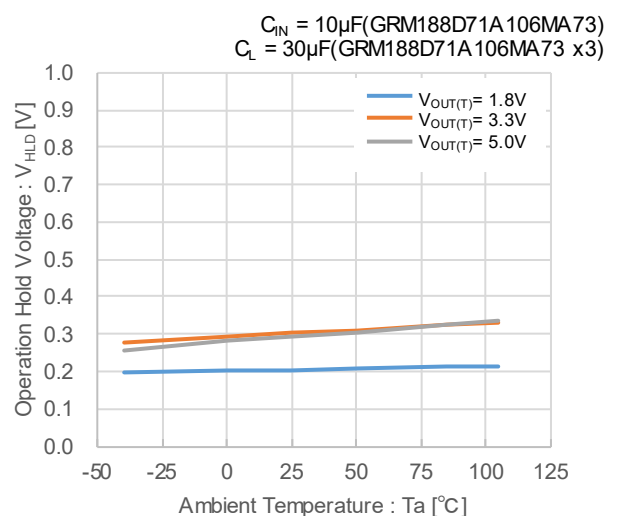
(18) PFM Switching Current vs. Input Voltage



(19) Operation Start Voltage vs. Ambient Temperature

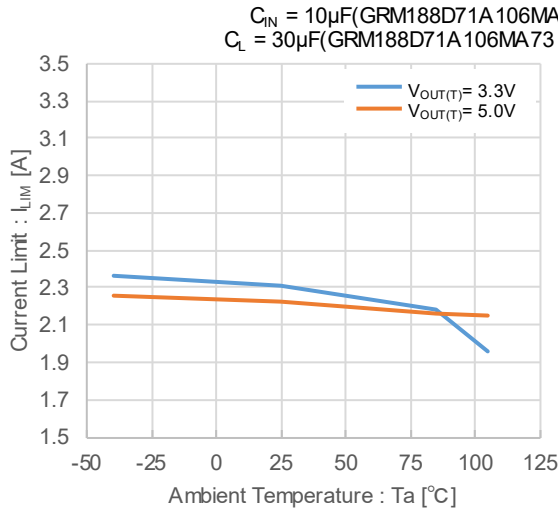


(20) Operation Hold Voltage vs. Ambient Temperature

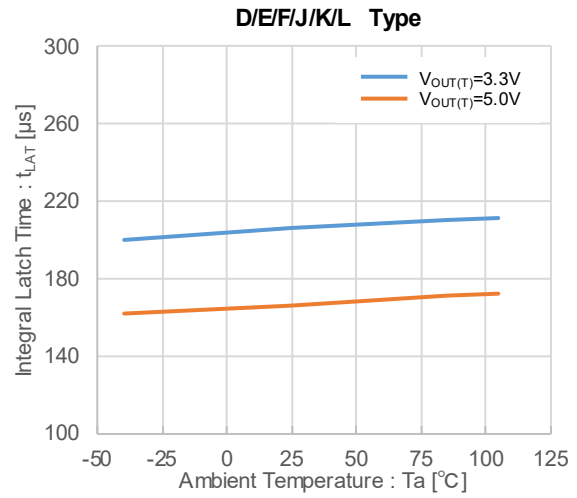


■ 特性例

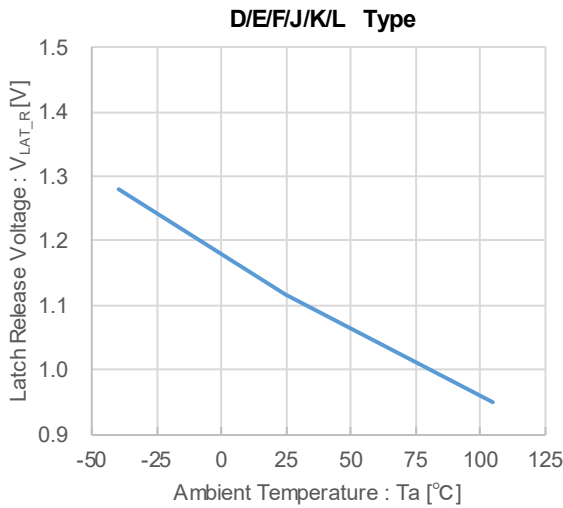
(21) Current Limit vs. Ambient Temperature



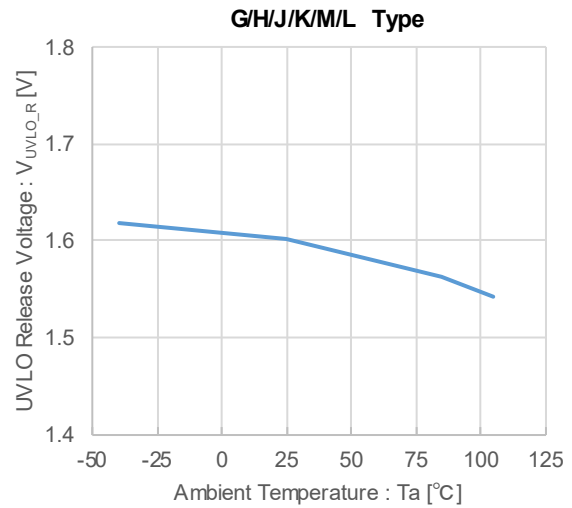
(22) Integral Latch Time vs. Ambient Temperature



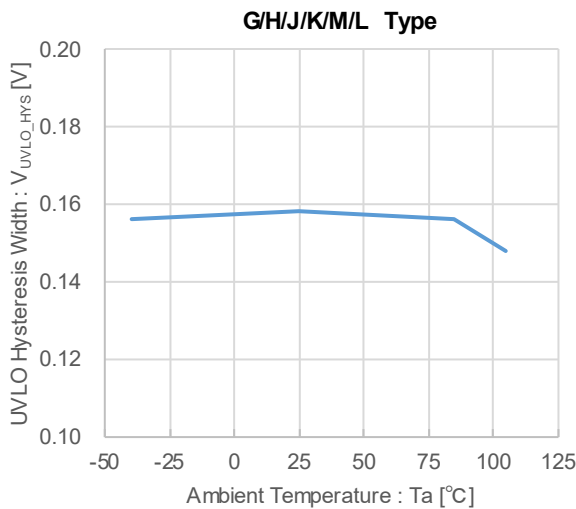
(23) Latch Release Voltage vs. Ambient Temperature



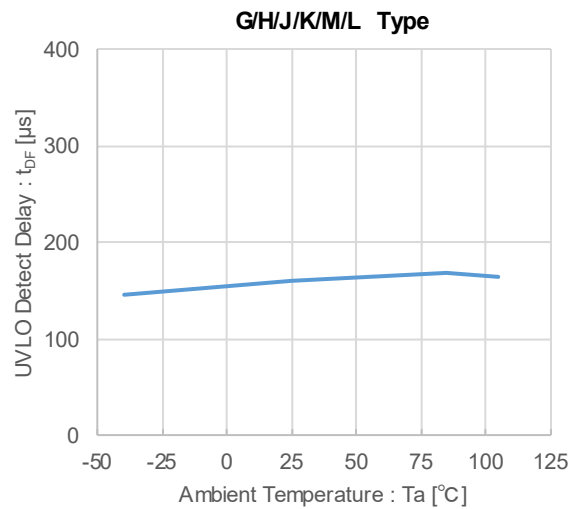
(24) UVLO Release Voltage vs. Ambient Temperature



(25) UVLO Hysteresis Voltage vs. Ambient Temperature

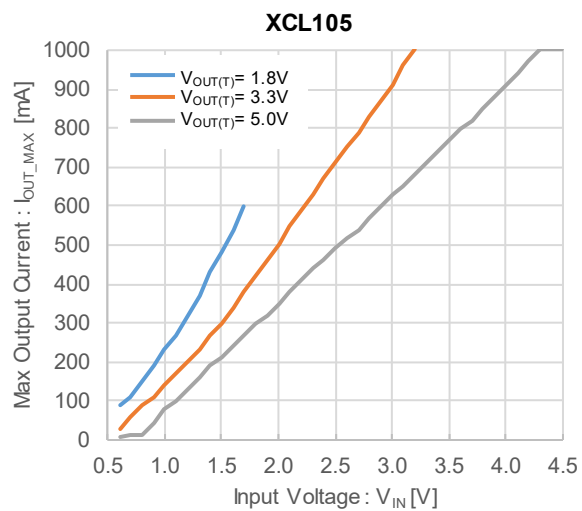
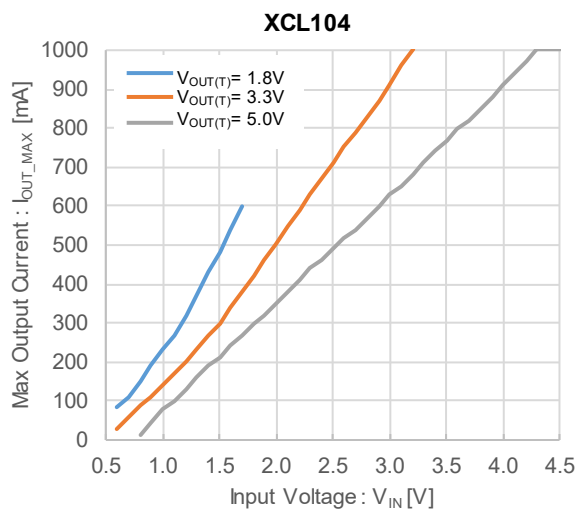


(26) UVLO Detect Delay vs. Ambient Temperature



■ 特性例

(27) MAX Output Current vs. Input Voltage

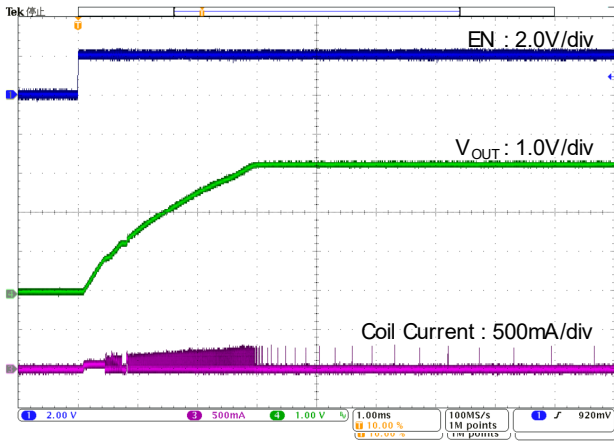


■ 特性例

(28) Start-up Operation

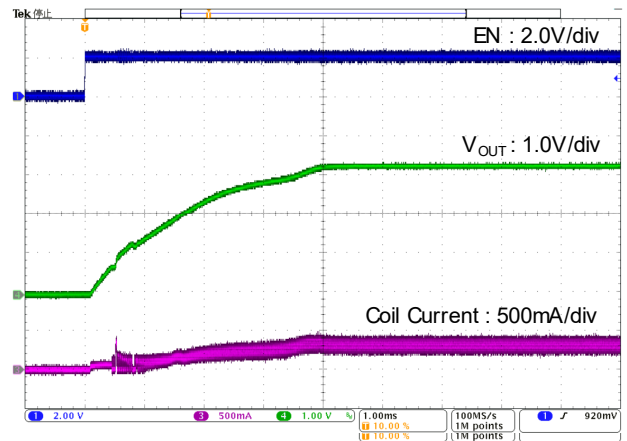
XCL105C33 ($V_{OUT(T)}=3.3V$)

$V_{IN}=1.2V$, $V_{OUT(T)}=3.3V$, $R_L=OPEN$
 $C_{IN}=10\mu F$ (GRM188D71A106MA73)
 $C_L=30\mu F$ (GRM188D71A106MA73 $\times 3$)



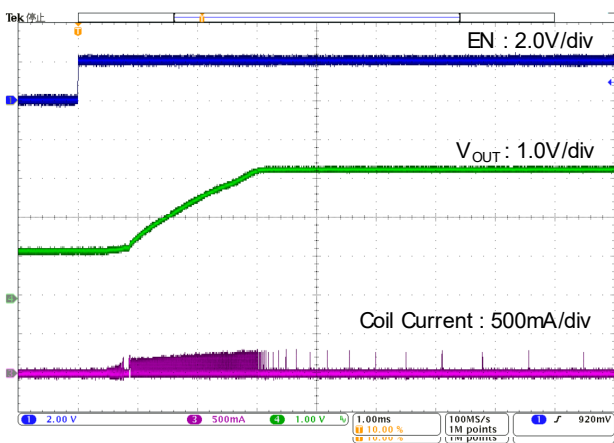
XCL105C33 ($V_{OUT(T)}=3.3V$)

$V_{IN}=1.2V$, $V_{OUT(T)}=3.3V$, $R_L=33\Omega$
 $C_{IN}=10\mu F$ (GRM188D71A106MA73)
 $C_L=30\mu F$ (GRM188D71A106MA73 $\times 3$)



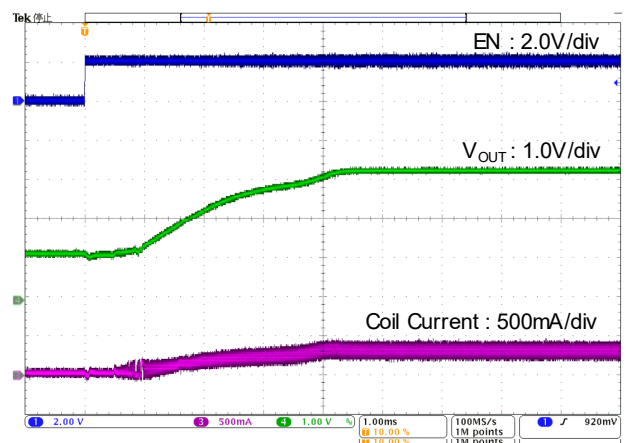
XCL105B33 ($V_{OUT(T)}=3.3V$)

$V_{IN}=1.2V$, $V_{OUT(T)}=3.3V$, $R_L=OPEN$
 $C_{IN}=10\mu F$ (GRM188D71A106MA73)
 $C_L=30\mu F$ (GRM188D71A106MA73 $\times 3$)



XCL105B33 ($V_{OUT(T)}=3.3V$)

$V_{IN}=1.2V$, $V_{OUT(T)}=3.3V$, $R_L=33\Omega$
 $C_{IN}=10\mu F$ (GRM188D71A106MA73)
 $C_L=30\mu F$ (GRM188D71A106MA73 $\times 3$)

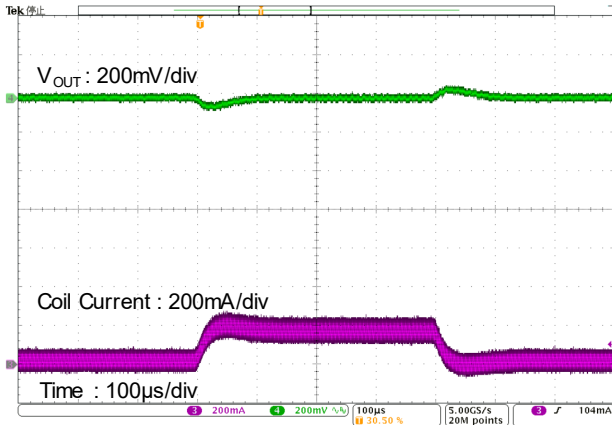


■ 特性例

(29) Load Transient Response

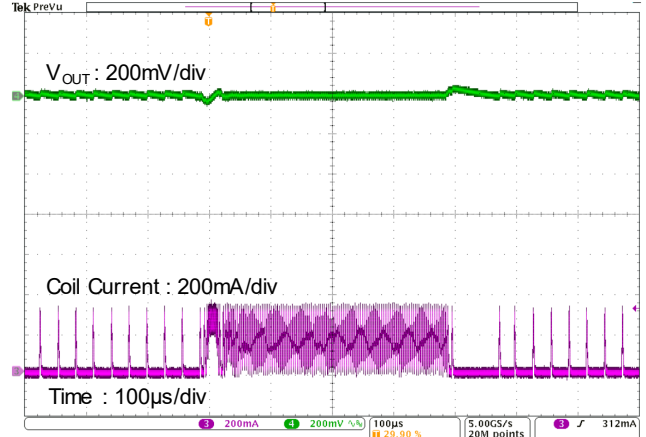
XCL104x18 ($V_{OUT(T)}=1.8V$)

$V_{IN}=1.2V, V_{OUT(T)}=1.8V, I_{OUT}=10mA \leftrightarrow 100mA (Tr=1\mu s)$
 $C_{IN}=10\mu F$ (GRM188D71A106MA73)
 $C_L=30\mu F$ (GRM188D71A106MA73 $\times 3$)



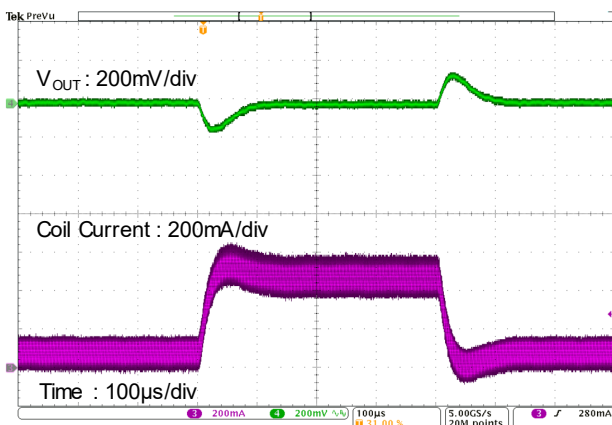
XCL105x18 ($V_{OUT(T)}=1.8V$)

$V_{IN}=1.2V, V_{OUT(T)}=1.8V, I_{OUT}=10mA \leftrightarrow 100mA (Tr=1\mu s)$
 $C_{IN}=10\mu F$ (GRM188D71A106MA73)
 $C_L=30\mu F$ (GRM188D71A106MA73 $\times 3$)



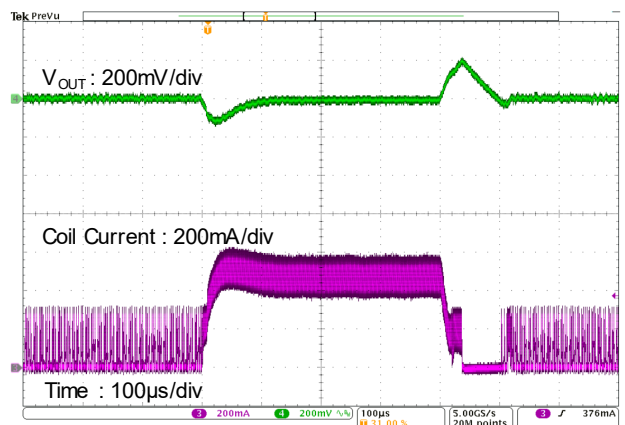
XCL104x33 ($V_{OUT(T)}=3.3V$)

$V_{IN}=2.4V, V_{OUT(T)}=3.3V, I_{OUT}=50mA \leftrightarrow 300mA (Tr=1\mu s)$
 $C_{IN}=10\mu F$ (GRM188D71A106MA73)
 $C_L=30\mu F$ (GRM188D71A106MA73 $\times 3$)



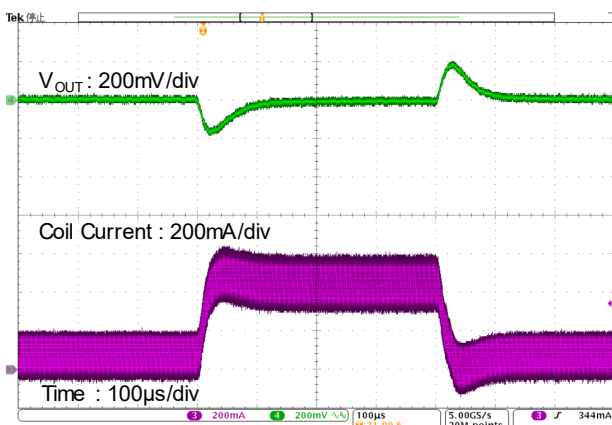
XCL105x33 ($V_{OUT(T)}=3.3V$)

$V_{IN}=2.4V, V_{OUT(T)}=3.3V, I_{OUT}=50mA \leftrightarrow 300mA (Tr=1\mu s)$
 $C_{IN}=10\mu F$ (GRM188D71A106MA73)
 $C_L=30\mu F$ (GRM188D71A106MA73 $\times 3$)



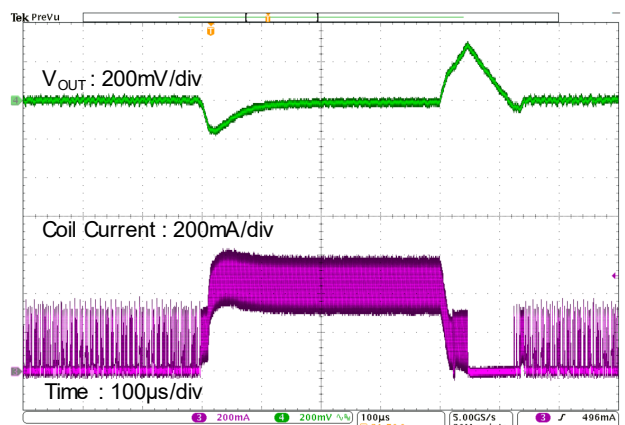
XCL104x50 ($V_{OUT(T)}=5.0V$)

$V_{IN}=3.7V, V_{OUT(T)}=5.0V, I_{OUT}=50mA \leftrightarrow 300mA (Tr=1\mu s)$
 $C_{IN}=10\mu F$ (GRM188D71A106MA73)
 $C_L=30\mu F$ (GRM188D71A106MA73 $\times 3$)



XCL105x50 ($V_{OUT(T)}=5.0V$)

$V_{IN}=3.7V, V_{OUT(T)}=5.0V, I_{OUT}=50mA \leftrightarrow 300mA (Tr=1\mu s)$
 $C_{IN}=10\mu F$ (GRM188D71A106MA73)
 $C_L=30\mu F$ (GRM188D71A106MA73 $\times 3$)



■ パッケージインフォメーション

最新のパッケージ情報については www.torex.co.jp/technical-support/packages/ をご覧ください。

PACKAGE	OUTLINE / LAND PATTERN	THERMAL CHARACTERISTICS
DFN3030-10B	DFN3030-10B PKG	DFN3030-10B Power Dissipation

■マーキング

マーク① 製品番号、Type、出力電圧範囲を表す。

シンボル	製品番号	Type	出力電圧範囲	品名表記例
0	XCL104	A	1.8~3.6V	XCL104A181H2-G~XCL104A361H2-G
1			3.7~5.5V	XCL104A371H2-G~XCL104A551H2-G
2		D	2.2~3.6V	XCL104D221H2-G~XCL104D361H2-G
3			3.7~5.5V	XCL104D371H2-G~XCL104D551H2-G
C		G	2.2~3.6V	XCL104G221H2-G~XCL104G361H2-G
D			3.7~5.5V	XCL104G371H2-G~XCL104G551H2-G
E		J	2.2~3.6V	XCL104J221H2-G~XCL104J361H2-G
F			3.7~5.5V	XCL104J371H2-G~XCL104J551H2-G
4	XCL105	A	1.8~3.6V	XCL105A181H2-G~XCL105A361H2-G
5			3.7~5.5V	XCL105A371H2-G~XCL105A551H2-G
6		B	1.8~3.6V	XCL105B181H2-G~XCL105B361H2-G
7			3.7~5.5V	XCL105B371H2-G~XCL105B551H2-G
8		C	1.8~3.6V	XCL105C181H2-G~XCL105C361H2-G
9			3.7~5.5V	XCL105C371H2-G~XCL105C551H2-G
A		D	2.2~3.6V	XCL105D221H2-G~XCL105D361H2-G
B			3.7~5.5V	XCL105D371H2-G~XCL105D551H2-G
H		E	2.2~3.6V	XCL105E221H2-G~XCL105E361H2-G
K			3.7~5.5V	XCL105E371H2-G~XCL105E551H2-G
L		F	2.2~3.6V	XCL105F221H2-G~XCL105F361H2-G
M			3.7~5.5V	XCL105F371H2-G~XCL105F551H2-G
N		G	2.2~3.6V	XCL105G221H2-G~XCL105G361H2-G
P			3.7~5.5V	XCL105G371H2-G~XCL105G551H2-G
R		H	2.2~3.6V	XCL105H221H2-G~XCL105H361H2-G
S			3.7~5.5V	XCL105H371H2-G~XCL105H551H2-G
T		M	2.2~3.6V	XCL105M221H2-G~XCL105M361H2-G
U			3.7~5.5V	XCL105M371H2-G~XCL105M551H2-G
V		J	2.2~3.6V	XCL105J221H2-G~XCL105J361H2-G
X			3.7~5.5V	XCL105J371H2-G~XCL105J551H2-G
Y		K	2.2~3.6V	XCL105K221H2-G~XCL105K361H2-G
Z			3.7~5.5V	XCL105K371H2-G~XCL105K551H2-G
C		L	2.2~3.0V	XCL105L221H2-G~XCL105L301H2-G
D			3.1~3.9V	XCL105L311H2-G~XCL105L391H2-G
E			4.0~4.8V	XCL105L401H2-G~XCL105L481H2-G
F			4.9~5.5V	XCL105L491H2-G~XCL105L551H2-G

■マーキング

マーク② 出力電圧を表す。

・XCL104, XCL105A/B/C/D/E/F/G/H/M/J/K

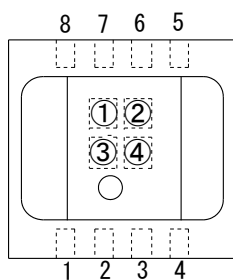
シンボル	出力電圧(V)		シンボル	出力電圧(V)	
0	1.8	3.7	A	2.8	4.7
1	1.9	3.8	B	2.9	4.8
2	2.0	3.9	C	3.0	4.9
3	2.1	4.0	D	3.1	5.0
4	2.2	4.1	E	3.2	5.1
5	2.3	4.2	F	3.3	5.2
6	2.4	4.3	H	3.4	5.3
7	2.5	4.4	K	3.5	5.4
8	2.6	4.5	L	3.6	5.5
9	2.7	4.6			

・XCL105L

シンボル	出力電圧(V)			
M	2.2	3.1	4.0	4.9
N	2.3	3.2	4.1	5.0
P	2.4	3.3	4.2	5.1
R	2.5	3.4	4.3	5.2
S	2.6	3.5	4.4	5.3
T	2.7	3.6	4.5	5.4
U	2.8	3.7	4.6	5.5
V	2.9	3.8	4.7	
X	3.0	3.9	4.8	

マーク③,④ 製造ロットを表す。01~09、0A~0Z、11...9Z、A1~A9、AA...Z9、ZA~ZZ を繰り返す。
(但し、G、I、J、O、Q、Wは除く。反転文字は使用しない。)

DFN3030-10B



1. 本データシートに記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本データシートに記載された内容は、製品の代表的動作及び特性を説明するものでありそれらの使用に関連して発生した第三者の知的財産権の侵害などに関し当社は一切その責任を負いません。
又その使用に際して当社及び第三者の知的財産権の実施許諾を行うものではありません。
3. 本データシートに記載された製品或いは内容の情報を海外へ持ち出される際には、「外国為替及び外国貿易法」その他適用がある輸出関連法令を遵守し、必要な手続きを行って下さい。
4. 本製品は、1)原子力制御機器、2)航空宇宙機器、3)医療機器、4)車両・その他輸送機器、5)各種安全装置及び燃焼制御装置等々のように、その機器が生命、身体、財産等へ重大な損害を及ぼす可能性があるような非常に高い信頼性を要求される用途に使用されることを意図しておりません。
これらの用途への使用は当社の事前の書面による承諾なしに使用しないで下さい。
5. 当社は製品の品質及び信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障のために生じる人身事故、財産への損害を防ぐためにも設計上のフェールセーフ、冗長設計及び延焼対策にご留意をお願いします。
6. 本データシートに記載された製品には耐放射線設計はなされていません。
7. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
8. 本データシートに記載された内容を当社の事前の書面による承諾なしに転載、複製することは、固くお断りします。

トレックス・セミコンダクター株式会社