

XC8109 シリーズ

JTR33005-004d

85mΩ 高機能パワースイッチ

■概要

XC8109 シリーズは低オン Pch MOS FET 内蔵のパワースイッチ IC です。

保護機能として、電流制限機能、逆流防止機能($V_{OUT} \rightarrow V_{IN}$ への逆流を防止)、ソフトスタート機能、サーマルシャットダウン機能、低電圧誤動作防止回路(UVLO)を内蔵しています。

また、パワースイッチの状態を監視するフラグ機能を搭載しています。フラグ端子は Nch オープンドレイン出力となっており、過電流検出中および過熱検出中、逆流防止機能動作中に Low レベルを出力します。さらに、電流制限可変機能を搭載しており、電流制限値を 1 本の外付け抵抗により設定可能です。

CE 端子に印加する電圧レベルにより、ICCをスタンバイ状態にすることができます。CE 端子入力論理は High アクティブ、Low アクティブから選択することが可能です。

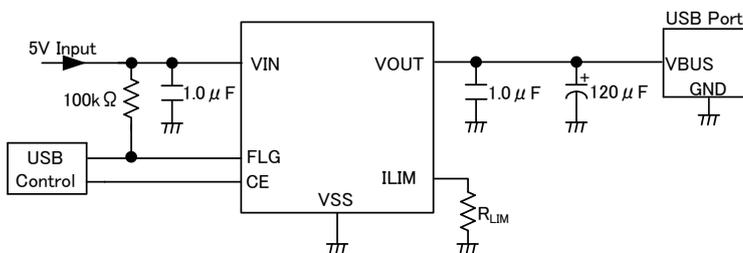
■用途

- セットトップボックス
- Digital TV
- PC
- USB ポート/USB ハブ
- HDMI

■特長

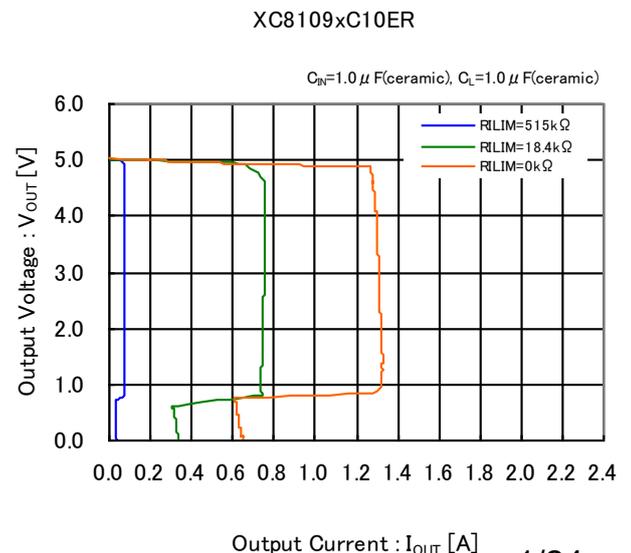
入力電圧範囲	: 2.5V ~ 5.5V	
最大出力電流	: 0.9A	
ON 抵抗	: 85mΩ@ $V_{IN}=5.0V$ (TYP.)	
消費電流	: 40 μ A@ $V_{IN}=5.0V$	
スタンバイ電流	: 0.1 μ A (TYP.)	
フラグ遅延時間	: 7.5ms (TYP.)	*電流制限検出時
	: 4ms (TYP.)	*逆流電流検出時
保護回路	: 電流制限機能 75mA ~ 1.3A(TYP.) 逆流防止機能 サーマルシャットダウン機能 低電圧誤動作防止回路(UVLO) ソフトスタート機能	
付加機能	: フラグ機能 CE 端子入力論理選択	
電流制限反応時間	: 2 μ s (TYP.)	*参考値
動作周囲温度	: -40°C ~ 105°C	
パッケージ	: USP-6C	
環境への配慮	: EU RoHS 指令対応、鉛フリー	

■代表標準回路

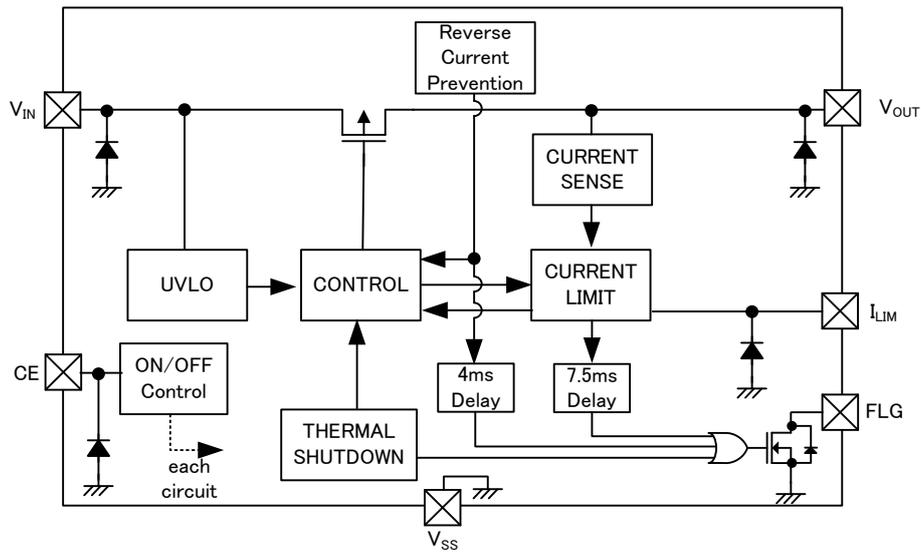


* 代表標準回路は、USBハイサイドスイッチを想定致しております。
本デバイスの C_L は 1 μ F で使用可能です。

■代表特性例



■ブロック図



* 上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。

■製品分類

●品番ルール

XC8109①②③④⑤⑥-⑦

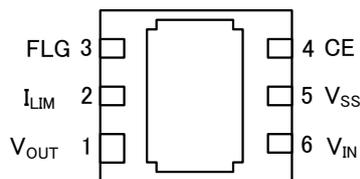
DESIGNATOR	ITEM	SYMBOL	DESCRIPTION
①	CE Logic	A	Refer to Selection Guide
		B	
②	Protection Circuits Type	C	
		D	
③④	Maximum Output Current	10	0.9A * Adjustable current limit range:75mA~1300mA
⑤⑥-⑦ (*1)	Package (Order Unit)	ER-G	USP-6C (3,000pcs/Reel)

(*1) “-G”は、ハロゲン&アンチモンフリーかつ EU RoHS 対応製品です。

●セレクションガイド(Selection Guide)

FUNCTION	TYPE			
	AC	AD	BC	BD
CE LOGIC SELECTABLE	Active High		Active Low	
SOFT-START	Yes		Yes	
UVLO	Yes		Yes	
REVERSE CURRENT PREVENTION	Yes		Yes	
THERMAL SHUT DOWN	Yes		Yes	
CURRENT LIMIT ADJUSTABLE	Yes		Yes	
SHORT PROTECTION / REVERSE CURRENT PREVENTION (Automatic Recovery)	Yes	-	Yes	-
SHORT PROTECTION / REVERSE CURRENT PREVENTION (Latch Protection)	-	Yes	-	Yes

■ 端子配列



USP-6C
(BOTTOM VIEW)

* USP-6C の放熱板は、実装強度及び放熱性向上の為にんだ付けを推奨致します。
参考マウントパターンとメタルマスクパターンをご参照下さい。
尚、マウントパターンは V_{SS}(5 番 Pin)へ接続してください。

■ 端子説明

PIN NUMBER	PIN NAME	FUNCTIONS
USP-6C		
1	V _{OUT}	Output
2	I _{LIM}	Current Limit Adjustment
3	FLG	Fault Report
4	CE	ON/OFF Control
5	V _{SS}	Ground
6	V _{IN}	Power Input

■ 機能表

TYPE	PIN NAME	SIGNAL	STATUS
A	CE	H	Active
		L	Stand-by
		OPEN	Undefined State ^(*)
B		H	Stand-by
		L	Active
		OPEN	Undefined State ^(*)

* CE 端子は OPEN 状態を避け、任意の固定電位として下さい。

■絶対最大定格

PARAMETER		SYMBOL	RATINGS	UNITS
Input Voltage		V_{IN}	-0.3 ~ 6.0	V
Output Voltage		V_{OUT}	-0.3 ~ 6.0	V
Output Current		I_{OUT}	1.7	A
CE Input Voltage		V_{CE}	-0.3 ~ 6.0	V
FLG Pin Voltage		V_{FLG}	-0.3 ~ 6.0	V
FLG Pin Current		I_{FLG}	15	mA
I_{LIM} Pin Voltage		V_{ILIM}	-0.3 ~ 6.0	V
I_{LIM} Pin Current		I_{ILIM}	±1	mA
Power Dissipation ($T_a=25^{\circ}C$)	USP-6C	P_d	120 (IC 単体)	mW
			1000 (40mm x 40mm 標準基板) ^{(*)2}	
			1250 (JESD51-7 基板) ^{(*)2}	
Operating Ambient Temperature		T_{opr}	-40 ~ 105	°C
Storage Temperature		T_{stg}	-55 ~ 125	°C

* 各電圧定格は V_{SS} を基準とする。

^{(*)1} I_{OUT} は $P_d/(V_{IN}-V_{OUT})$ 以下でご使用下さい。

^{(*)2} 基板実装時の許容損失の参考データとなります。実装条件はパッケージインフォメーションをご参照ください。

■電気的特性

Ta=25°C

PARAMETER	SYMBOL	CONDITIONS	MIN.	TYP.	MAX.	UNITS	CIRCUIT
Input Voltage	V _{IN}	-	2.5	-	5.5	V	①
On Resistance	R _{ON}	V _{IN} =3.3V, I _{OUT} =1.0A	-	100	110	mΩ	①
		V _{IN} =5.0V, I _{OUT} =1.0A	-	85	104	mΩ	
Supply Current	I _{SS}	V _{OUT} =OPEN	-	40	75	μA	②
Stand-by Current	I _{STBY}	V _{IN} =5.5V, V _{OUT} =OPEN V _{CE} =V _{SS} (XC8109A) V _{CE} =V _{IN} (XC8109B)	-	0.01	1.0	μA	②
Switch Leakage Current	I _{LEAK}	V _{IN} =5.5V, V _{OUT} =0V V _{CE} =V _{SS} (XC8109A) V _{CE} =V _{IN} (XC8109B)	-	0.01	1.0	μA	②
Current Limit	I _{LIMIT}	V _{OUT} =V _{IN} -0.3V I _{LIMIT} shorted to V _{SS}	1.170	1.300	1.430	A	①
		V _{OUT} =V _{IN} -0.3V R _{LIMIT} =18.4kΩ	0.621	0.730	0.840		
Short-Circuit Current	I _{SHORT}	V _{OUT} =0V I _{LIMIT} shorted to V _{SS}	-	0.650	-	A	①
		V _{OUT} =0V R _{LIMIT} =18.4kΩ	-	0.365	-		
Current Limit Circuit Response Time ^{(*)2}	t _{CLR}	V _{IN} =5.0V, V _{OUT} : OPEN→0V Measure from V _{OUT} =0V to when current falls below a certain I _{LIMIT} value	-	2.0	-	μs	①
CE "H" Level Voltage	V _{CEH}	V _{IN} =5.5V, XC8109A series	1.5	-	5.5	V	①
		V _{IN} =5.5V, XC8109B series	V _{SS}	-	0.8		
CE "L" Level Voltage	V _{CEL}	V _{IN} =5.5V, XC8109A series	V _{SS}	-	0.8	V	①
		V _{IN} =5.5V, XC8109B series	1.5	-	5.5		
CE "H" Level Current	I _{CEH}	V _{IN} =5.5V, V _{CE} =5.5V	-0.1	-	0.1	μA	①
CE "L" Level Current	I _{CEL}	V _{IN} =5.5V, V _{CE} =0V	-0.1	-	0.1	μA	①
UVLO Detected Voltage	V _{UVLOD}	V _{IN} : 2.2V→1.7V	1.8	1.9	2.0	V	①
UVLO Released Voltage	V _{UVLOR}	V _{IN} : 1.7V→2.2V	1.9	2.0	2.1	V	①
UVLO Hysteresis	V _{UHYS}	-	-	0.1	-	V	①

特に指定がない場合、V_{IN}=5.0V, I_{OUT}=1mA, I_{LIMIT}=V_{SS}, V_{CE}=V_{IN} (XC8109A) または、V_{CE}=V_{SS} (XC8109B)

(*)2 設計参考値。このパラメータは参考用のみで提供されております。

■電気的特性

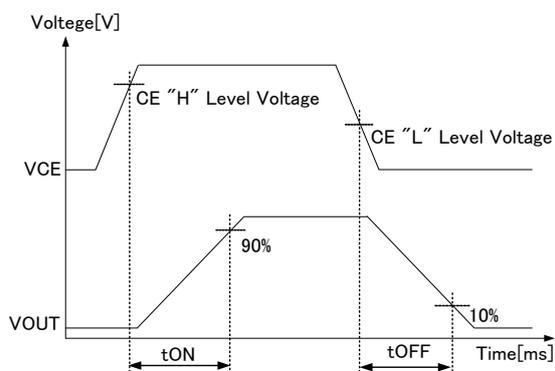
Ta=25°C

PARAMETER	SYMBOL	CONDITIONS	MIN.	TYP.	MAX.	UNITS	CIRCUIT
turn-on time	t _{ON}	R _{LOAD} =10Ω, V _{CE} =0V→2.2V	-	0.60	1.00	ms	①
turn-off time	t _{OFF}	R _{LOAD} =10Ω, V _{CE} =2.2V→0V	-	0.08	0.13	ms	①
FLG output FET On-resistance	R _{FLG}	I _{FLG} =10mA, V _{OUT} =5.5V	-	15	20	Ω	③
FLG output FET Leakage Current	I _{FOFF}	V _{IN} =5.5V, V _{FLG} =5.5V, V _{OUT} =OPEN	-	0.01	0.1	μA	③
FLG delay time	t _{FD1}	over-current condition	6.5	7.5	8.5	ms	①
	t _{FD2}	reverse-voltage condition	2.7	4.0	4.7	ms	①
Reverse Current	I _{REV}	V _{IN} =0V, V _{OUT} =5.5V V _{CE} =5.0V (XC8109A) V _{CE} =V _{SS} (XC8109B)	-	0.1	1.0	μA	①
Reverse Current Prevention Detect Voltage	V _{REV_D}	V _{IN} : 5.0V→4.7V V _{OUT} =5.0V	-	140	-	mV	①
Thermal Shutdown Detect Temperature	T _{TSD}	Junction Temperature	-	150	-	°C	①
Thermal Shutdown Release Temperature	T _{TSR}	Junction Temperature	-	130	-	°C	①
Thermal Shutdown Hysteresis Width	T _{HYS}	Junction Temperature	-	20	-	°C	①

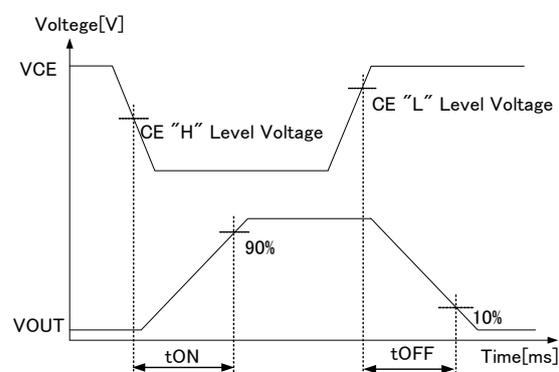
特に指定がない場合, V_{IN}=5.0V, I_{OUT}=1mA, I_{LIM}=V_{SS}, V_{CE}=V_{IN} (XC8109A) または, V_{CE}=V_{SS} (XC8109B)

■タイミングチャート

●turn-on time, turn-off time



XC8109 シリーズ A タイプ

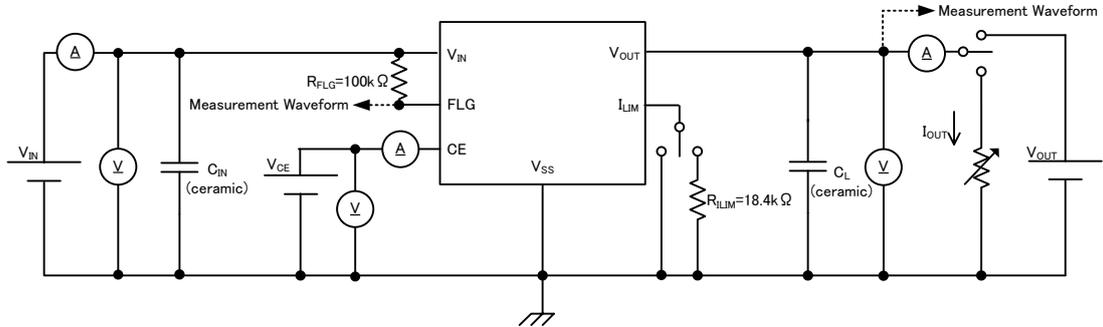


XC8109 シリーズ B タイプ

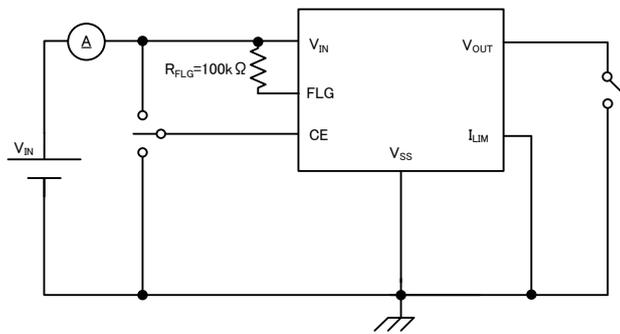
■ 測定回路図

$C_{IN}=1.0\ \mu\text{F}$, $C_L=1.0\ \mu\text{F}$

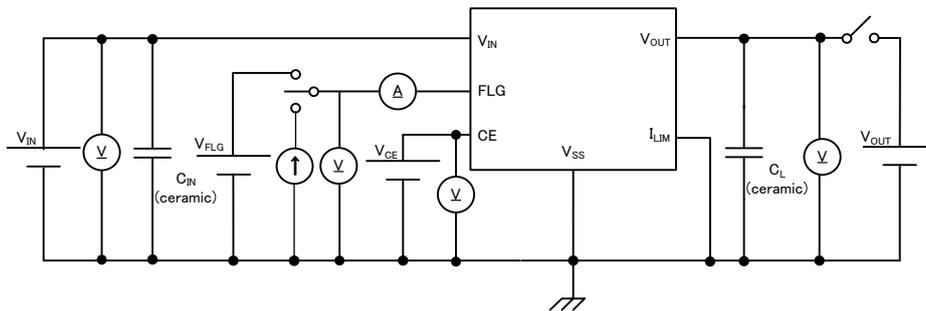
1) CIRCUIT①



2) CIRCUIT②



3) CIRCUIT③

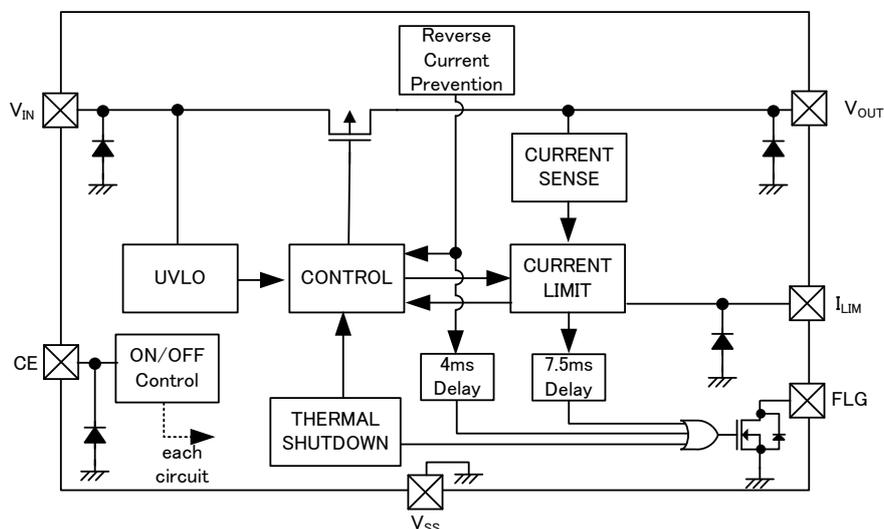


■動作説明

XC8109 シリーズは Pch MOS FET 内蔵のスイッチ IC です。

本製品の内部は、CE 回路、UVLO 回路、TSD 回路、電流制限回路、逆流電流防止回路、コントロールブロック等で構成されています。コントロールブロックでスイッチ トランジスタのゲート電圧を制御します。

また、出力電圧と出力電流の状態に応じて、電流制限回路、逆流電流防止回路が動作します。



BLOCK DIAGRAM

<CE 端子>

CE 端子の信号により IC 内部回路を動作状態あるいは停止状態に制御することができます。

CE 端子に入力する電圧は、CE 端子電圧規格内であれば論理は確定され動作に支障はありませんが、 V_{IN} または V_{SS} 以外の中間電圧を入力すると、IC 内部回路の貫通電流により消費電流が増加します。また、CE 端子がオープンでは不定動作となります。

<過熱保護機能(サーマルシャットダウン)>

過熱保護としてサーマルシャットダウン(TSD) 回路を内蔵しています。

ジャンクション温度が検出温度に達するとスイッチトランジスタを強制的にオフさせます。

スイッチトランジスタがオフ状態を継続したままジャンクション温度が解除温度まで下がるとスイッチトランジスタがオン状態となり(自動復帰)、再度スイッチ動作を開始します。サーマルシャットダウン検出と同時に、FLG 端子は Low レベル出力となります。また、サーマルシャットダウン解除と同時に、FLG 端子は High レベル出力に戻ります。

<UVLO 機能>

V_{IN} の低下による誤出力防止としてアンダーボルテージロックアウト(UVLO)回路を内蔵しています。 V_{IN} が検出電圧に達するとスイッチトランジスタを強制的にオフさせ、解除電圧に達するとスイッチトランジスタがオン状態となり(自動復帰)、再度スイッチ動作を開始します。

<ソフトスタート機能>

IC 起動時に出力コンデンサ(C_L)にチャージされる V_{IN} - V_{OUT} 間の電流(突入電流)を抑え、且つ、突入電流による V_{IN} の変動を抑える事が可能です。

ソフトスタート時間は内部で最適化されており、出力オン時間として定義されます。(TYP: 0.6ms)

■動作説明

<電流制限、短絡保護機能>

出力電流が制限電流値に達すると、電流制限機能が動作します。

電流制限機能が動作すると、定電流制限回路が動作することで出力電流を維持したまま、出力電圧を低下させます。

出力電圧が 0.7V(TYP.)以下になると短絡保護機能が動作します。

短絡保護機能動作後の挙動については製品タイプで異なります。各タイプの動作は下記の通りです。

自動復帰タイプ : C タイプ

短絡保護機能が動作後、出力電流を短絡電流まで低下させます。

短絡保護機能が動作してから 7.5ms(TYP.)経過後に FLG 端子が Low レベル出力します。

過電流状態が継続された状態では、この状態を維持し続けます。

過電流状態が解除されると出力電圧が上昇、出力電圧が 0.7V(TYP.)以上になった状態が 7.5ms(TYP.) 続くと、FLG 端子は High レベル出力に戻ります。

ラッチオフタイプ : D タイプ

短絡保護機能が動作後、出力電流を短絡電流まで低下させます。

短絡保護機能が動作してから 7.5ms(TYP.)経過後に FLG 端子が Low レベル出力し、スイッチトランジスタをオフします。

過電流状態が解消されるかどうかに関係なく、オフ状態が保持されます。

CE 端子の入力信号で IC をオフにして再度立ち上げるか、入力電圧を UVLO 検出電圧以下とした後に、UVLO 解除電圧以上を印加することで、ラッチ動作は解除されます。

■動作説明

<電流制限外部調整機能>

電流制限外部調整端子(I_{LIM} 端子)に抵抗を接続することで、電流制限値を任意に設定することが可能です。電流制限値は 式 1、式 2 を用い、75mA~1300mA の範囲で設定することができます。また、I_{LIM} 端子オープンの場合はスイッチトランジスタは強制的にオフとなります。

(電流制限設定値 500mA 以上の場合)

$$\text{式 1. } R_{ILIM}(k\Omega) = 32164 / I_{LIMIT(T)}(mA) - 25.71(k\Omega)$$

(電流制限設定値 500mA 未満の場合)

$$\text{式 2. } R_{ILIM}(k\Omega) = 130170 / I_{LIMIT(T)}(mA)^{1.2814}(k\Omega)$$

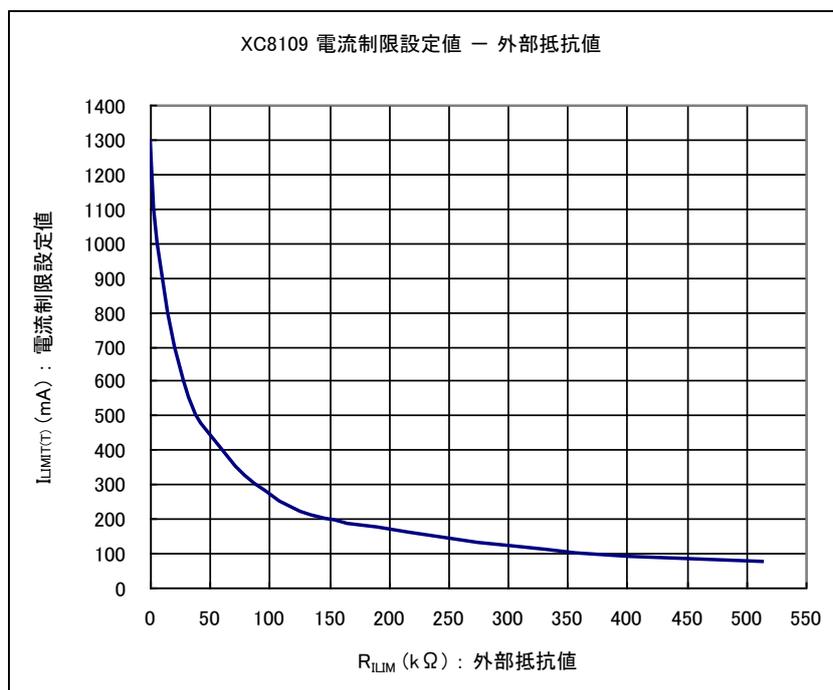
R_{ILIM}: 外部抵抗値 I_{LIMIT(T)}: 電流制限設定値

表 1. 電流制限設定値 一覧

I _{LIMIT(T)} (mA)	R _{ILIM} (kΩ)	E96 系列抵抗値 (kΩ)	E96 系列抵抗使用時 電流制限値(mA) ^(*)		
			MIN.	TYP.	MAX.
75	515	511	49	75	102
100	356	357	69	100	131
200	147	147	156	200	243
300	87.2	86.6	241	302	362
400	60.3	60.4	314	399	485
500	38.6	38.3	427	503	578
600	27.9	28.0	509	599	689
700	20.2	20.0	598	704	809
800	14.5	14.7	716	796	876
900	10.0	10.0	811	901	991
1000	6.46	6.49	899	999	1099
1100	3.53	3.57	989	1099	1208
1200	1.09	1.10	1080	1200	1320
1300	I _{LIM} shorted to V _{SS}		1170	1300	1430

(*) MIN 値、MAX 値は参考値となります。

図 1. 電流制限設定値グラフ



■動作説明

<電流制限外部調整機能>

$V_{IN}-V_{OUT}$ で定義される入出力電位差(V_{dif})の TYP 値は、出力電流(I_{OUT})を用いて式 3 で定義されます。

$$\text{式 3. } V_{dif}(mV) = I_{OUT}(mA) \times 0.085(\Omega)$$

尚、電流制限回路の特性により、入出力電位差の MAX 値は電流制限設定値に依存した値となります。(表 2 参照)

【例】電流制限設定値: 500mA 設定の場合、出力電流=200mA 時の入出力電位差 MAX 値=22mV。

表 2. 入出力電位差 MAX 値一覧^(*)

単位 : (mV)

出力電流: I_{OUT}	入出力電位差 MAX 値						
	電流制限設定値: $I_{LIMIT}(T)$						
	75mA	100mA	200mA	300mA	400mA	500mA	600mA
10mA	4	3	1	1	1	1	1
30mA	15	10	5	4	3	3	3
50mA	41	24	9	6	5	5	5
70mA	-	49	14	10	8	7	7
100mA	-	-	28	15	12	10	10
150mA	-	-	71	29	20	15	15
200mA	-	-	-	55	33	22	20
250mA	-	-	-	112	58	32	26
300mA	-	-	-	-	100	46	35
400mA	-	-	-	-	-	105	67
500mA	-	-	-	-	-	-	143

単位 : (mV)

出力電流: I_{OUT}	入出力電位差 MAX 値						
	電流制限設定値: $I_{LIMIT}(T)$						
	700mA	800mA	900mA	1000mA	1100mA	1200mA	1300mA
10mA	1	1	1	1	1	1	1
30mA	3	3	3	3	3	3	3
50mA	5	5	5	5	5	5	5
70mA	7	7	7	7	7	7	7
100mA	10	10	10	10	10	10	10
150mA	15	15	15	15	15	15	15
200mA	20	20	20	20	20	20	20
250mA	26	26	26	26	26	26	26
300mA	30	30	30	30	30	30	30
400mA	48	41	41	41	41	41	41
500mA	85	60	51	51	51	51	51
600mA	167	100	75	61	61	61	61
700mA	-	183	122	85	71	71	71
800mA	-	-	214	132	97	82	81
900mA	-	-	-	223	144	107	92

^(*) MAX 値は参考値となります。

■動作説明

<逆流防止機能>

V_{OUT} 端子から V_{IN} 端子に逆流する電流を防止する回路が内蔵されています。
入力電圧と V_{OUT} 端子の電圧の差が、IC 内部で設定された検出電圧以上となった場合、逆流防止回路が動作しスイッチトランジスタはオフとなり、 V_{OUT} 端子から V_{IN} 端子に流れる逆流電流を $0.1 \mu A$ (TYP.)に抑えます。

逆流防止回路が動作した状態が 4ms(TYP.)続くと、FLG 端子は Low レベル出力となります。
逆流防止機能動作後の挙動については製品タイプで異なります。各タイプの動作は下記の通りです。

自動復帰タイプ : C タイプ

自動復帰タイプは、出力電圧が入力電圧を下回ると、直ちに逆流防止回路が停止し、スイッチトランジスタは再度オンします。出力電圧が入力電圧を下回る状態が 4ms(TYP.)続くと、FLG 端子は High レベル出力に戻ります。

ラッチオフタイプ : D タイプ

ラッチオフタイプは、逆電圧状態が解消されても、スイッチトランジスタのオフ状態が保持されます。
CE 端子の入力信号で IC をオフにして再度立ち上げるか、入力電圧を UVLO 検出電圧以下とした後に UVLO 解除電圧以上を印加することで、ラッチ動作は解除されます。

<フラグ機能>

FLG 機能によって IC の状態を監視することが可能です。
尚、FLG 端子は Nch オープンドレイン出力となっており、プルアップ抵抗は $10k\Omega \sim 100k\Omega$ の値を推奨します。
プルアップ電圧は 5.5V 以下にしてください。

自動復帰タイプ : C タイプ

CONDITION	FLG pin Low level output Condition	FLG pin High level output Condition
Short Protection	短絡保護検出を維持して 7.5ms(TYP.)後	短絡保護解除を維持して 7.5ms(TYP.)後
Reverse current prevention	逆電圧検出を維持して 4.0ms(TYP.)後	逆電圧解除を維持して 4.0ms(TYP.)後
Thermal shutdown	過熱検出と同時	過熱解除と同時
Current limiter	常時 High レベル出力	
UVLO		
Stand-by		

ラッチオフタイプ : D タイプ

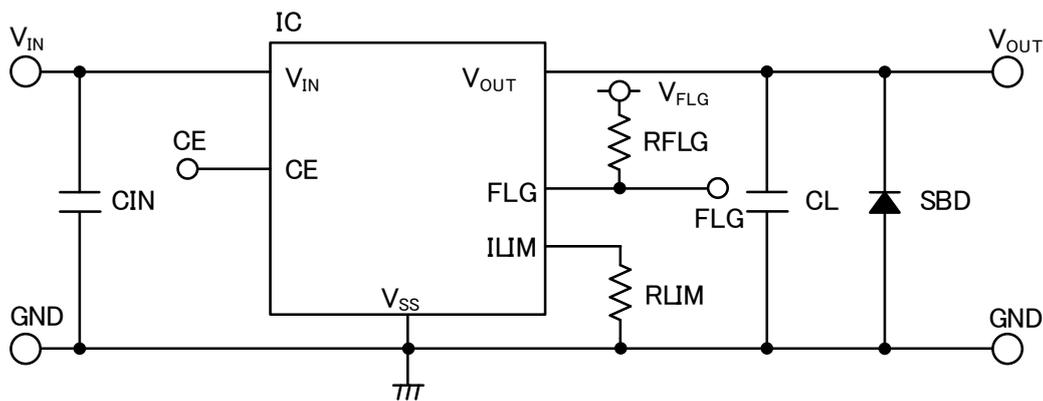
CONDITION	FLG pin Low level output Condition	FLG pin High level output Condition
Short Protection	短絡保護検出を維持して 7.5ms(TYP.)後	ラッチ動作解除時
Reverse current prevention	逆電圧検出を維持して 4.0ms(TYP.)後	ラッチ動作解除時
Thermal shutdown	過熱検出と同時	過熱解除と同時
Current limiter	常時 High レベル出力	
UVLO		
Stand-by		

■使用上の注意

1. 一時的、過渡的な電圧降下および電圧上昇等の現象について。
絶対最大定格を超える場合には、劣化または破壊する可能性があります。
2. 配線のインピーダンスが高い場合、出力電流によるノイズの回り込みが起こりやすくなり、動作が不安定になることがあります。特に V_{IN} および V_{SS} の配線は十分強化してください。
3. 入力コンデンサ(C_{IN})、出力コンデンサ(C_L)はできるだけ配線を短く IC の近くに配置してください。
入力及び出力コンデンサは $1.0 \mu F$ 以上の容量値を推奨致します。
4. V_{OUT} 端子-GND 間の出力短絡などにより、 V_{OUT} 端子電圧が急峻に負電圧へアンダーシュートした場合や、
電流制限動作後に V_{IN} 端子電圧がオーバーシュートすることにより定格電圧を超えた場合 IC が破壊することがあります。

定格電圧を超えないよう下記対策をお勧めいたします。

- (a) 出力コンデンサを増やし、短絡時の V_{OUT} 端子電圧の低下速度を緩やかにすることで、アンダーシュート量を抑制。
- (b) V_{OUT} 端子-GND 間に SBD を追加し、 V_{OUT} 端子電圧のアンダーシュートを抑制。
- (c) 入力コンデンサを増やし、電流制限動作後の V_{IN} 端子電圧のオーバーシュートを抑制。

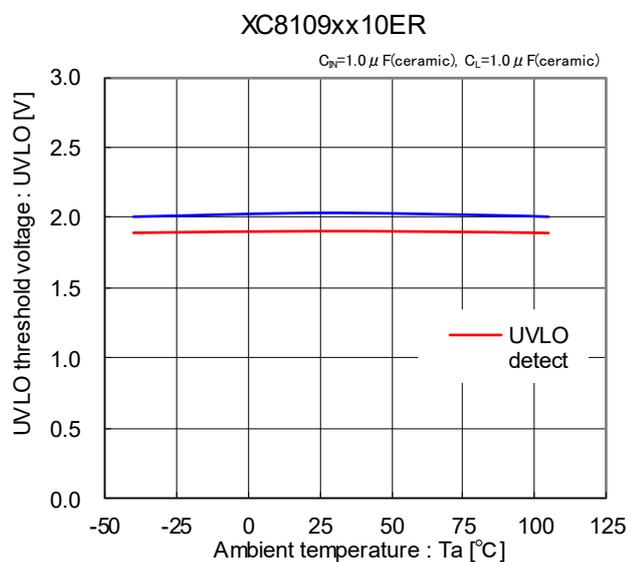


推奨対策回路図

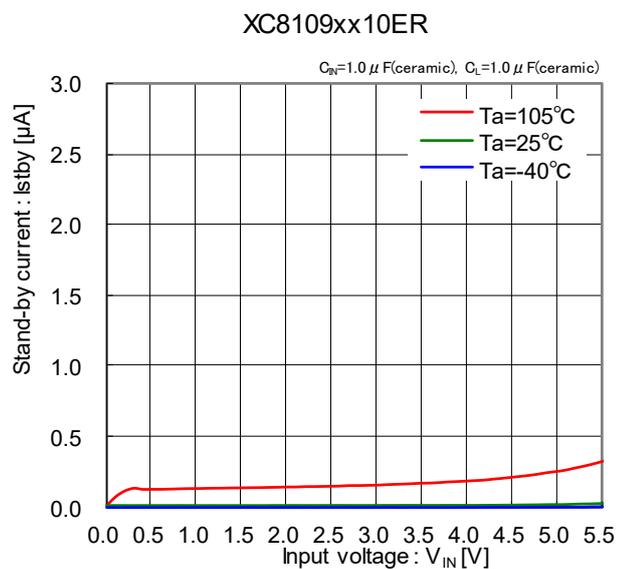
5. 外部抵抗(R_{ILIM})により電流制限値の調整が可能です。外部抵抗の特性が電流制限値に影響を与えますので、ご使用においては抵抗値許容差や抵抗温度係数(T.C.R.)が小さい部品を選定される事をお勧めいたします。
6. 出力電流は電流制限設定値($I_{LIMIT(T)}$)の 80% 以下の電流で使用する事を推奨致します。
7. 当社では製品の改善、信頼性の向上に努めております。
しかしながら、万が一のためにフェールセーフとなる設計およびエージング処理など、装置やシステム上で十分な安全設計をお願いします。

■ 特性例

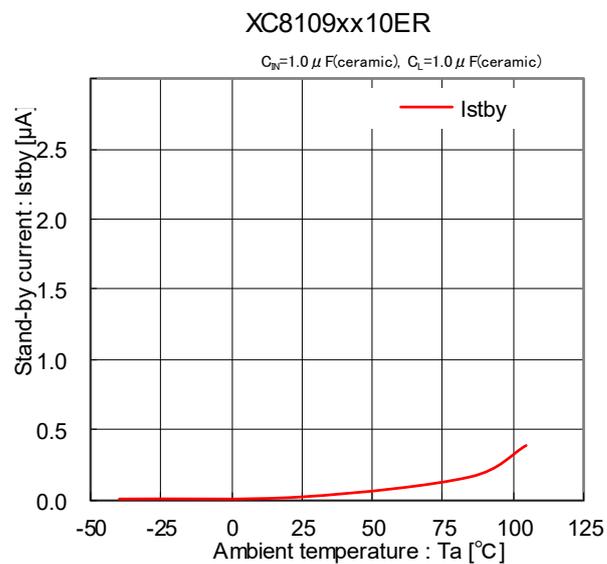
(1) UVLO threshold voltage vs. Ambient temperature



(2) Stand-by current vs. Input voltage

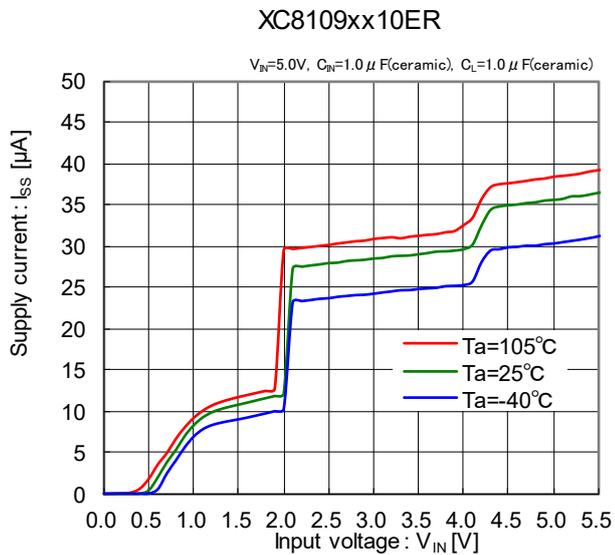


(3) Stand-by current vs. Ambient temperature

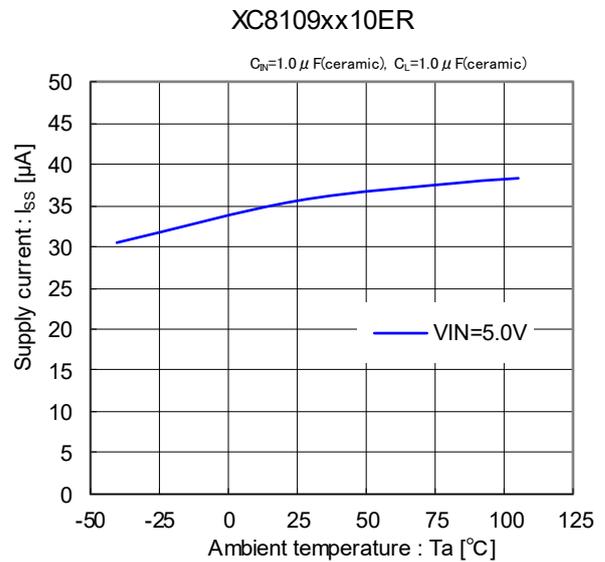


■ 特性例

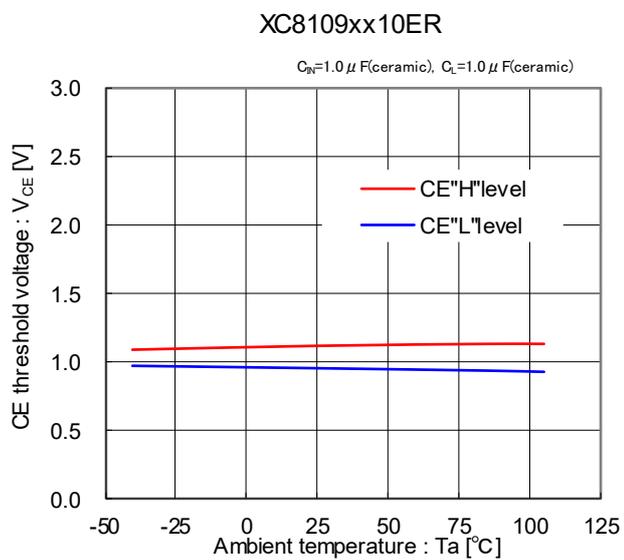
(4) Supply current vs. Input voltage(sweep up)



(5) Supply current vs. Ambient temperature

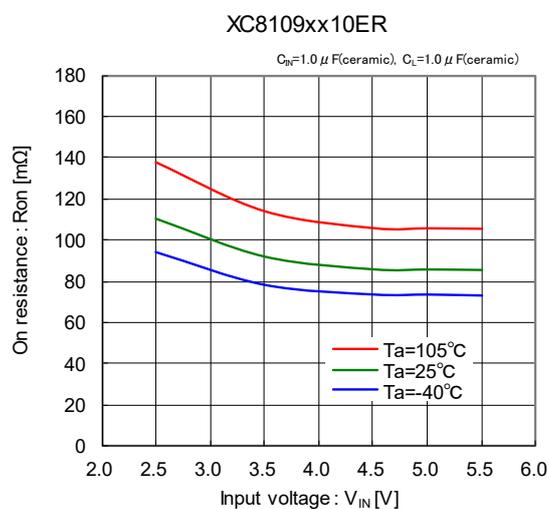


(6) CE threshold voltage vs. Ambient temperature

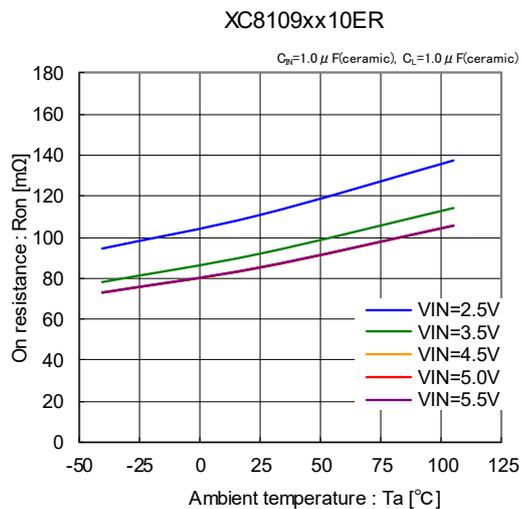


■ 特性例

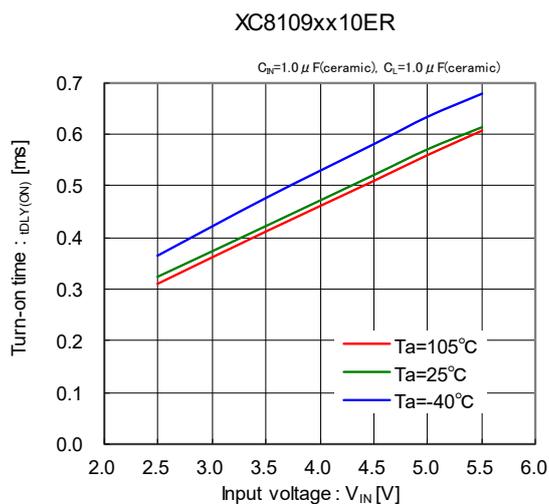
(7) On resistance vs. Input voltage



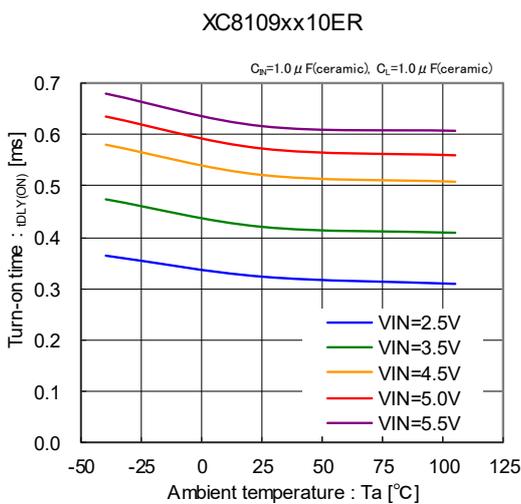
(8) On resistance vs. Ambient temperature



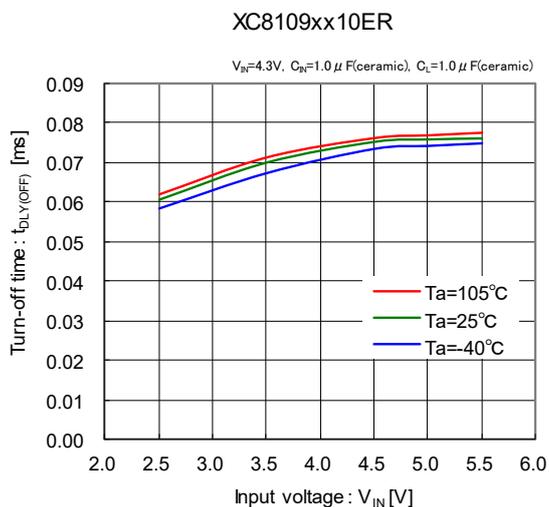
(9) Turn-on time vs. Input voltage



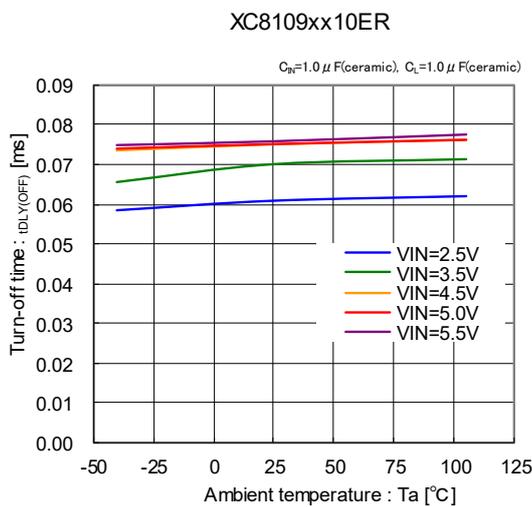
(10) Turn-on time vs. Ambient temperature



(11) Turn-off time vs. Input voltage

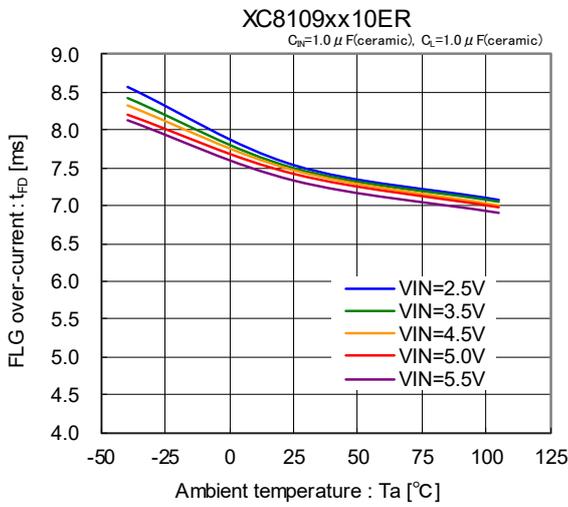


(12) Turn-off time vs. Ambient temperature

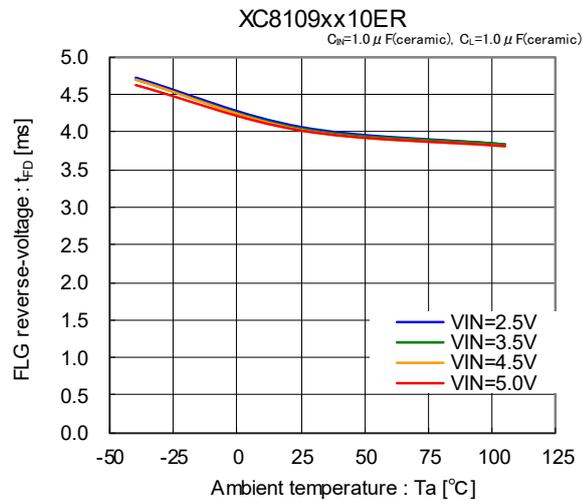


■ 特性例

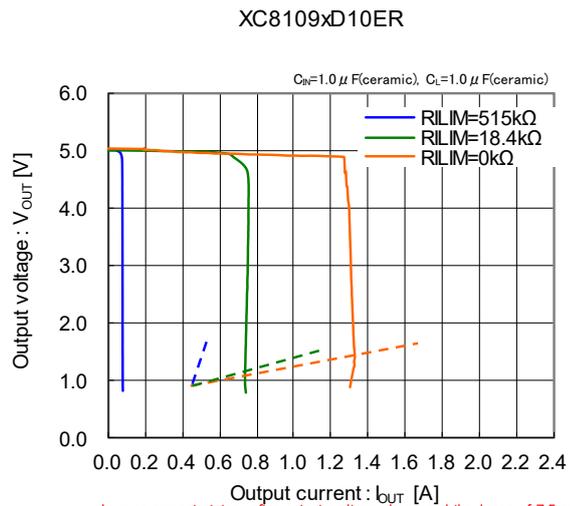
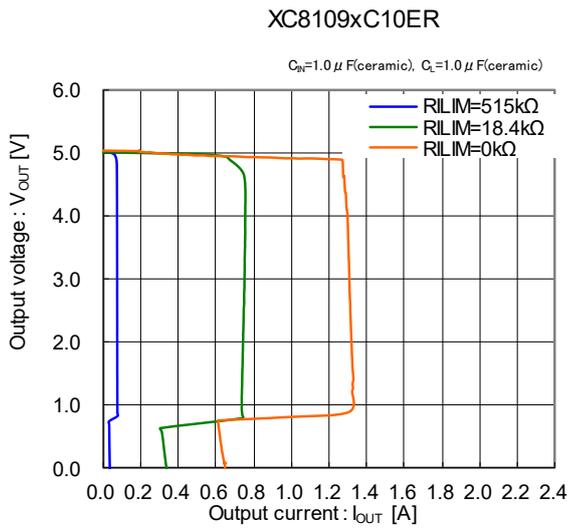
(13) FLG delay time over-current vs. Ambient temperature



(14) FLG delay time reverse-voltage vs. Ambient temperature

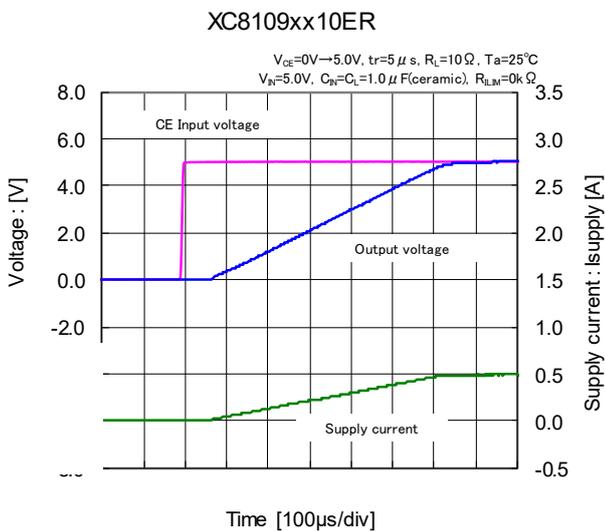


(15) Output voltage vs. Output current

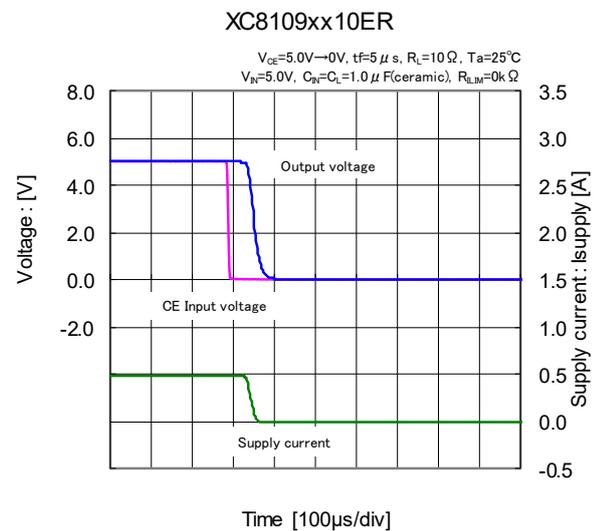


In over-current states, after output voltage drops and the lapse of 7.5ms, the latch off type turns off the power switch transistor.

(16) Turn-on delay vs. Rise time (CL=1.0μF)

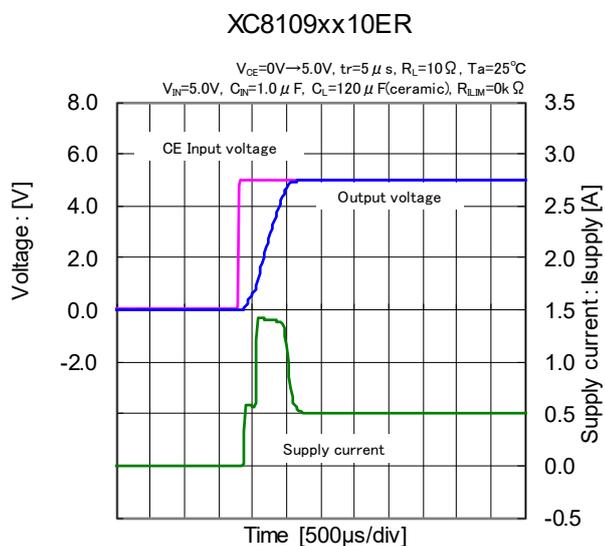


(17) Turn-off delay vs. Fall time (CL=1.0μF)

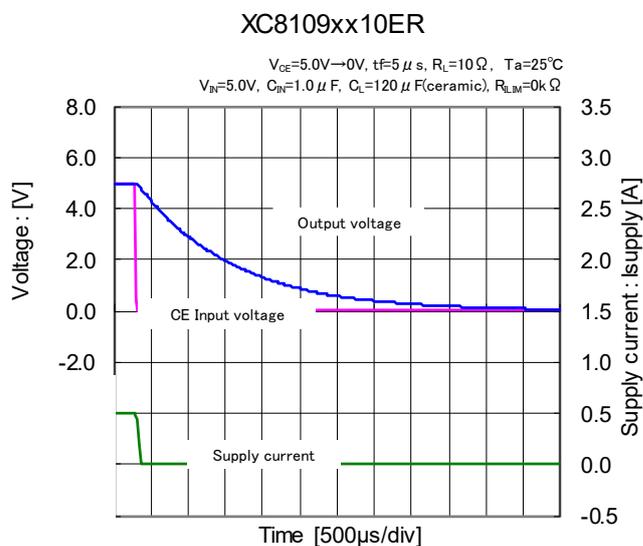


■ 特性例

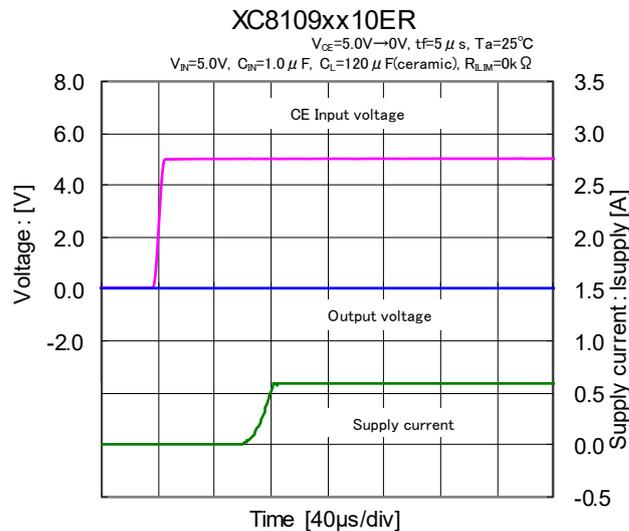
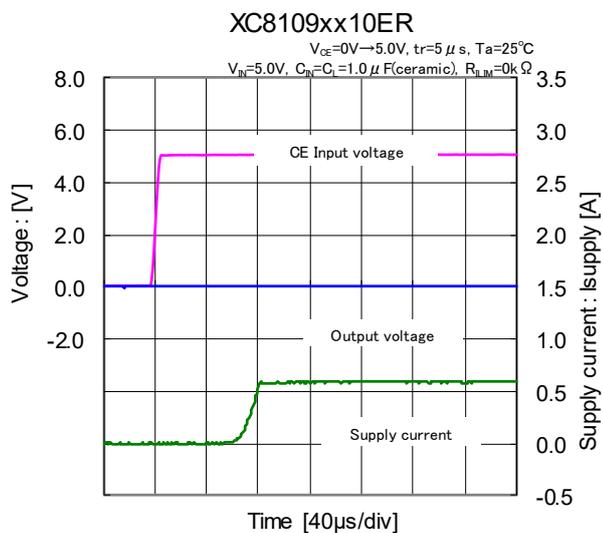
(18) Turn-on delay vs. Rise time (CL=120μF)



(19) Turn-off delay vs. Fall time (CL=120μF)

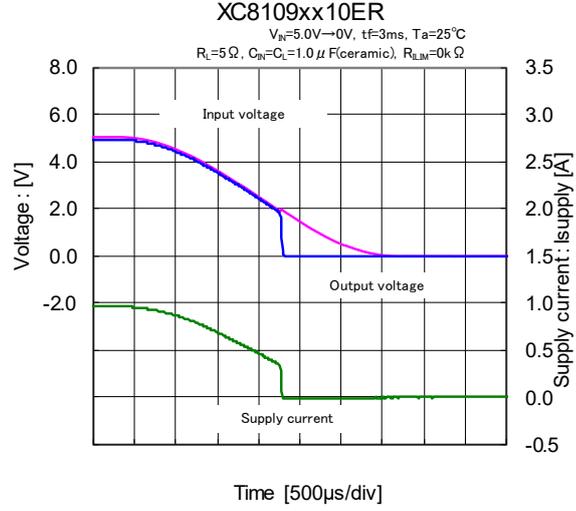
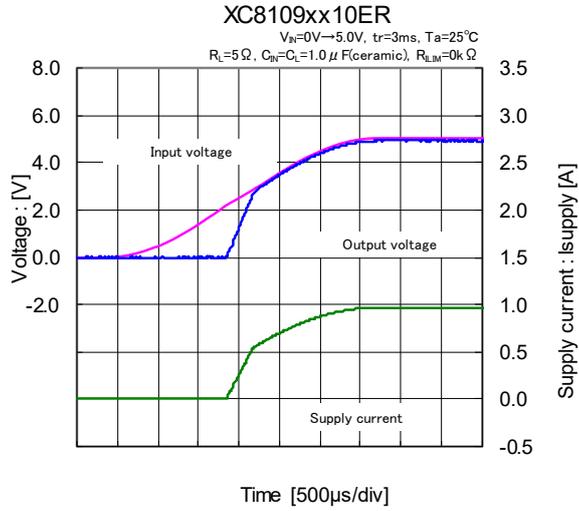


(20) Short circuit current, Device enabled into short

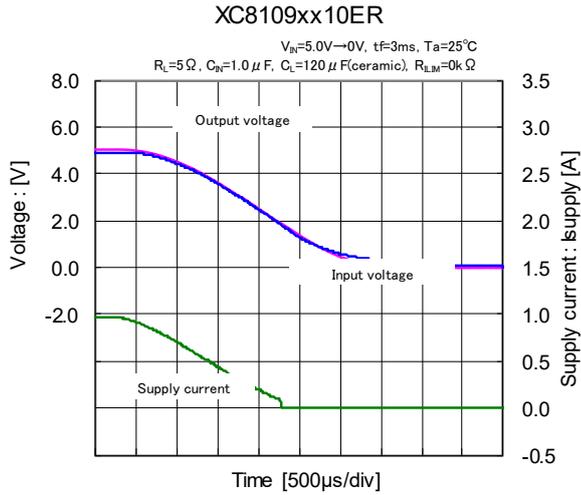
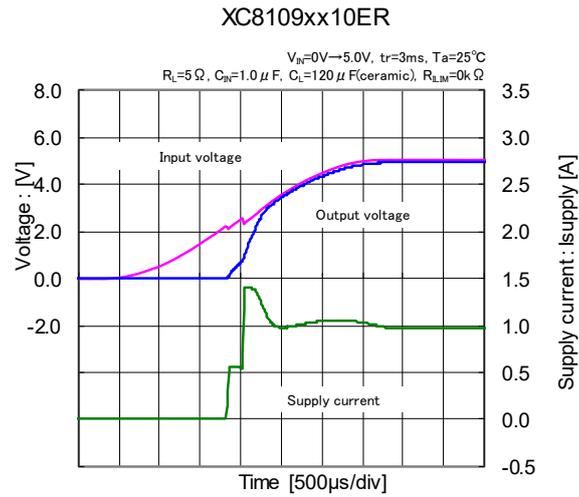


■ 特性例

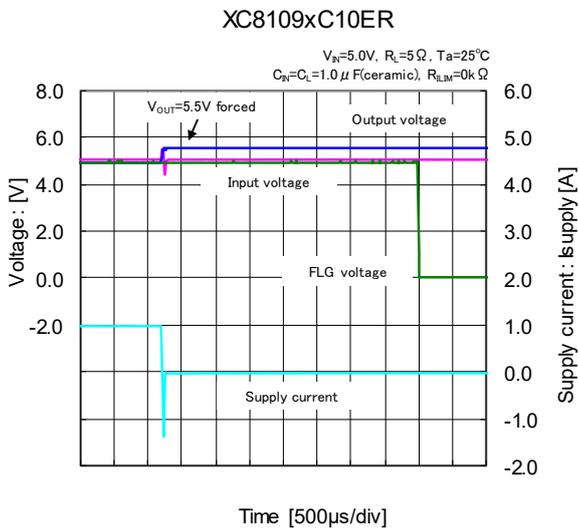
(21) UVLO transient response (CL=1.0μF)



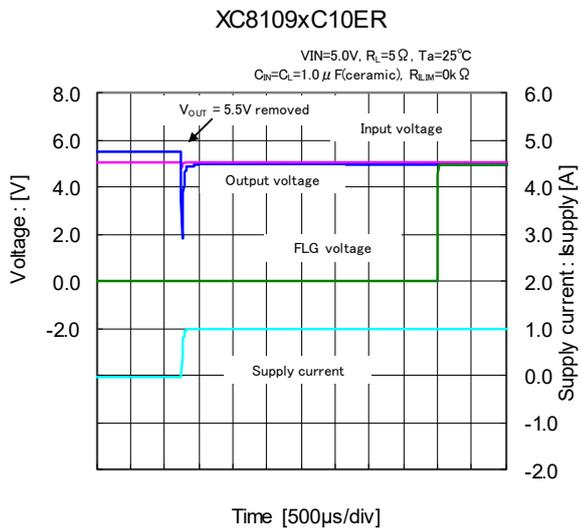
(22) UVLO transient response (CL=120μF)



(23) Reverse voltage detected voltage (CL=1.0μF)

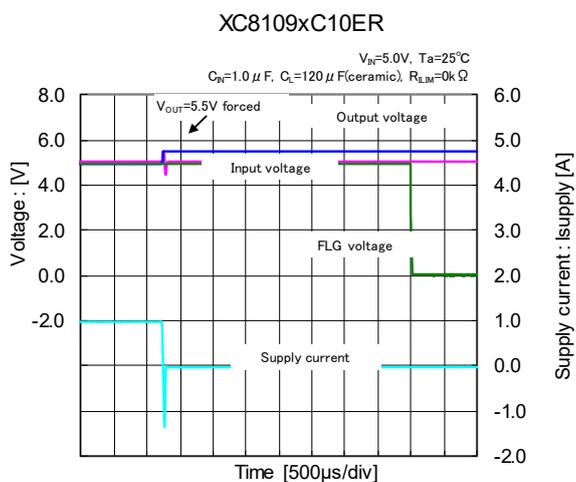


(24) Reverse voltage released voltage (CL=1.0μF)

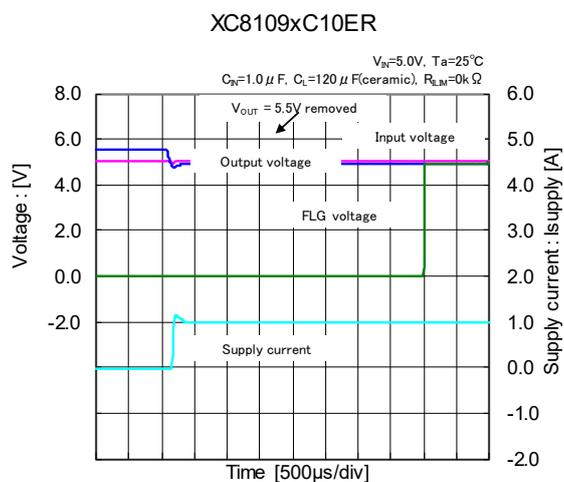


■ 特性例

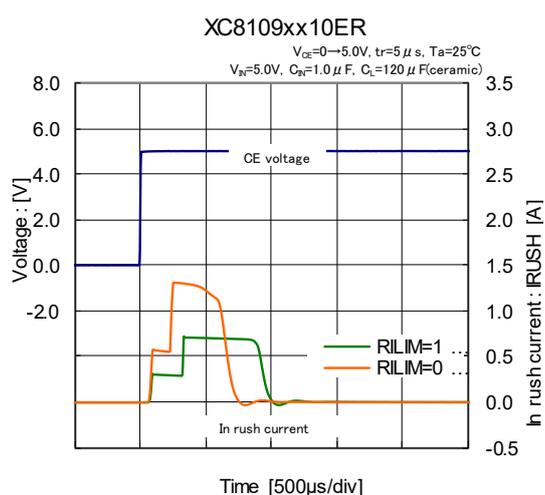
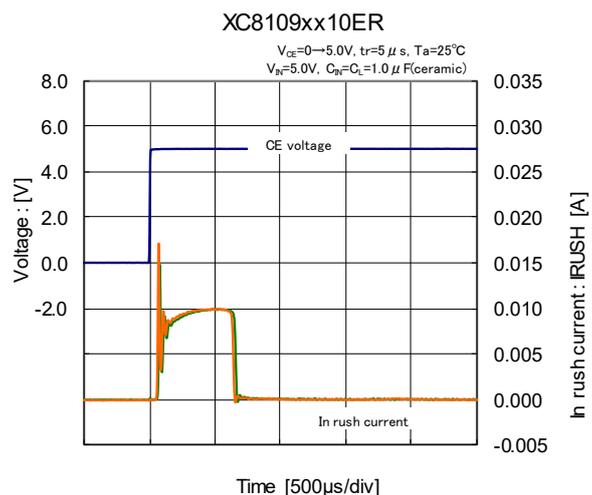
(25) Reverse voltage detected voltage (CL=120μF)



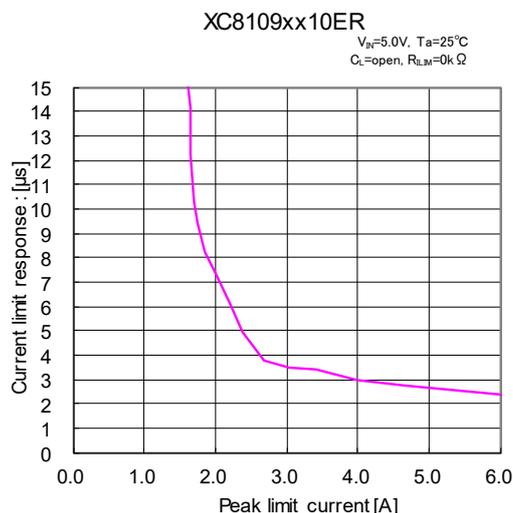
(26) Reverse voltage released voltage (CL=120μF)



(27) CE transient response



(28) Current limit adapted time



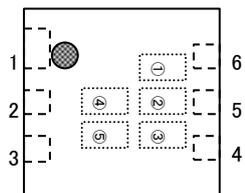
■ パッケージインフォメーション

最新のパッケージ情報については www.torex.co.jp/technical-support/packages/ をご覧ください。

PACKAGE	OUTLINE / LAND PATTERN	THERMAL CHARACTERISTICS
USP-6C	USP-6C PKG	USP-6C Power Dissipation

■マーキング

USP-6C



① 製品シリーズを表す。

シンボル	品名表記例
Z	XC8109*****-G

② 製品タイプを表す。

シンボル	CE 論理	保護回路	品名表記例
1	Active High	Auto-recovery	XC8109AC****-G
2	Active High	Latch-off	XC8109AD****-G
3	Active Low	Auto-recovery	XC8109BC****-G
4	Active Low	Latch-off	XC8109BD****-G

③ 最大出力電流を表す。

シンボル	電流 (A)	品名表記例
6	0.9	XC8109**10**-G

④⑤ 製造ロットを表す。

製造ロットを表す。01~09、0A~0Z、11~9Z、A1~A9、AA~AZ、B1~ZZ を繰り返す。
(但し、G、I、J、O、Q、W は除く。反転文字は使用しない。)

1. 本データシートに記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本データシートに記載された内容は、製品の代表的動作及び特性を説明するものでありそれらの使用に関連して発生した第三者の知的財産権の侵害などに関し当社は一切その責任を負いません。又その使用に際して当社及び第三者の知的財産権の実施許諾を行うものではありません。
3. 本データシートに記載された製品或いは内容の情報を海外へ持ち出される際には、「外国為替及び外国貿易法」その他適用がある輸出関連法令を遵守し、必要な手続きを行って下さい。
4. 本製品は、1)原子力制御機器、2)航空宇宙機器、3)医療機器、4)車両・その他輸送機器、5)各種安全装置及び燃焼制御装置等々のように、その機器が生命、身体、財産等へ重大な損害を及ぼす可能性があるような非常に高い信頼性を要求される用途に使用されることを意図しておりません。これらの用途への使用は当社の事前の書面による承諾なしに使用しないで下さい。
5. 当社は製品の品質及び信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障のために生じる人身事故、財産への損害を防ぐためにも設計上のフェールセーフ、冗長設計及び延焼対策にご留意をお願いします。
6. 本データシートに記載された製品には耐放射線設計はなされていません。
7. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
8. 本データシートに記載された内容を当社の事前の書面による承諾なしに転載、複製することは、固くお断りします。

トレックス・セミコンダクター株式会社