

電圧検出器($V_{DF}=1.6V\sim 5.0V$)

■ 概要

XA6111 シリーズは、高精度、低消費電流を実現した CMOS プロセスのウォッチドッグ機能、マニュアルリセット機能付き電圧検出器です。内部は基準電圧源、遅延回路、コンパレータ、出力ドライバー回路から構成されています。

遅延回路を内蔵しているため外付け部品なしで遅延時間を持った信号を出力します。また、マニュアルリセット機能付きで任意のタイミングでリセット信号を出力します。出力タイプは VDFL (検出時 L レベル) です。

XA6111 シリーズでウォッチドッグ機能を使用しない場合はウォッチドッグ端子をオープンで使用できます。その際、内部カウンターはウォッチドッグタイムアウト時間前にクリアされます。またマニュアルリセット端子は内部で VIN にプルアップされているため、使用しない場合はオープンで使用できます。

検出電圧はレーザートリミングにより 1.6V~5.0V まで、0.1V ステップで設定可能です。

ウォッチドッグタイムアウト時間は 6.25ms から 1.6s まで 6 種類選択できます。

解除遅延時間は 3.13ms から 1.6s まで 7 種類選択できます。

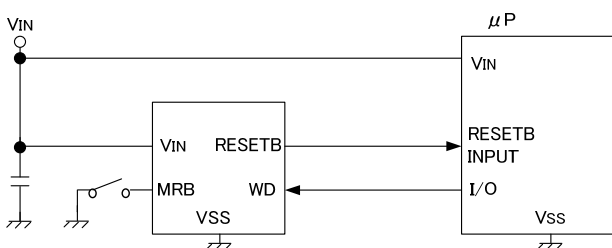
■ 用途

● アミューズメント

■ 特長

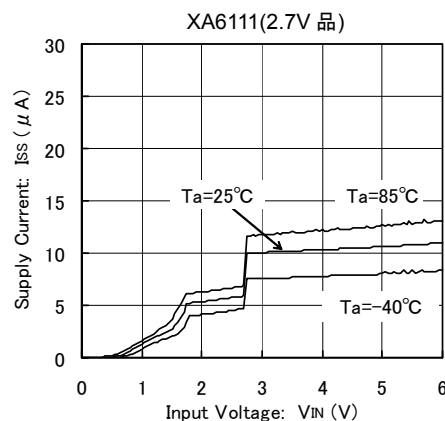
検出電圧範囲	: 1.6V~5.0V $\pm 2\%$ (0.1V ステップ)
ヒステリシス幅	: $V_{DF} \times 0.1\%$ (TYP.)
動作電圧範囲	: 1.0V~6.0V
検出電圧温度特性	: $\pm 100\text{ppm}/^\circ\text{C}$ (TYP.)
出力形態	: CMOS 出力
ウォッチドッグ端子	: ウォッチドッグ入力。ウォッチドッグ時間内に H 又は L に維持されるとリセット出力端子にリセット信号を出力。
マニュアルリセット端子	: MRB 端子電圧を H \rightarrow L レベル信号にした場合、リセット出力端子は強制リセット。
解除遅延時間	: 1.6s, 400ms, 200ms, 100ms, 50ms, 25ms, 3.13ms が選択可能。(TYP)
ウォッチドッグタイムアウト時間	: 1.6s, 400ms, 200ms, 100ms, 50ms, 6.25ms が選択可能。(TYP)
VDFL (検出時 LOW レベル)	
動作周囲温度	: $-40^\circ\text{C}\sim +85^\circ\text{C}$
パッケージ	: SOT-25
環境への配慮	: EU RoHS 指令対応、鉛フリー

■ 代表標準回路



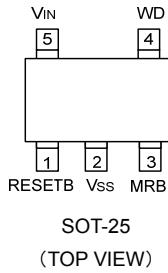
■ 代表特性例

消費電流—入力電圧特性例



■端子配列

●SOT-25



■端子説明

PIN NUMBER	PIN NAME	FUNCTIONS
1	RESETB	リセット出力端子 (VDFL : 検出時 Low レベル)
2	VSS	グラウンド端子
3	MRB	マニュアルリセット端子
4	WD	ウォッチドッグ端子
5	VIN	電源入力端子

■機能表

●XA6111 シリーズ

V _{IN}	V _{MRB}	V _{WD}	V _{RESETB} ²
H	H or OPEN	H	検出/解除を繰り返す(H→L→H・・・)
H		L	
H		OPEN	H
H		L→H	
H		H→L	
H	L	*1	L
L			

*1 : WD の全ての論理を含む (V_{WD}=H, L, L→H, H→L, OPEN)

*2 : V_{RESETB}=H は解除状態を表す。

V_{RESETB}=L は検出状態を表す。

*3 : MRB 端子は V_{SS}-0.3V~V_{IN}+0.3V で使用のため、V_{IN}=L, V_{MRB}=H の組み合わせはありません。

*4 : 0.35V<V_{MRB}<1.4V の間はリセット出力端子は不定動作となりますのでご注意ください。

■端子の論理条件

PIN NAME	LOGIC	CONDITIONS
V _{IN}	H	V _{IN} ≥ V _{DF} +V _{HYS}
	L	V _{IN} ≤ V _{DF}
MRB	H	V _{MRB} ≥ 1.40V
	L	V _{MRB} ≤ 0.35V
WD	H	V _{WD} ≥ V _{WDH} を t _{WD} 以上キープした状態
	L	V _{WD} ≤ V _{WDL} を t _{WD} 以上キープした状態
	L→H	V _{WDL} →V _{WDH} , t _{WDIN} ≥ 300ns
	H→L	V _{WDH} →V _{WDL} , t _{WDIN} ≥ 300ns

V_{DF} : 検出電圧

V_{HYS} : ヒステリシス幅

V_{WDH} : WD H レベル電圧

V_{WDL} : WD L レベル電圧

t_{WDIN} : WD パルス幅

t_{WD} : WD タイムアウト時間

詳細については、電気的特性を参照して下さい。

■製品分類

●品番ルール

XA61①②③④⑤⑥⑦⑧-⑨^(*)

記号	項目	シンボル	説明
①	ヒステリシス幅	1	$V_{DF} \times 0.1\%$ (TYP) ヒステリシス無し
②	ウォッチドッグ機能、マニュアルリセット機能の有無 及びリセット出力タイプ	1	セレクションガイド参照
③	解除遅延時間	A	3.13ms (TYP)
		B	25ms (TYP)
		C	50ms (TYP)
		D	100ms (TYP)
		E	200ms (TYP)
		F	400ms (TYP)
		H	1.6s (TYP)
④	ウォッチドッグタイムアウト時間	1	6.25ms (TYP)
		2	50ms (TYP)
		3	100ms (TYP)
		4	200ms (TYP)
		5	400ms (TYP)
		6	1.6s (TYP)
⑤⑥	検出電圧	16~50	例:4.5V 品→⑤=4、⑥=5
⑦⑧-⑨	パッケージ (発注単位)	MR-G	SOT-25 (3,000/Reel)

注意点：解除遅延時間 ≤ ウォッチドッグタイムアウト時間にて設定して下さい。

例：XA6111D427MR 又は XA6111D327MR。

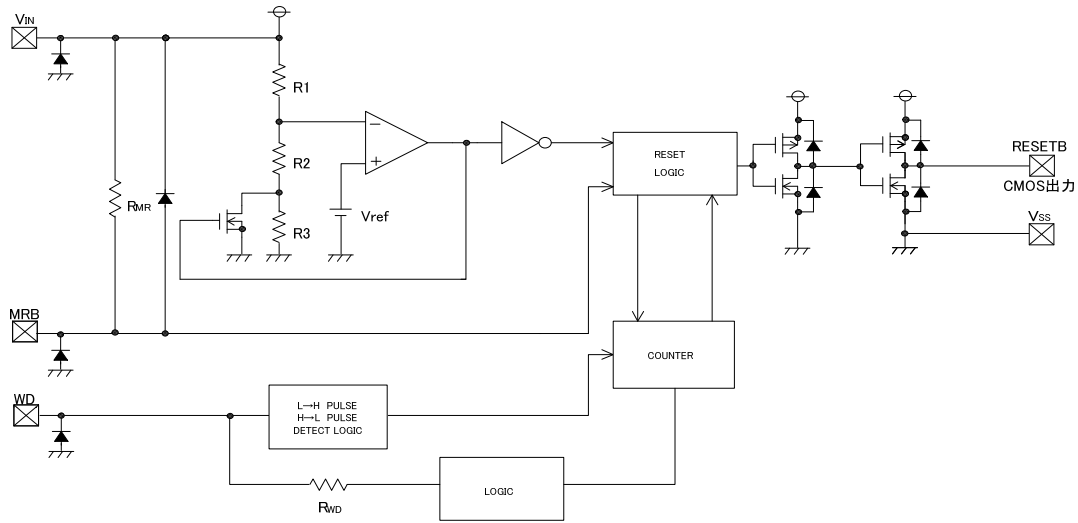
(*)“-G”は、ハロゲン&アンチモンフリーかつ RoHS 対応製品です。

●セレクションガイド

TYPE	WATCHDOG	MANUAL RESET	RESET OUTPUT	
			V_{DFL} (RESETB)	V_{DFH} (RESET)
XA6111	Yes	Yes	CMOS	-

■ブロック図

●XA6111 シリーズ



*上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。

■絶対最大定格

Ta=25°C

項目	記号	定格	単位
入力電圧	V_{IN}	-0.3~+7.0	V
	V_{MRB}	-0.3~ $V_{IN}+0.3 \leq +7.0$	
	V_{WD}	-0.3~+7.0	
出力電流	$I_{R\text{BOUT}}$	20	mA
出力電圧	V_{RESETB}	-0.3~ $V_{IN}+0.3 \leq +7.0$	V
許容損失	P_d	250	mW
動作周囲温度	T_{opr}	-40~+85	°C
保存温度	T_{stg}	-40~+125	

各電圧定格は V_{SS} を基準とする。

■ 電気的特性

● XA6111 シリーズ

(RESETB 端子の出力タイプ: 検出時 Low レベル (V_{DFL}), CMOS 出力, V_{DFL} 範囲=1.6~5.0V)

Ta=25°C

PARAMETER	SYMBOL	CONDITIONS		MIN.	TYP.	MAX.	UNITS	CIRCUIT
Detect Voltage	V_{DFL}			$V_{DFL(T)}$ x0.98	$V_{DFL(T)}$	$V_{DFL(T)}$ x1.02	V	1
Hysteresis Width	V_{HYS}			0	V_{DFL} x0.001	V_{DFL} x0.01	V	1
Supply Current	I_{SS}	MRB,WD 端子: オープン	$V_{IN} = V_{DFL(T)} \times 0.9V$		5	11	μA	2
			$V_{IN} = V_{DFL(T)} \times 1.1V$		10	16		
			$V_{IN} = 6.0V$		12	18		
Operating Voltage	V_{IN}			1.0		6.0	V	1
V_{DFL} Output Current (RESETB)	I_{RBOU}	Nch $V_{DS}=0.5V$	$V_{IN} = 1.0V$	0.15	0.5		mA	3
			$V_{IN} = 2.0V(V_{DFL(T)} > 2.0V \text{ 時})$	2.0	2.5			
			$V_{IN} = 3.0V(V_{DFL(T)} > 3.0V \text{ 時})$	3.0	3.5			
			$V_{IN} = 4.0V(V_{DFL(T)} > 4.0V \text{ 時})$	3.5	4.0			
Pch $V_{DS} = 0.5V, V_{IN} = 6.0V$				-1.1	-0.8		4	
Temperature Coefficient	$\frac{\Delta V_{DFL}}{(\Delta T_{opr} \cdot V_{DFL})}$	$-40^\circ C \leq T_{opr} \leq 85^\circ C$			± 100		ppm/°C	1
Release Delay Time ($V_{DFL} \leq 1.8V$)	t_{DR}	V_{IN} を 1.0V→2.0V に変化、 V_{IN} が解除電圧に達し、リセット出力端子が解除するまでの時間	$V_{IN} = 1.0V$	2	3.13	5	ms	5
			$V_{IN} = 2.0V$	18	25	31		
			$V_{IN} = 3.0V$	37	50	63		
			$V_{IN} = 4.0V$	75	100	125		
			$V_{IN} = 5.0V$	150	200	250		
			$V_{IN} = 6.0V$	300	400	500		
			$V_{IN} = 7.0V$	1200	1600	2000		
Release Delay Time ($V_{DFL} \geq 1.9V$)	t_{DR}	V_{IN} を 1.0V→ $V_{DFL} \times 1.1V$ に変化、 V_{IN} が解除電圧に達し、リセット出力端子が解除するまでの時間	$V_{IN} = 1.0V$	2	3.13	5	ms	5
			$V_{IN} = 2.0V$	18	25	31		
			$V_{IN} = 3.0V$	37	50	63		
			$V_{IN} = 4.0V$	75	100	125		
			$V_{IN} = 5.0V$	150	200	250		
			$V_{IN} = 6.0V$	300	400	500		
			$V_{IN} = 7.0V$	1200	1600	2000		
Detect Delay Time	t_{DF}	$V_{IN}=6.0V \rightarrow 1.0V$ に変化、 V_{IN} が検出電圧に達し、リセット出力端子が検出するまでの時間 (WD 端子: オープン)			3	30	μs	5
Leakage Current	V_{DFL} CMOS 出力(Pch)	I_{LEAK}	$V_{IN}=V_{DFL} \times 0.9V, V_{RESETB}=0V$			-0.01	μA	3

■ 電気的特性

● XA6111 シリーズ

Ta=25°C

PARAMETER	SYMBOL	CONDITIONS	MIN.	TYP.	MAX.	UNITS	CIRCUIT
Watchdog Timeout Period ($V_{DFL} \leq 1.8V$)	t_{WD}	V_{IN} を1.0V→2.0Vに変化、リセット出力端子が解除してから検出するまでの時間($V_{WD}=V_{SS}$)	4.25	6.25	8.25	ms	6
			37	50	63		
			75	100	125		
			150	200	250		
			300	400	500		
			1200	1600	2000		
Watchdog Timeout Period ($V_{DFL} \geq 1.9V$)	t_{WD}	V_{IN} を1.0V→ $V_{DFL} \times 1.1V$ に変化、リセット出力端子が解除してから検出するまでの時間($V_{WD}=V_{SS}$)	4.25	6.25	8.25	ms	6
			37	50	63		
			75	100	125		
			150	200	250		
			300	400	500		
			1200	1600	2000		
Watchdog Minimum Pulse Width	t_{WDIN}	$V_{IN}=6V$, WD端子に6V→0Vのパルス印加	300			ns	7
Watchdog High Level Voltage	V_{WDH}	$V_{IN}=V_{DFL} \times 1.1V \sim 6V$	$V_{IN} \times 0.7$		6	V	
Watchdog Low Level Voltage	V_{WDL}	$V_{IN}=V_{DFL} \times 1.1V \sim 6V$	0		$V_{IN} \times 0.3$		
Watchdog Input Current	I_{WD}	$V_{IN}=6V, V_{WD}=6V$ (ピーク時の平均電流)		12	19	μA	8
		$V_{IN}=6V, V_{WD}=0V$ (ピーク時の平均電流)	-19	-12			
Watchdog Input Resistance	R_{WD}	$V_{IN}=6V, V_{WD}=0V$ $R_{WD}=V_{IN}/ I_{WD} $	315	500	880	k Ω	
MRB High Level Voltage	V_{MRH}	$V_{IN}=V_{DFL} \times 1.1V \sim 6V$	1.4		V_{IN}	V	9
MRB Low Level Voltage	V_{MRL}	$V_{IN}=V_{DFL} \times 1.1V \sim 6V$	0		0.35		
MRB Pull-up Resistance	R_{MR}	$V_{IN}=6V, V_{MRB}=0V$ $R_{MR}=V_{IN}/ I_{MRB} $	1.6	2.4	3.0	M Ω	10
MRB Minimum Pulse Width	t_{MRIN}	$V_{IN}=6V$, MRB端子に6V→0Vのパルス印加	2.8			μs	11

* $V_{DFL(T)}$: 設定検出電圧値

■動作説明

XA6111 シリーズは、VIN 端子に接続された R1,R2,R3 によって分割された電圧と内部基準電源の電圧をコンパレータで比較し、その出力信号でウォッチドッグロジック、マニュアルリセットロジック、ディレイ回路、出力ドライバを駆動します。VIN 端子電圧を徐々に下げていき VIN 端子電圧が検出電圧に達すると、VDFL タイプはリセット出力端子に H→L レベル信号を出力し、VDFH タイプはリセット出力端子に L→H レベル信号を出力します。

<リセット出力端子の出力信号>

* VDFL タイプの場合

VDFL は検出時 L レベル。

VIN 端子電圧が検出電圧以下又は MRB 端子電圧が H→L レベル信号に達した場合、リセット出力端子は H→L レベル信号を出力します。

VIN 端子電圧が解除電圧に達してからも、解除遅延時間(tDR)の間、リセット出力端子は L レベルを維持します。又ウォッチドッグタイムアウト時間内に WD 端子へ立上り又は立下り信号が入力されない場合、解除遅延時間(tDR)の間リセット出力端子は L レベルを維持しその後 H レベル信号を出力します。

<ヒステリシス>

内部コンパレータが H レベル信号を出力した場合、R3 に並列接続されている Nch トランジスタが ON し、ヒステリシス回路が動作します。ヒステリシスの電圧幅は検出電圧と解除電圧の差より求められ、以下の計算式となります。

$$V_{DF}(\text{検出電圧})=(R1+R2+R3) \times V_{ref}/(R2+R3)$$

$$V_{DR}(\text{解除電圧})=(R1+R2) \times V_{ref}/(R2)$$

$$V_{HYS}(\text{ヒステリシス幅})=V_{DR}-V_{DF} \text{ (V)}$$

$$V_{DR} > V_{DF}$$

* VDF は VDFL (検出時 L レベル)、VDFH (検出時 H レベル) の両方の条件を含む。

* R1,R2,R3,Vref についてはブロック図を参照して下さい。

<MRB 端子>

MRB 端子電圧の入力で強制的にリセット出力端子の信号を検出状態にすることができます。

MRB 端子電圧の入力が H→L レベル信号に達した場合、VDFL タイプはリセット出力端子に H→L レベル信号を出力し、VDFH タイプはリセット出力端子に L→H レベル信号を出力します。MRB 端子電圧が L→H レベルに達してからも、解除遅延時間(tDR)の間、リセット出力端子は検出状態を維持します。

MRB 端子と VIN 端子の間に静電保護用のダイオードが接続されています。そのため MRB 端子に VIN を越える電圧を印加すると、ダイオードを通して VIN に電流が流れます。MRB 端子の絶対最大定格(VSS-0.3~VIN+0.3≦7.0V)を守ってお使い下さい。

<解除遅延時間>

VIN 端子電圧が解除電圧に達する又は、ウォッチドッグタイムアウト時間内に WD 端子へ立上り又は立下り信号が入力されない場合にウォッチドッグ内部のタイマーがリスタートされるまでの検出状態の時間が解除遅延時間(tDR)です。

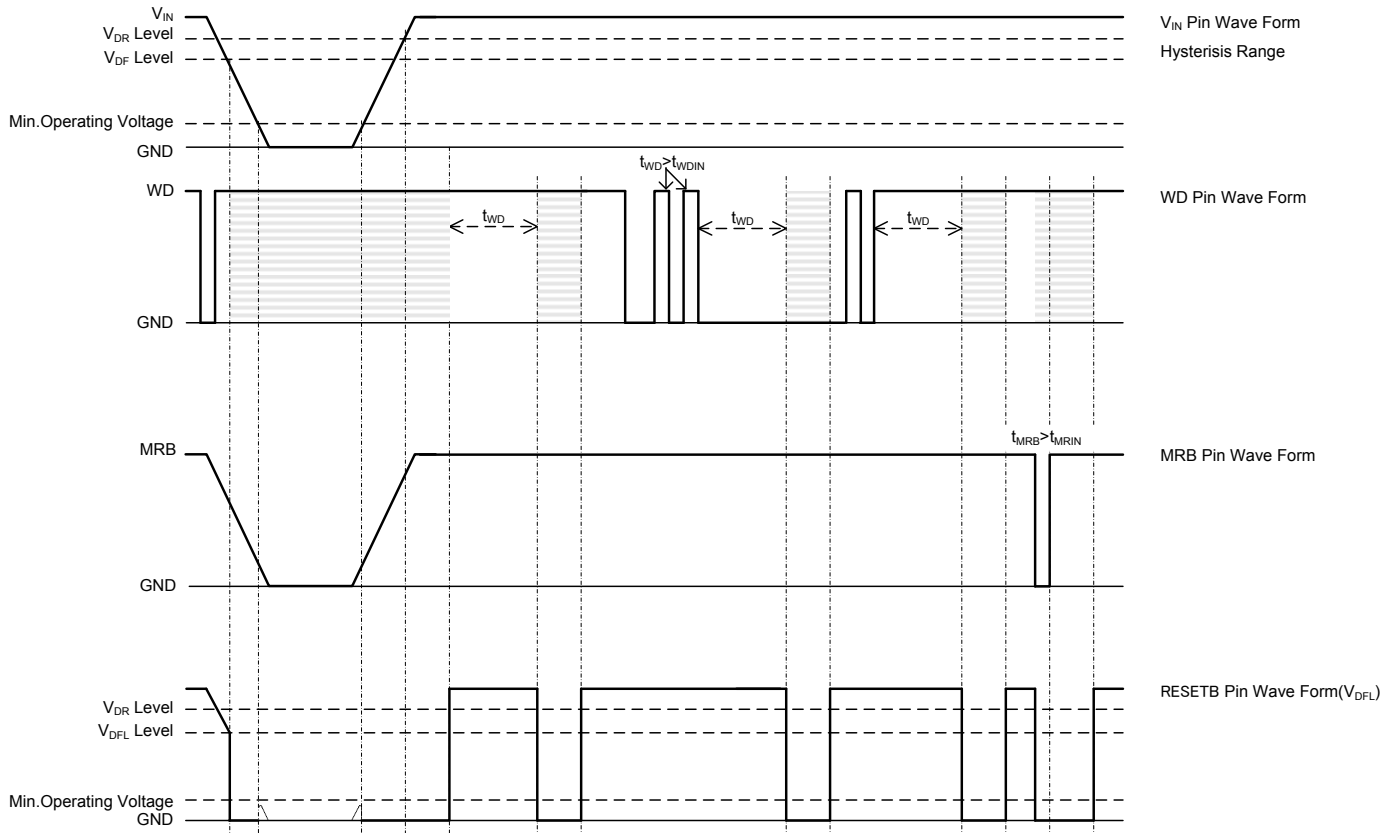
解除遅延時間(tWD)は 1.6s,400ms,200ms,100ms,50ms,25ms,3.13ms の 7 種類を選択できます。

<検出遅延時間>

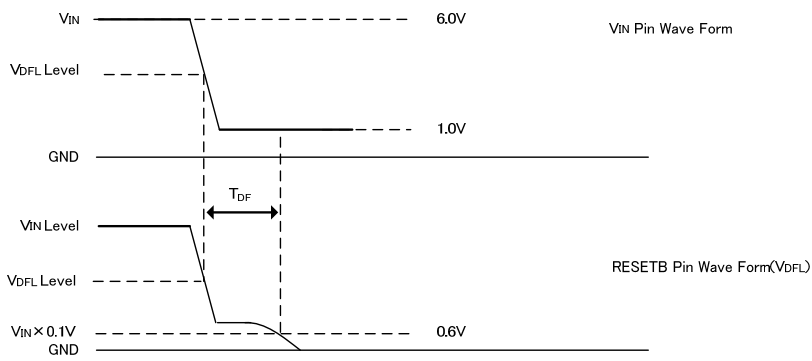
VIN 端子電圧が、検出電圧まで低下しリセット出力端子が検出状態になるまでの時間が、検出遅延時間(tDF)です。

■ タイミングチャート

*CMOS output



*T_{DF}(CMOS output)



■使用上の注意

1. 本 IC のご使用の際には絶対最大定格内でご使用下さい。一時的、過渡的な電圧降下および電圧上昇等の現象について、絶対最大定格値を超えて使用した場合、劣化または破壊する可能性があります。
2. 電源と V_{IN} 端子との間に抵抗を付加した場合、IC 動作時の貫通電流によって V_{IN} 端子の電圧が降下し誤動作の原因となる可能性がありますのでご注意下さい。また CMOS 出力品の場合、出力電流によっても V_{IN} 端子の電圧が降下し誤動作の原因となる可能性がありますので、ヒステリシスのない製品等は特にご注意下さい。
3. IC の安定動作のため V_{IN} 端子入力波形の立ち上がり及び立下り時間は、 $1 \mu s/V$ 程度以上でご使用下さい。
4. 電源ノイズはウォッチドッグ動作の誤動作の原因となることがありますので、 V_{IN} -GND 間にコンデンサ($0.22 \mu F$ 程度)を挿入することをお勧めします。
5. ウォッチドッグタイムアウト時間中に誤動作防止のため立ち上がり又は立下り信号に対する不感応時間が存在します。不感応時間は最大で $900 \mu s$ となっています。(図参照)
6. CPU へのデータ書き込み時などウォッチドッグ端子にエッジ入力が無い場合、スリーステートデバイスを使用してウォッチドッグ端子をオープン状態（ハイインピーダンス）にすることによりウォッチドッグ機能を OFF させることが可能です。P.4,5 のブロック図の様に WD 端子は内部カウンターのバッファ（LOGIC 部）と WD 入力抵抗 (R_{WD}) を直列に介して内部で駆動しており、ウォッチドッグ入力電流を最小にするため $R_{WD}=880k\Omega$ (MAX)となっています。スリーステートデバイスがハイインピーダンスの際は“スリーステートデバイスのリーク電流 $\times R_{WD}$ ”の電圧降下となります。その際に WD H レベル/L レベル電圧に達するようにリーク電流の少ないスリーステートデバイスをお使い下さい。
7. 当社では製品の改善、信頼性の向上に努めております。しかしながら、万が一のためにフェールセーフとなる設計および エージング処理など、装置やシステム上で十分な安全設計をお願いします。

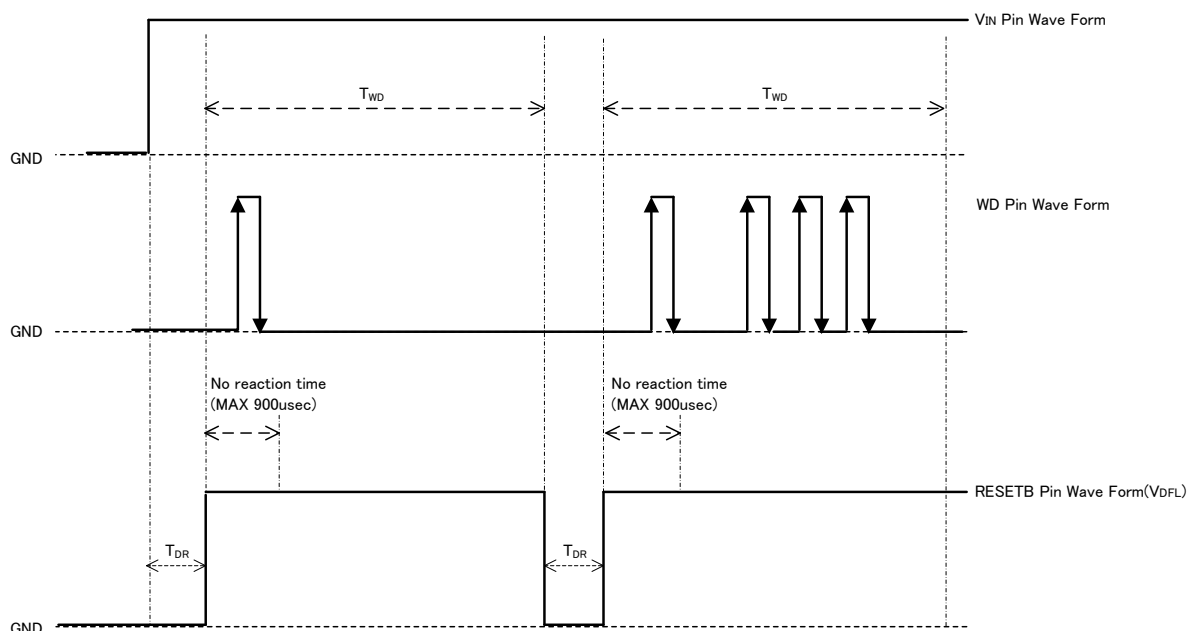
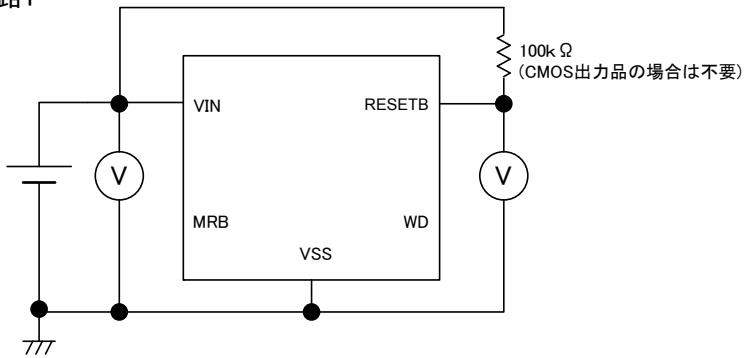


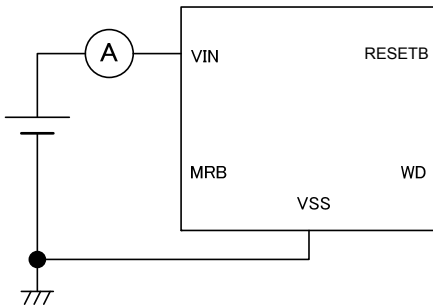
図. 不感応時間例

■測定回路図①

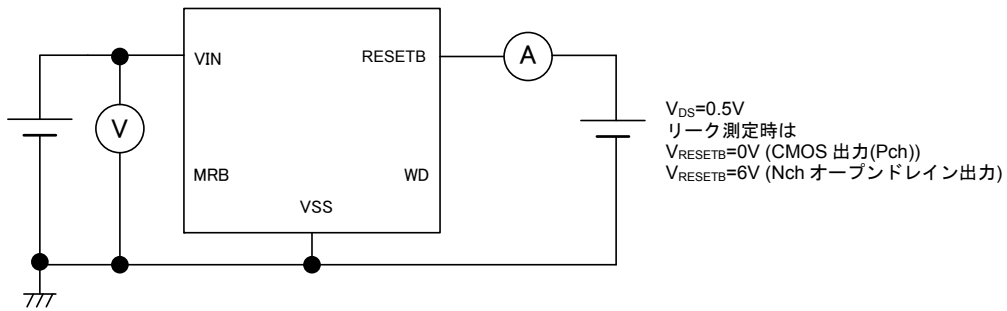
・測定回路1



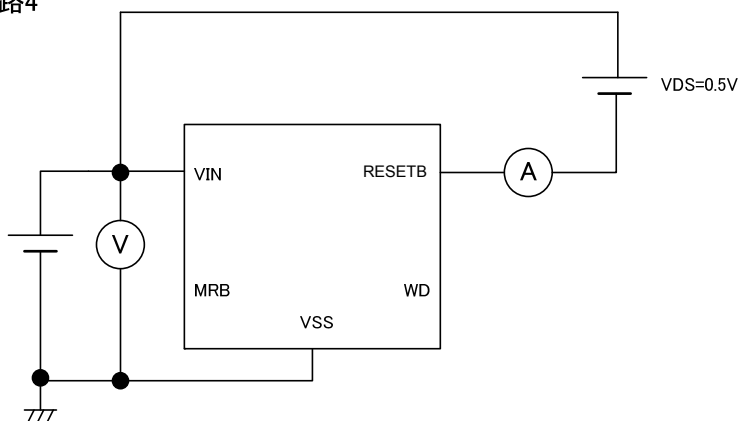
・測定回路2



・測定回路3

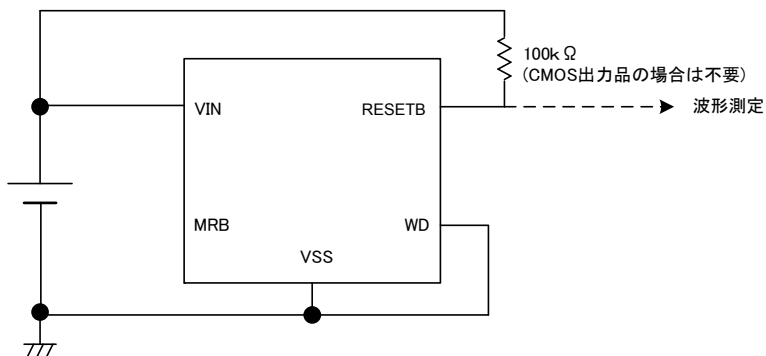


・測定回路4

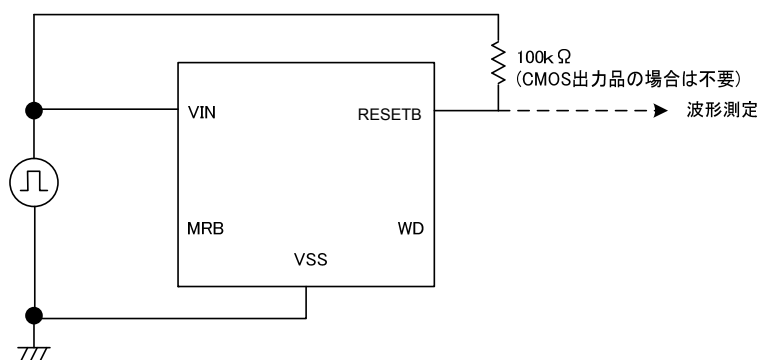


■測定回路図②

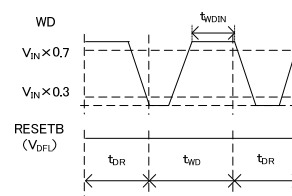
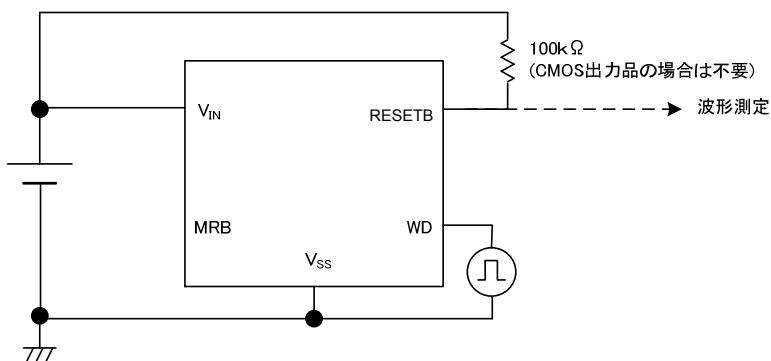
・測定回路5



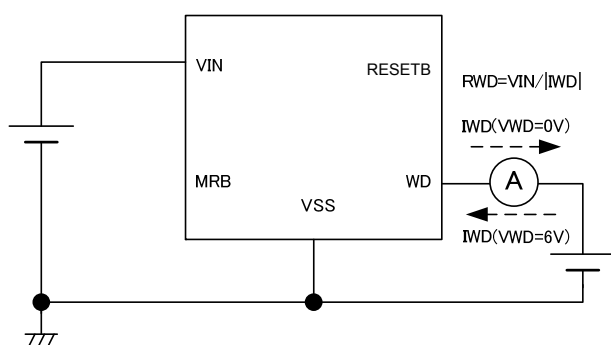
・測定回路6



・測定回路7

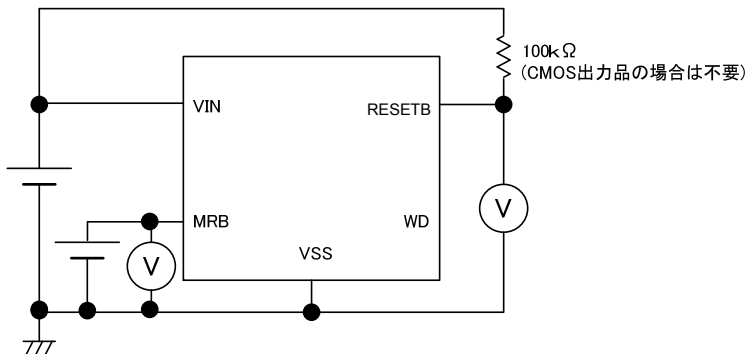


・測定回路8

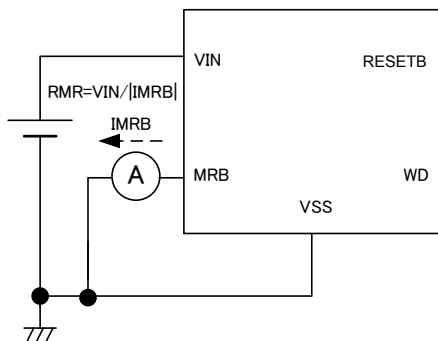


■測定回路図③

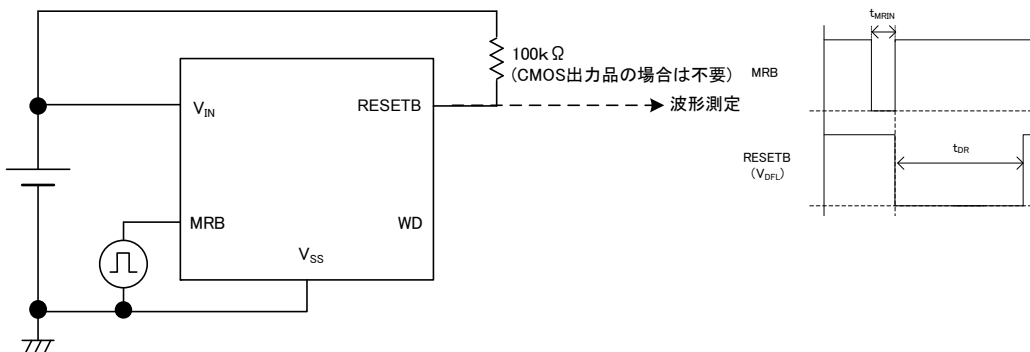
・測定回路9



・測定回路10

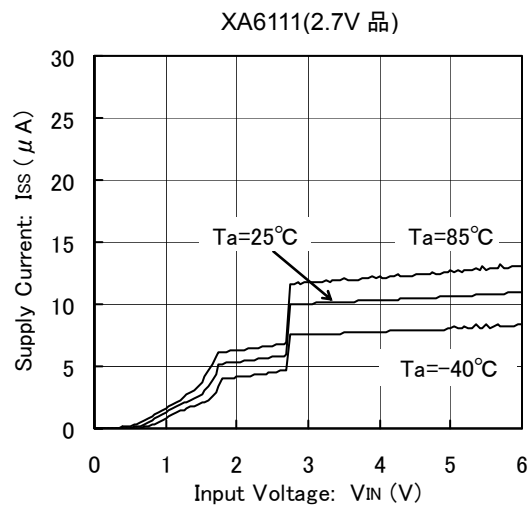
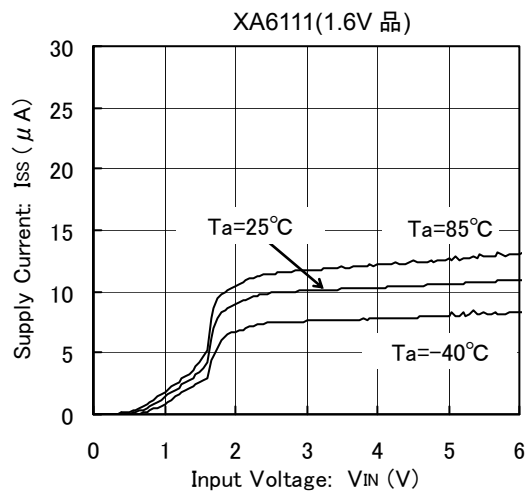


・測定回路11

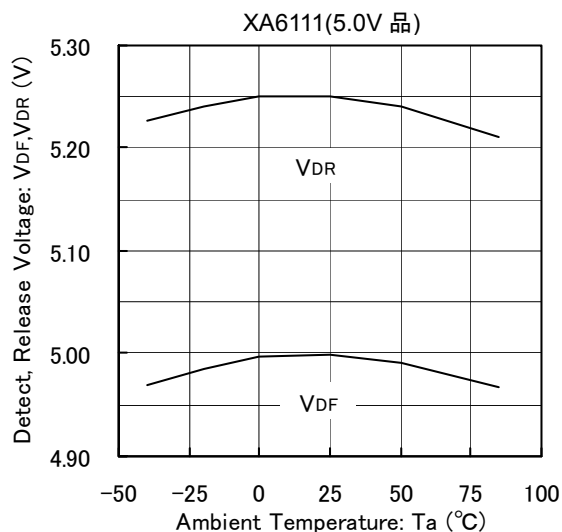
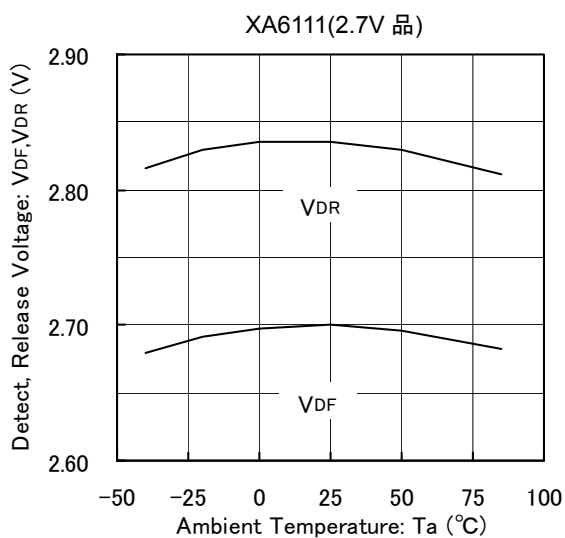
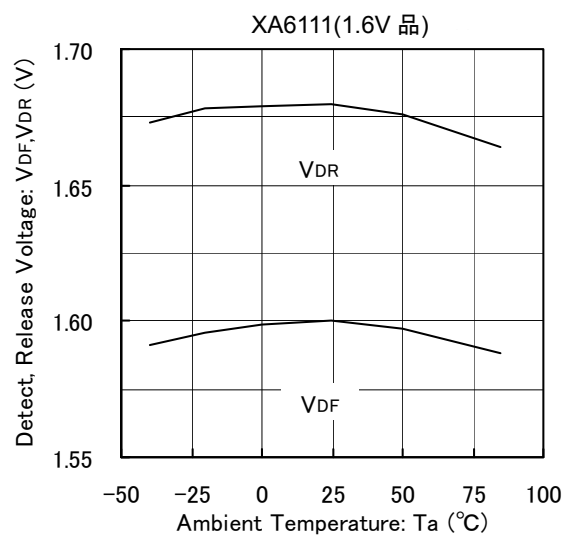
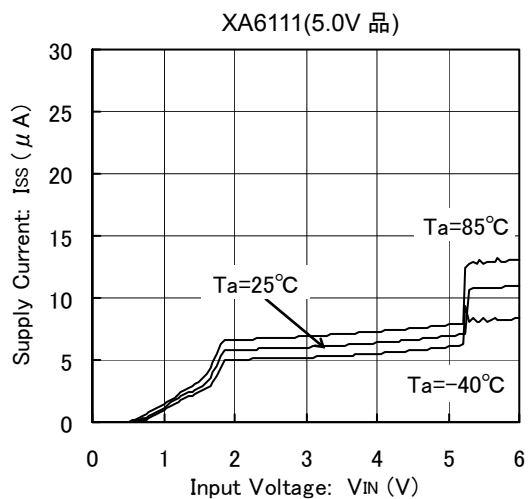


■ 特性例

(1) 消費電流—入力電圧特性例

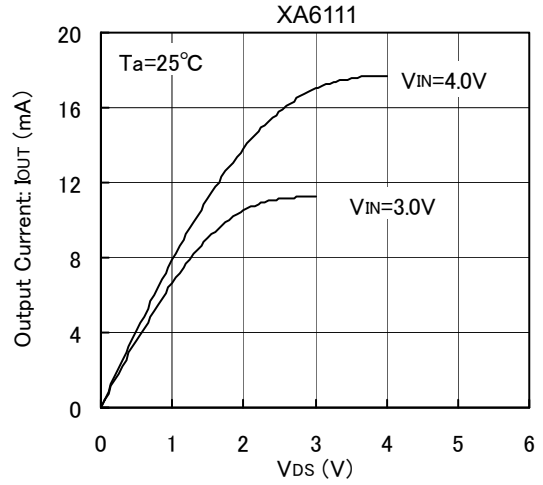
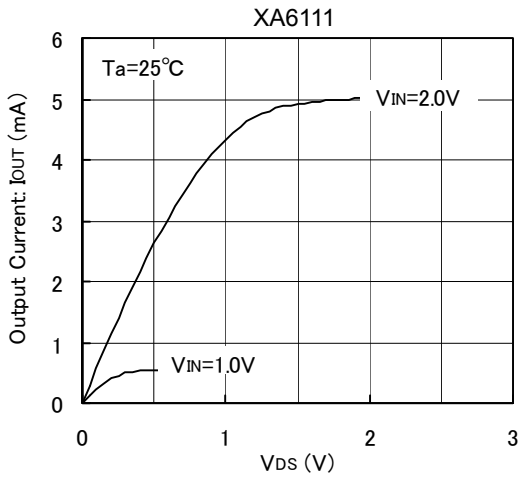


(2) 検出電圧、解除電圧—周囲温度特性例

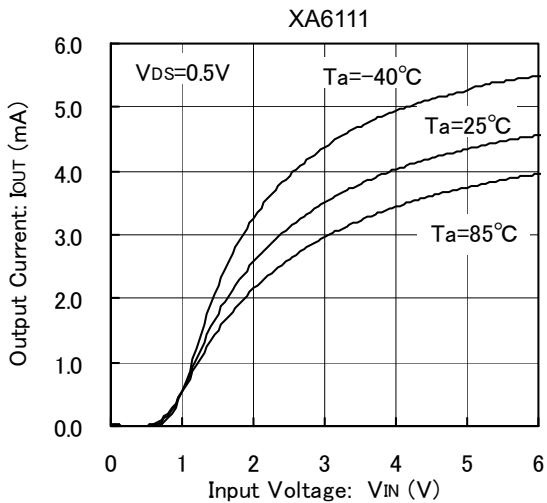


■ 特性例

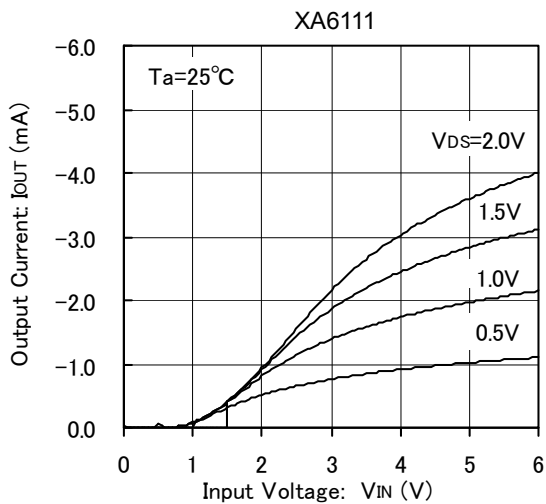
(3) Nch ドライバ出力電流 - V_{DS} 特性例



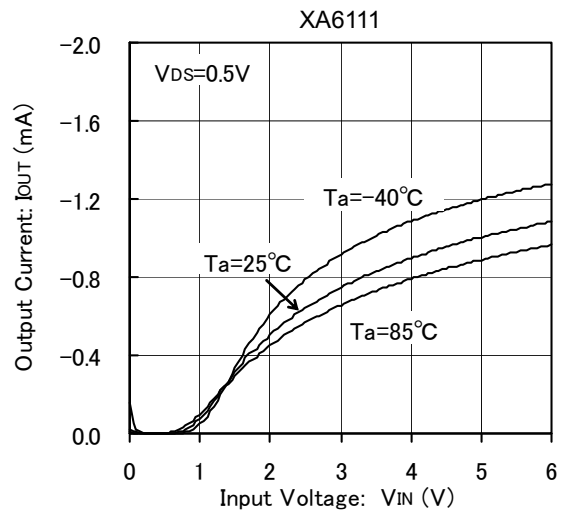
(4) Nch ドライバ出力電流 - 入力電圧特性例



(5) Pch ドライバ出力電流 - 入力電圧特性例 (1)

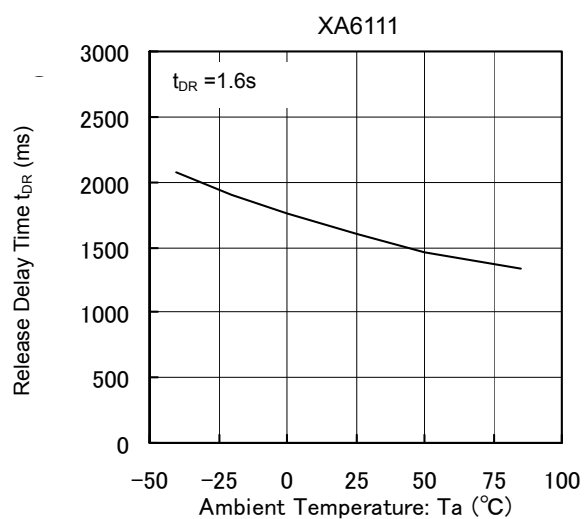
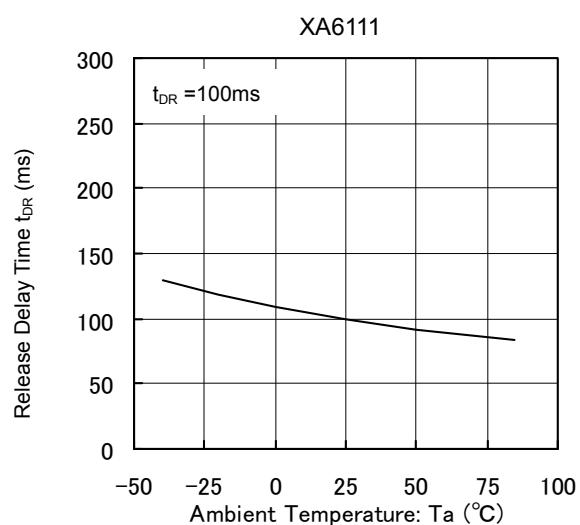
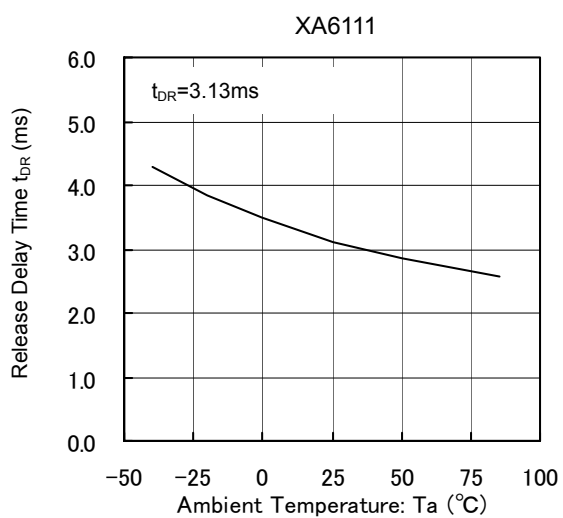


(6) Pch ドライバ出力電流 - 入力電圧特性例 (2)



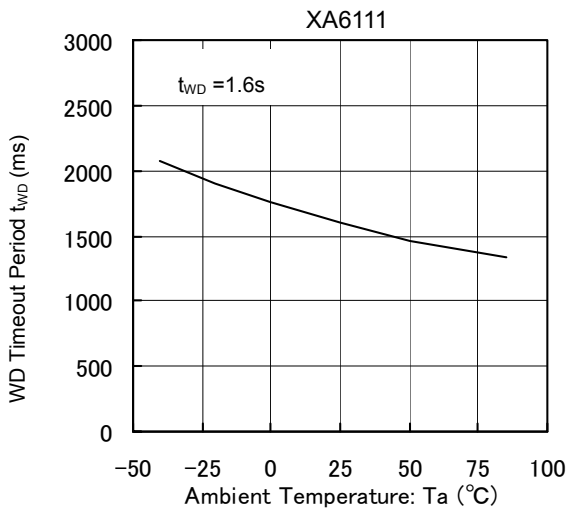
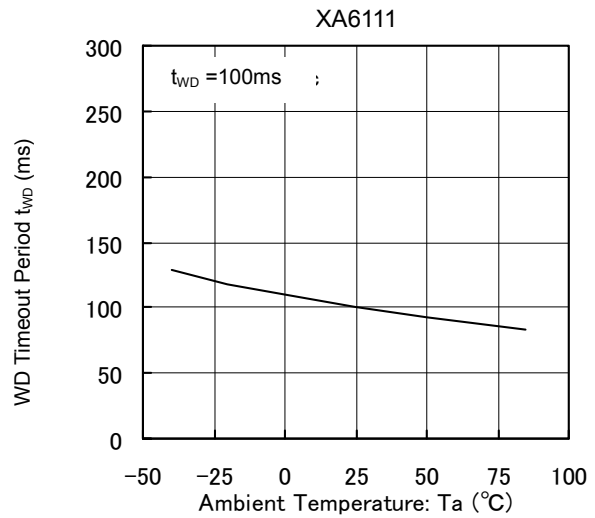
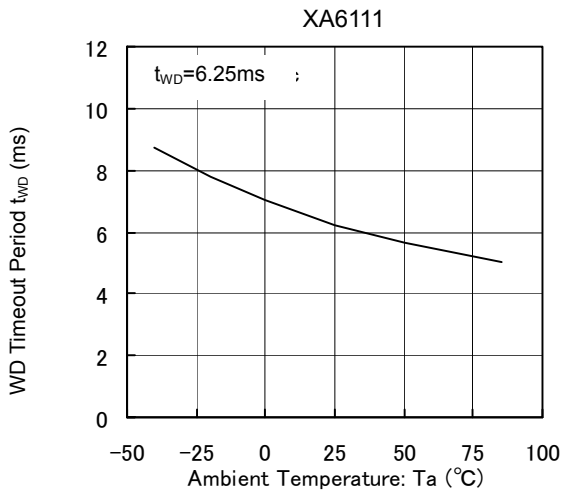
■ 特性例

(7) 解除遅延時間—周囲温度特性例

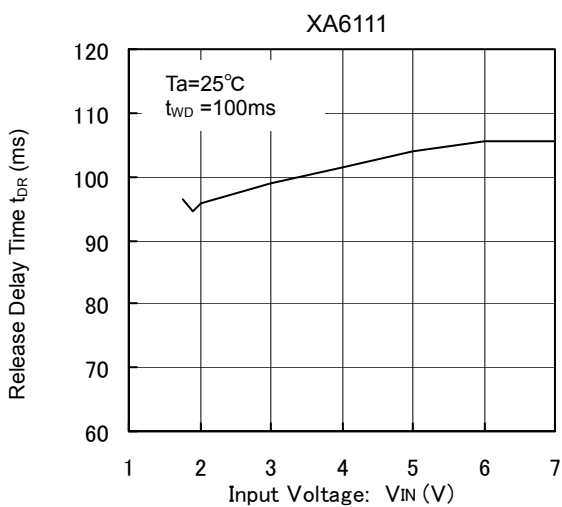


■ 特性例

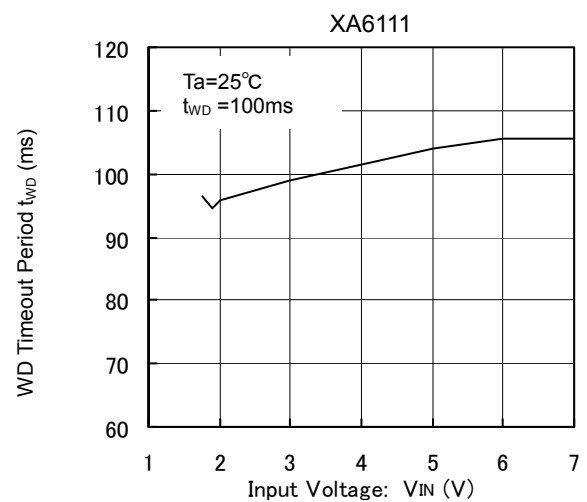
(8) WD タイムアウト時間—周囲温度特性例



(9) 解除遅延時間—入力電圧特性例

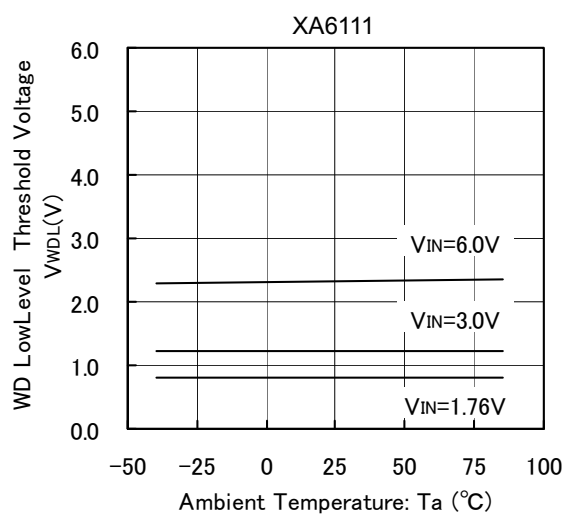


(10) WD タイムアウト時間—入力電圧特性例

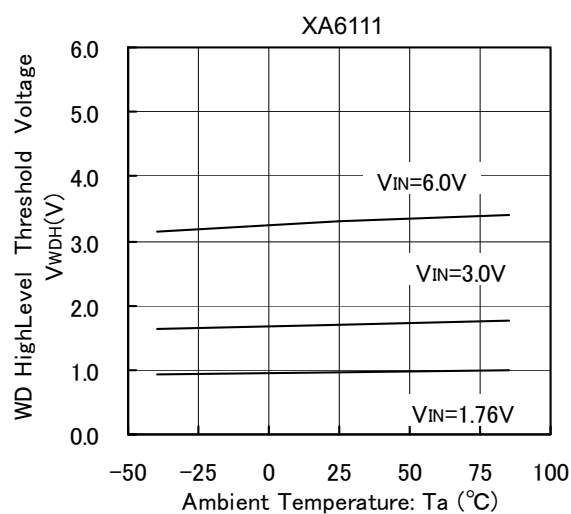


■ 特性例

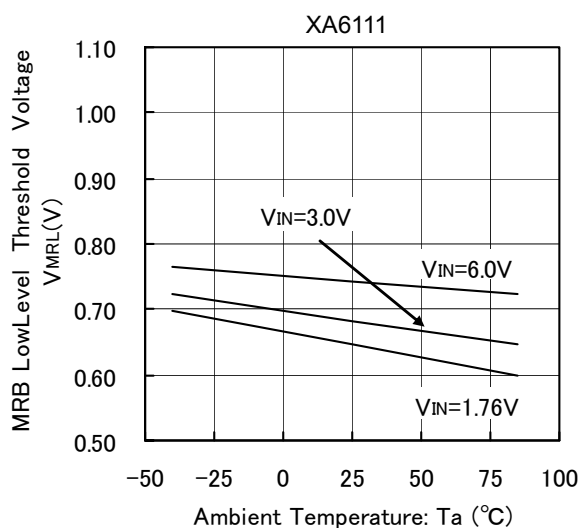
(11) WD L レベル電圧—周囲温度特性例



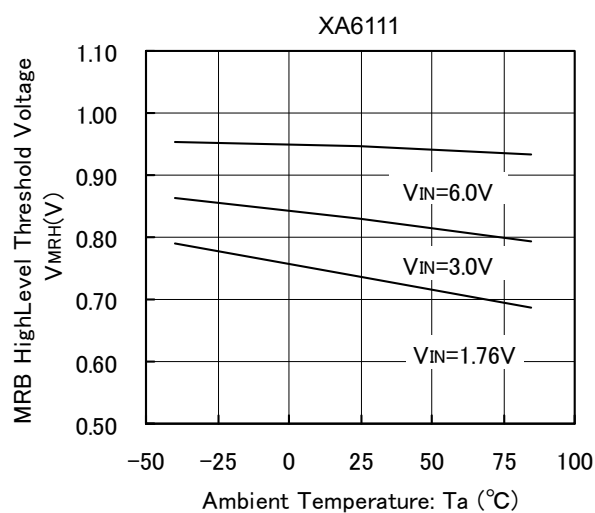
(12) WD H レベル電圧—周囲温度特性例



(13) MRB L レベル電圧—周囲温度特性例



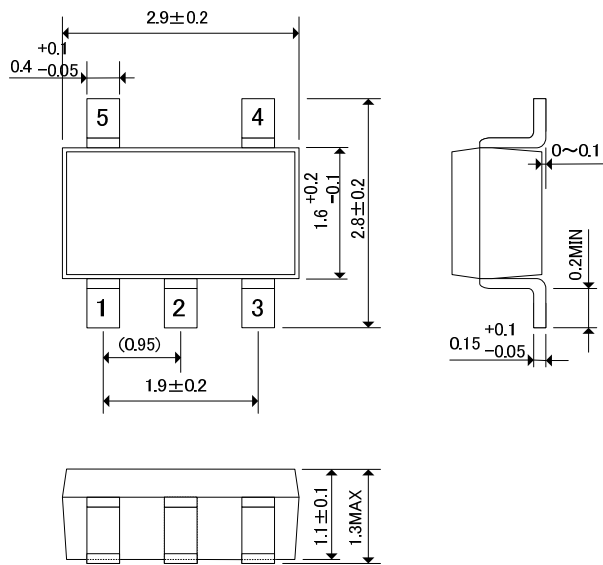
(14) MRB H レベル電圧—周囲温度特性例



■外形寸法図

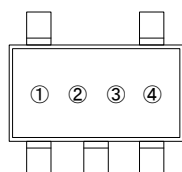
●SOT-25

(unit : mm)



■マーキング

●SOT-25



SOT-25
(TOP VIEW)

①製品シリーズを表す。

シンボル	品名表記例
Z	XA6111*****

②解除遅延時間、ウォッチドッグタイムアウト時間を表す。

シンボル	解除遅延時間	ウォッチドッグ タイムアウト時間	品名表記例
0	3.13ms	6.25ms	XA61**A1*****
1	3.13ms	50ms	XA61**A2*****
2	3.13ms	100ms	XA61**A3*****
3	3.13ms	200ms	XA61**A4*****
4	3.13ms	400ms	XA61**A5*****
5	3.13ms	1.6s	XA61**A6*****
6	25ms	50ms	XA61**B2*****
7	25ms	100ms	XA61**B3*****
8	25ms	200ms	XA61**B4*****
9	25ms	400ms	XA61**B5*****
A	25ms	1.6s	XA61**B6*****
B	50ms	50ms	XA61**C2*****
C	50ms	100ms	XA61**C3*****
D	50ms	200ms	XA61**C4*****
E	50ms	400ms	XA61**C5*****
F	50ms	1.6s	XA61**C6*****
H	100ms	100ms	XA61**D3*****
K	100ms	200ms	XA61**D4*****
L	100ms	400ms	XA61**D5*****
M	100ms	1.6s	XA61**D6*****
P	200ms	200ms	XA61**E4*****
R	200ms	400ms	XA61**E5*****
S	200ms	1.6s	XA61**E6*****
T	400ms	400ms	XA61**F5*****
U	400ms	1.6s	XA61**F6*****
V	1.6s	1.6s	XA61**H6*****

■マーキング

③検出電圧を表す。

XA6111 シリーズ

シンボル	検出電圧	品名表記例
F	1.6	XA61*****16**
H	1.7	XA61*****17**
K	1.8	XA61*****18**
L	1.9	XA61*****19**
M	2.0	XA61*****20**
N	2.1	XA61*****21**
P	2.2	XA61*****22**
R	2.3	XA61*****23**
S	2.4	XA61*****24**
T	2.5	XA61*****25**
U	2.6	XA61*****26**
V	2.7	XA61*****27**
X	2.8	XA61*****28**
Y	2.9	XA61*****29**
Z	3.0	XA61*****30**
<u>0</u>	3.1	XA61*****31**
<u>1</u>	3.2	XA61*****32**
<u>2</u>	3.3	XA61*****33**
<u>3</u>	3.4	XA61*****34**
<u>4</u>	3.5	XA61*****35**
<u>5</u>	3.6	XA61*****36**
<u>6</u>	3.7	XA61*****37**
<u>7</u>	3.8	XA61*****38**
<u>8</u>	3.9	XA61*****39**
<u>9</u>	4.0	XA61*****40**
<u>A</u>	4.1	XA61*****41**
<u>B</u>	4.2	XA61*****42**
<u>C</u>	4.3	XA61*****43**
<u>D</u>	4.4	XA61*****44**
<u>E</u>	4.5	XA61*****45**
<u>F</u>	4.6	XA61*****46**
<u>H</u>	4.7	XA61*****47**
<u>K</u>	4.8	XA61*****48**
<u>L</u>	4.9	XA61*****49**
<u>M</u>	5.0	XA61*****50**

④ 製造ロットを表す。0~9、A~Zを繰り返す。
(但し、G、I、J、O、Q、Wは除く。)

1. 本書に記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本書に記載された技術情報は、製品の代表的動作・応用を説明するものであり、工業所有権、その他の権利に対する保証または許諾するものではありません。
3. 本書に記載された製品は、通常の信頼度が要求される一般電子機器(情報機器、オーディオ/ビジュアル機器、計測機器、通信機器(端末)、ゲーム機器、パーソナルコンピュータおよびその周辺機器、家電製品等)用に設計・製造しております。
4. 本書に記載の製品を、その故障や誤作動が直接人命を脅かしたり、人体に危害を脅かす恐れのある装置やシステム(原子力制御、航空宇宙機器、輸送機器、交通信号機器、燃焼制御、生命維持装置を含む医療機器、各種安全装置など)へ使用する場合には、事前に当社へご連絡下さい。
5. 当社では製品の改善、信頼性の向上に努めております。しかしながら、万が一のためにフェールセーフとなる設計およびエージング処理など、装置やシステム上で十分な安全設計をお願いします。
6. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
7. 本書に記載された内容を当社に無断で転載、複製することは、固くお断り致します。

トレックス・セミコンダクター株式会社

●変更履歴

日付	管理番号	変更ページ	変更内容
2015/5/11	JTR02037-001		新規制定
2015/5/21	JTR02037-002	P.20	■マーキング ④ 製造ロットを表す。0~9、A~Zを繰り返す。 (但し、G、I、J、O、Q、Wは除く。) へ修正。
2015/5/26	JTR02037-003	P.1	■代表標準回路 Ppull 削除
		P.8	■タイミングチャート VDFH 削除
		P.10-12	■測定回路図 RESETB/RESET ⇒RESETB へ修正
2015/6/5	JTR02037-004	P.1	■代表標準回路 回路図 接続点追記
		P.16-P.17	■特性例 (9)~(15) ⇒(8)~(14)