

XC61Cシリーズ 電圧検出器

アプリケーションノート

INDEX

概要	P. 1
標準回路	P. 1
使用上の注意	P. 2, 3, 4
応用回路例	
1. パワーオンリセット回路	P. 5
2. 高電圧検出回路	P. 6
3. ヒステリシス幅の増大回路	P. 7
APPENDIX	P. 8
タイムチャート、動作説明	

1. 本書に記載された製品および製品の仕様につきましては、製品改善のため予告なしに変更することがあります。ご使用を検討するにあたっては、本書記載の情報が最新のものであることを当社または、当社特約店にご確認ください。
2. 本書に記載された情報や図面等の使用に起因した、第三者の所有する特許権・工業所有権及びその他の権利侵害に対し、当社はその責を負うものではありませんのでご了承ください。
3. 本書に記載された製品のご使用にあたっては、フェールセーフとなる設計及びエージング処理等、装置としての出荷保証を行って下さい。
4. 本書に記載されている製品は、その故障や誤作動が直接人命を脅かしたり、人体に危害を及ぼす恐れのある装置（原子力制御、航空宇宙機、交通機器、燃焼制御、各種安全装置等）に使用するために開発、設計及び許可されているものではありません。
上記のような装置に使用する場合は、当社又は、当社特約店にご相談願います。
5. 製品のご使用の際には、本書に記載された仕様の範囲内で使用して下さい。
仕様の範囲外で使用される場合は、当社または、当社特約店にご相談願います。
6. 上記の注意事項を守られない場合に発生した損害などについては、当社で責任を負いかねますのでご了承ください。
7. 本書に記載された内容を、当社に無断で転載または複製することはご遠慮下さい。

ご注意！

電圧検出器は、本ICの特性のみならず周辺回路の特性にも依存しますので、使用上の注意を十分守ってご使用下さい。

実際に使用する際には実機にて十分評価の上ご使用下さい。

IC及び外付け素子の絶対最大定格及び、パッケージの許容損失には十分注意して下さい。

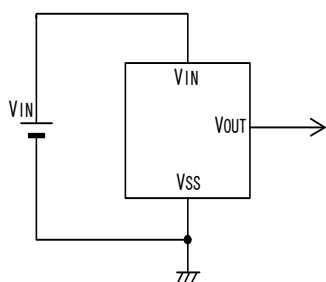
■概要

XC61Cシリーズは、CMOSプロセスとレーザートリミング技術を用いて、高精度・低消費電流を実現した電圧検出器です。高精度の基準電圧源、コンパレータ、ヒステリシス回路、出力ドライバ回路から構成されております。

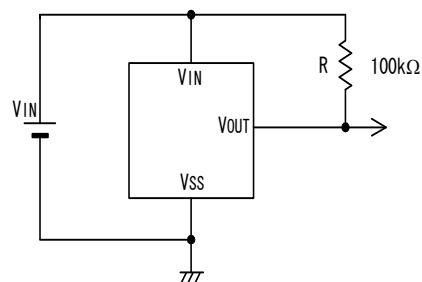
検出電圧は、温度ドリフトが極めて小さくなっております。

出力回路は、CMOSとNchオープンドレインの2品種があります。

以上の全ての機能をスーパーミニモールドにパッケージしたことにより、省スペース・高密度実装が実現できます。

■標準回路

CMOS出力品



Nchオープンドレイン品

■使用上の注意

1. CMOS出力品の出力電流による発振

CMOS出力品のVIN端子と入力との間に抵抗を付加すると、負荷電流IOUTによって発振する場合がありますのでRINを入れる用途ではNchオープンドレイン出力品をご使用下さい。

説明>

図1において、入力INの印加電圧を上げていくと電圧検出器は解除動作をして電圧検出器の出力電圧が上昇し、負荷RLに負荷電流IOUTが流れます。この負荷電流はICのVIN端子を通して流れる為、それが入力とVIN端子間の抵抗RINで電圧降下($RIN \times IOUT$)を生じます。その電圧降下によって、VIN端子電位が降下し、その電位が検出電圧以下となる時、検出動作をします。

検出動作後、負荷電流が流れなくなり、RINでの電圧降下がなくなるため再びVIN端子電位が上昇し解除動作をします。

この様に、解除→検出→解除・・・を繰り返して発振する場合があります。

尚、この現象は同様のメカニズムで検出動作時にも現れます。

注) CMOS品の場合発振しますので、
RINを使用しないで下さい。

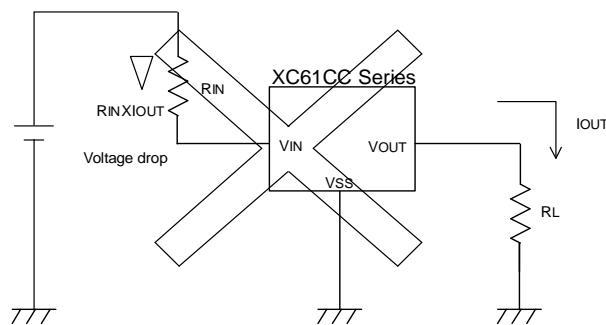


図1. 出力電流による発振

2. 貫通電流による発振

CMOS出力品、Nch出力品にかかわらずVIN端子と入力との間に抵抗を付加すると解除時に貫通電流によって発振する場合がありますのでご注意ください。

(図2参照)

貫通電流: CMOS構成ICで、解除及び検出動作時にICの内部回路が変位をする際に過渡的に流れる電流

説明>

図2において、入力INの印加電圧を上げていくと電圧検出器は解除動作をして電圧検出器の出力電圧が上昇し、貫通電流が流れます。この貫通電流はICのVIN端子を通して流れる為、それが入力とVIN端子間の抵抗RINで電圧降下 ($RIN \times I_{SS}$) を生じます。その電圧降下によって、VIN端子電位が降下し、その電位が検出電圧以下となる時、検出動作をする場合があります。

検出動作後、貫通電流が流れなくなり、RINでの電圧降下がなくなるため再びVIN端子電位が上昇し解除動作をします。

この様に、解除→検出→解除・・・を繰り返して発振する場合があります。

CMOS出力品はNch出力品に比べて最終段の貫通電流が大きくなりますので発振しやすい傾向にあります。

入力電圧を分圧する場合等、入力抵抗 (RIN) を用いる場合には必ずNchオープンドレイン出力品を使用して下さい。(図3参照)

入力抵抗 (RIN) がある場合、プルアップ抵抗 (Rpull) をVIN-VOUT端子間に接続すると、入力電圧がRINとRpullで分圧され、解除電圧が上昇しますので電源側に接続して下さい。(応用回路例3.参照)

注) CMOS品の場合発振しますので、RINを使用しないで下さい。

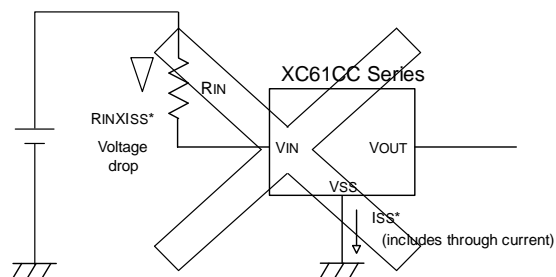
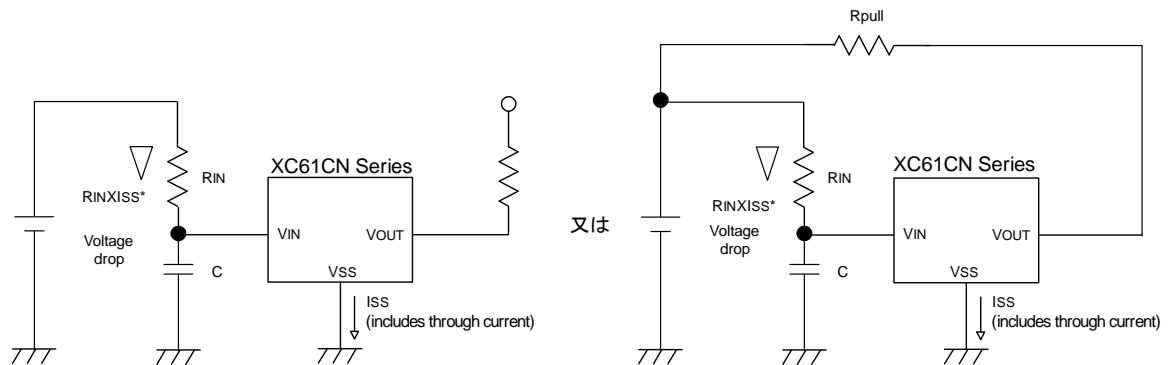


図2. 貫通電流による発振



* プルアップ抵抗を別電源にした時

* プルアップ抵抗を入力側より接続した時

図 3. 入力抵抗を入れた時の回路例 (注意) $R_{IN}=10k\Omega$ 以下, $C=0.1\mu F$ 以上をご使用下さい。

なお、ICの消費電流及び R_{IN} で電圧降下が生ずる分、検出及び解除電圧が上昇しますのでご注意ください。

3. 急峻な波形入力による誤動作

VIN端子に急峻な立ち上がり電圧を印加した場合、VOUT端子から出力される波形がみだれる場合がありますので入力波形の立ち上がり時間(MIN)の目安として、数 μ 秒/V以上となるように調整してご使用下さい。

4. 許容損失Pdについて

許容損失Pdを守ってお使い下さい。

・ CMOS品の場合

$(V_{IN}-V_{OUT}) \times I_{OUT} < P_d$: 解除時 (PchFET:ON)

$V_{OUT} \times I_{OUT} < P_d$: 検出時 (NchFET:ON)

解除時に出力VOUTをGNDにショートした場合、 $V_{IN} \times I_{OUT}$ の損失で発熱し、ICを破壊する可能性がありますのでご注意ください。

・ Nchオーブンドレイン品の場合

$V_{OUT} \times I_{OUT} < P_d$: 検出時

5. Nchオーブンドレイン出力品のプルアップ抵抗について

Nchオーブンドレイン出力品でプルアップ抵抗値が非常に大きい場合、解除時にIC内部Nchトランジスタのリーク電流により出力電圧が低下する場合がありますのでプルアップ抵抗は470k Ω 以下でご使用下さい。
(CMOS出力品はプルアップ抵抗は必要ありません。)

■ 応用回路例

1. パワーオンリセット回路

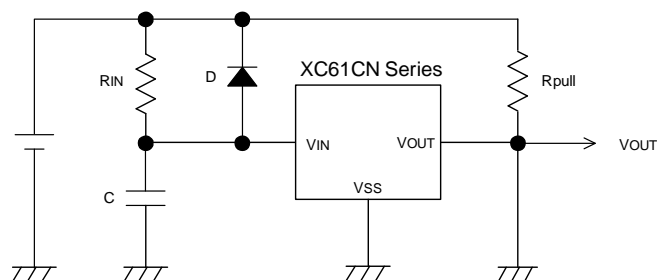


図. パワーオンリセット回路

製品 : XC61CNシリーズ

外付け部品

RIN : 10k Ω C : 3.3 μ F

例) 入力電圧を0Vから4Vに上昇時、遅延時間tDLY = 46msec (VDR=3.0V時)

遅延時間tDLYの設定については、備考を参照して下さい。

D : 1S1588

Rpull : 100k Ω

使用上の注意

発振が生じないためにRIN=10k Ω 以下及びC=0.1 μ F以上でご使用下さい。尚、CMOS出力品(XC61CCシリーズ)は本回路に使用できません。(使用上の注意1を参照)
ブルアップを入力より接続した場合、VOUTの定格を越えないようにしてご使用下さい。

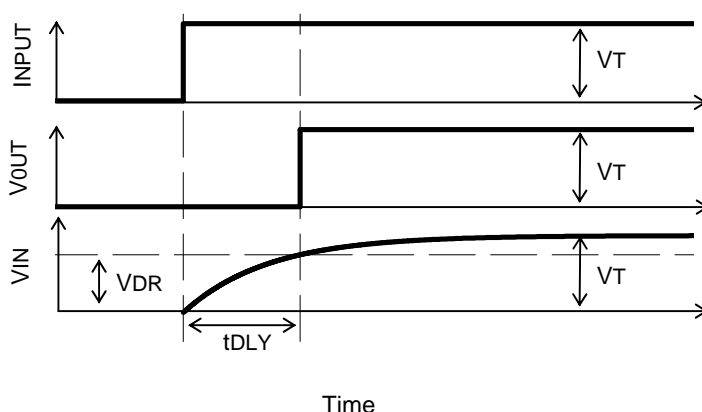
備考

1. 遅延時間tDLYの値は以下の式によって求められます。

$$tDLY = -RIN \cdot C \cdot \ln(1 - VDR/VT) \quad (\text{sec})$$

VT : 入力電圧のピーク値, VDR : 解除電圧

2. 電源投入時の入出力波形は以下のようになります。



説明>

Nchオープンドレイン出力品を使用してパワーオンリセット回路を実現できます。

立ち上がり時の遅延時間は、外付けRIN(入力側の抵抗)とC(コンデンサ)によって調整します。

D(ダイオード)は、電源の立ち下がり時にCに充電された電荷を放電します。

■ 応用回路例

2. 高電圧検出回路

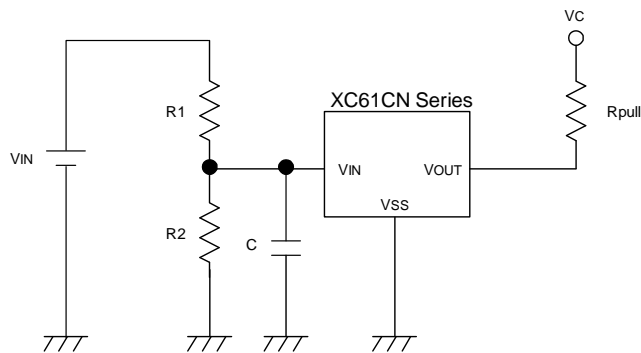


図. 高電圧検出回路

製品 : XC61CNシリーズ

外付け部品

R1 : 10k Ω R2 : 5k Ω

例) 検出電圧VDF=3.0V品の場合、

設定検出電圧VDH=9.0V

但し、ヒステリシス幅も0.15V(tpy)から0.45Vへと拡大します。

本回路の検出電圧VDH、ヒステリシス幅VHYSHの設定は備考を参照して下さい。

C : 0.1 μ FRpull : 100k Ω

使用上の注意

発振等の危険性がありますので、R1=10k Ω 以下及びC=0.1 μ F以上でご使用下さい。

CMOS出力品(XC61CCシリーズ)は本回路に使用できません。

備考

検出電圧VDH、ヒステリシス幅VHYSHは以下の式によって求められます。

$$VDH = VDF \cdot (R1 + R2) \div R2 \quad (V)$$

$$VHYSH = VHYS \cdot (R1 + R2) \div R2 \quad (V)$$

VDF : ICの検出電圧値 VHYS : ICのヒステリシス幅

VDH : 本回路の検出電圧値 VHYSH : 本回路のヒステリシス幅

但し、ICの消費電流ISSのため、計算値よりVDHは高く、VHYSHは大きくなります。

説明>

希望する検出電圧品がない場合、Nchオープンドレイン出力品のみ分割抵抗を用いて検出電圧をICの設定値より高くすることができます。

■ 応用回路例

3. ヒステリシス幅の増大回路

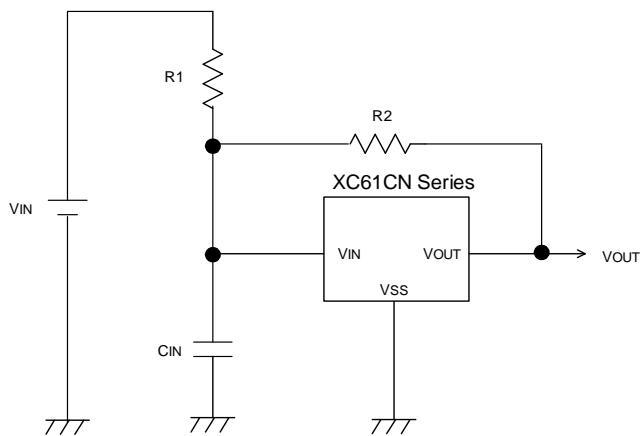


図. ヒステリシス幅の増大回路

製品 : XC61CNシリーズ

外付け部品

R1 : 3kΩ

R2 : 33kΩ

CIN : 0.1μF

例) 解除電圧VDR=3.15V品, R1=3kΩ, R2=33kΩの場合
 設定解除電圧VDR1=3.44V

上記の通り、解除電圧は、0.29V上昇します。

本回路の解除電圧の設定は備考を参照して下さい。

備考

解除電圧VDR1は以下の式によって求められます。

$$VDR1 = VDR \cdot (R1 + R2) \div R2$$

VDR : ICの解除電圧値

VDR1 : 本回路の解除電圧値

但し、ICの消費電流ISSのため計算値よりVDR1は大きくなります。

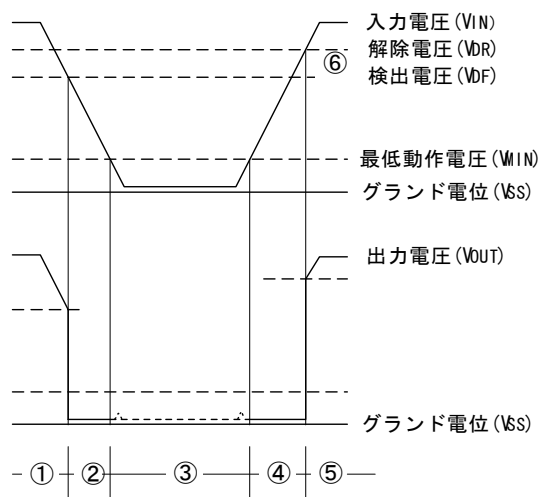
説明>

Nchオープンドレイン出力品を用いて検出電圧を変化せずにヒステリシス幅のみ増やすことが可能です。

注) R1は10kΩ以下でご使用下さい。

■ APPENDIX

タイムチャート



動作説明（CMOS出力品を対象として説明）

- ①入力電圧が (VIN) が検出電圧 (VDF) 以上の時、出力電圧 (VOUT) は入力電圧 (VIN) がそのまま出力されます。
※Nchオープンドレイン品の場合、出力端子 (VOUT) がハイインピーダンス状態となりますので、プルアップ抵抗によってプルアップ電圧につられます。
- ②入力電圧 (VIN) が低下し、検出電圧 (VDF) 以下になった時、出力電圧は (VOUT) は、グラウンド電位 (VSS) となります。
- ③入力電圧 (VIN) がさらに低下し、最低動作電圧 (VMIN) 以下となった場合、出力は不定となります。
※Nchオープンドレイン品の場合、一般的に出力端子がプルアップされていますので出力はプルアップ電圧となります。
- ④入力電圧 (VIN) がグラウンド電位 (VSS) から上昇していく場合、最低動作電圧 (VMIN) 以下では、出力は不定になります。最低動作電圧 (VMIN) を越え解除電圧 (VDR) までは、グラウンド電位 (VSS) を保ちます。
- ⑤入力電圧 (VIN) が更に上昇して解除電圧 (VDR) 以上になった時、出力電圧 (VOUT) は入力電圧 (VIN) がそのまま出力されます。(①と同じ状態)
※Nchオープンドレイン品の場合、出力端子 (VOUT) がハイインピーダンス状態となりますので、プルアップ抵抗によってプルアップ電圧につられます。
- ⑥解除電圧 (VDR) と検出電圧 (VDF) の差がヒステリシス幅 (VHYS) です。